多物理域异构融合芯片架构

陶耀宇

北京大学

二、个人简介

陶耀宇

北京大学

博雅青年学者

国家优青（海外）

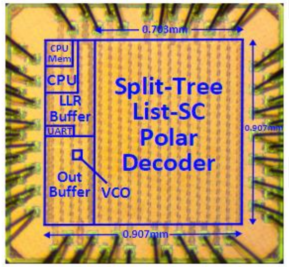
学校或单位	学习或任职
上海交通大学	电子与计算机工程（信号处理）学士
斯坦福大学	电子工程（模拟电路）硕士
美国甲骨文公司	VLSI实验室 模拟电路工程师
美国高通公司	无线研发部 高级工程师
美国密歇根大学	电子工程（芯片体系结构）博士
美国高通公司	无线研发部 主任研究科学家
北京大学	研究员、博雅青年学者

- 长期从事基于后摩尔先进器件的**多域异构融合芯片架构**与电路系统研究
- 研究成果发表**国际顶尖期刊与会议论文30余篇（其中一作/通讯20余篇）**，包括**Nature Electronics、Nature Communications、芯片架构两大会IEEE MICRO/HPCA、集成电路最高期刊IEEE JSSC、全球“芯片奥林匹克”会议IEEE ISSCC**，微电子器件与电路两大会IEEE IEDM/VLSI、通信最高会议IEEE Globecom、FPGA最高会议IEEE FPGA等，**作为主要发明人申请/获批十余项中、美专利**
- 获2025年华为青年人才支持计划、2024中国电子学会青年年会专题报告奖、2024年中关村论坛“智能未来”分论坛特邀嘉宾、**2023年华为计算产品线优秀技术合作奖**、2023年Wiley Open Science Excellent Author、2022年北京智源人工智能青年科学家、**2021年世界通信大会（IEEE Globecom）最佳论文奖**、2019年至2021年**连续3年获高通技术明星奖**（Qualcomm QualStar Awards）、2019年大规模集成电路国际学术会议（IEEE VLSI）最佳论文提名奖、2018年Rackham科学研究奖、2013年电路与系统国际学术会议（IEEE ISCAS）最佳论文提名奖等荣誉
- 主持**国家自然科学基金委优青（海外）项目、科技部国家重点研发计划项目“物态调控”专项（课题负责人）、科技部国家重点研发计划项目“智能电网”重大专项（子课题负责人）、国家自然科学基金委重大研究计划（子课题负责人）**、北京市自然基金委非共识项目、华为计算产品线技术合作项目、纵慧芯光技术合作项目、武汉东湖区-北大武汉人工智能研究院项目等，累计主持经费数千万元

二、科学研究

- 代表性科研成果

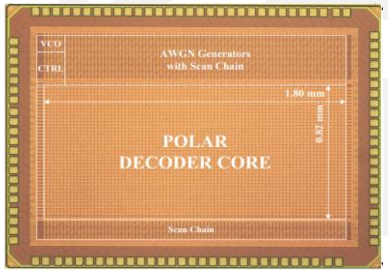
传统电压域计算芯片架构



SCL Polar体系结构

VLSI, JSSC

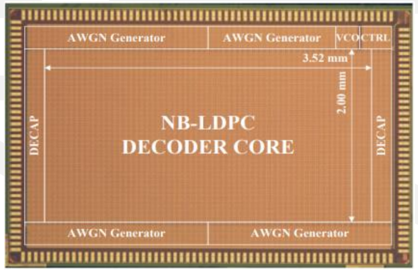
(均为一作，最佳论文奖提名)



BP Polar体系结构

VLSI

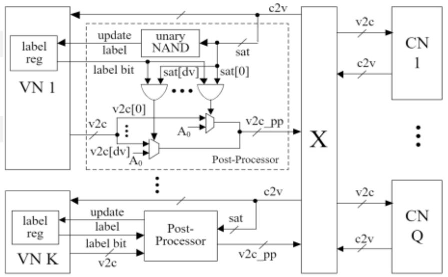
(共一)



NB-LDPC体系结构

ISCASx3, ISSCC, JSSC

(一作3篇，最佳论文奖提名)

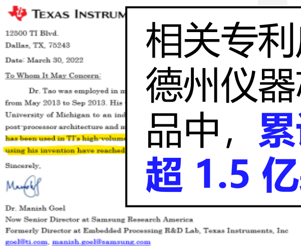


LDPC Post-Processor体系结构

TCAS-I, US Patent

(均为一作)

- 首个极化码并行分树架构芯片，吞吐率达到当时最高的3.25Gbps
  - 发表JSSCx1、VLSIx2，**获VLSI 2019最佳论文奖提名**
- 创新非二进制奇偶校验体系结构芯片，解决了长期困扰LDPC实用化的“误码率墙”问题
  - 发表JSSCx1、ISSCCx1、ISCASx3、TCAS-Ix1、美国发明专利等，**获ISCAS 2013最佳论文提名、2019年高通技术明星奖（落地产品实用）**



TEXAS INSTRUM

12500 TI Blvd.
Dallas, TX, 75243

Date: March 30, 2022

To Whom It May Concern:

Dr. Tao was employed in m
from May 2013 to Sep 2013. His
University of Michigan to an ind
post-processor architecture and m
has been used in TI's high-volume
using his invention have reached

Sincerely,

Dr. Manish Goel
Now Senior Director at Samsung Research America
Formerly Director at Embedded Processing R&D Lab, Texas Instruments, Inc
goel@ti.com, manish.goel@samsung.com

相关专利应用在德州仪器芯片产品中，**累计量产超 1.5 亿颗**

Qualcomm

Qualstar

Yaoyu Tao

For your outstanding contribution to our success!

Qualcomm

Qualstar

Yaoyu Tao

For your outstanding contribution to our success!

QUALSTAR

Qualstar

A Recognition & Reward Program for Outstanding Contributions

Congratulations!

Yaoyu Tao

For your outstanding contribution to our successes:

22 Sep 2021

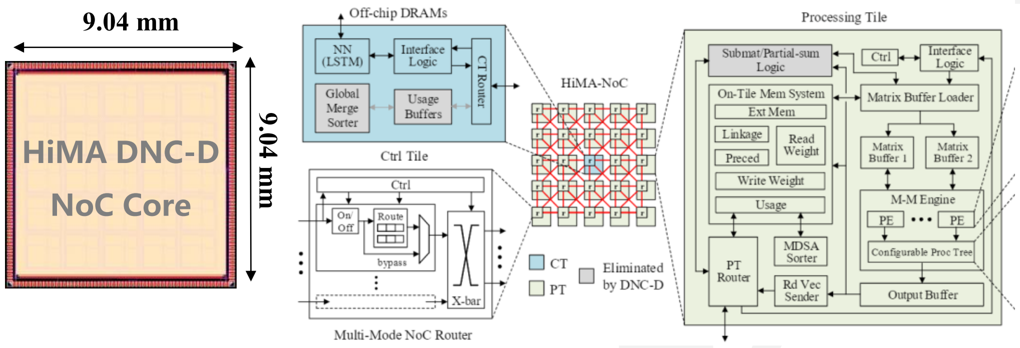
连续3年获高通技术明星奖

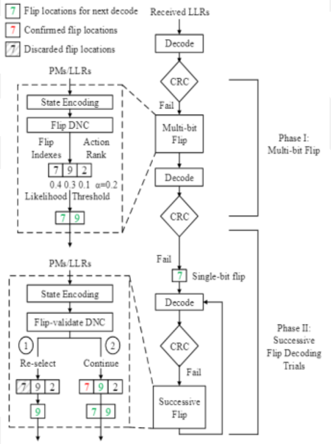
(Qualcomm QualStar Award)

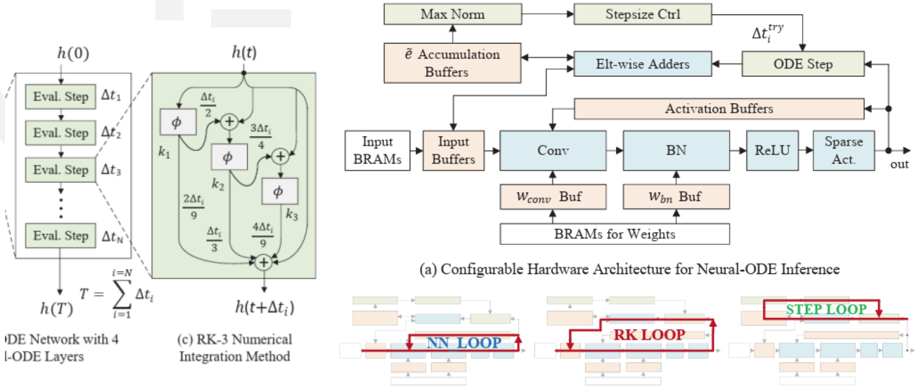
二、科学研究

- **代表性科研成果**

传统电压域计算芯片架构







ODE Network with 4
-ODE Layers

(c) RK-3 Numerical Integration Method

(a) Configurable Hardware Architecture for Neural-ODE Inference

HiMA DNC体系结构

MICRO (一作)

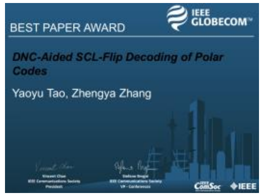
DNC辅助解码体系结构

Globecom (一作)(最佳论文奖)

Neural ODE体系结构

HPCA, FPGA (一作、通讯)

- **创新分布式DNC架构比当时最快AI芯片加速39.1X，首个DNC辅助解码架构实现54%延时降低**
  - **发表MICROx1、Globecomx1，获2021 Globecom最佳论文奖、2020和2021年高通技术明星奖（落地产品实用）**
- **提前终止机制Neural ODE体系结构比当时最快AI芯片加速2.6X，解决Neural ODE高延迟问题**
  - **发表HPCAx1、FPGAx1**



BEST PAPER AWARD

IEEE GLOBECOM™

DNC-Aided SCL-Flip Decoding of Polar Codes

Yaoyu Tao, Zhengya Zhang

Vincent Chan
IEEE Communications Society
President

Stefano Bregni
IEEE Communications Society
VP - Conferences

ComSoc IEEE

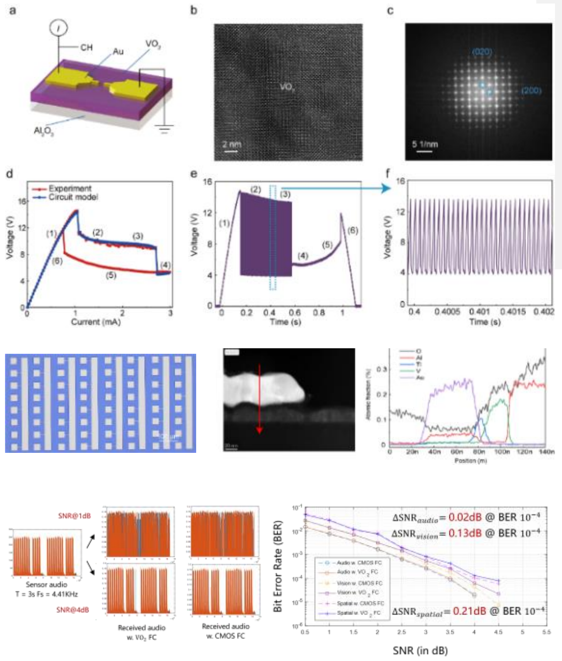
IEEE Globecom Best Paper Award

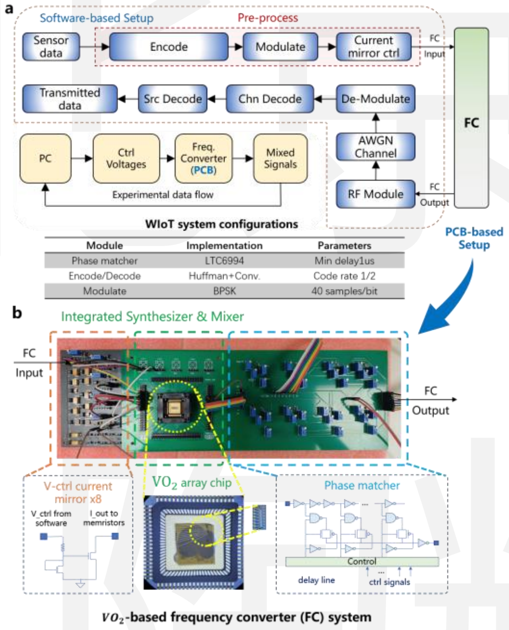
通信两大顶会Globecom最佳论文奖

二、科学研究

• 代表性科研成果

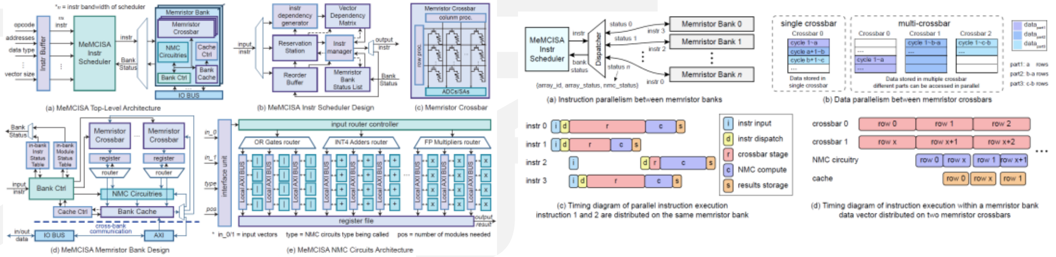
频率域处理架构/电路

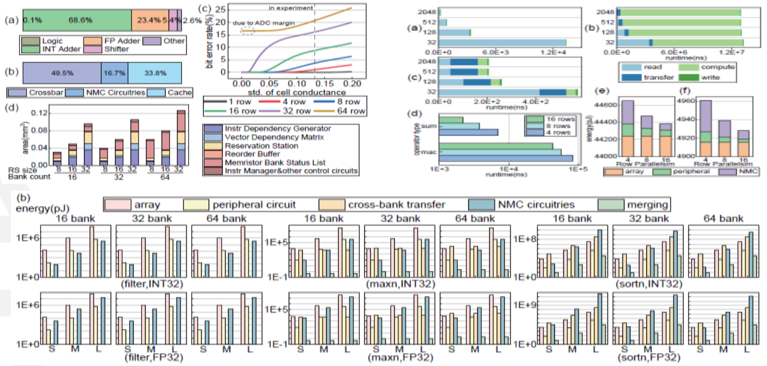




- **首次提出**利用电流控VO₂忆阻器阵列芯片原位生成不同频率的精准信号并可编程实现多路信号混频功能
- 端到端的WIoT性能测试能够降低1.45x~1.94x的能耗
- 发表于Nature Communications 2024（通讯作者）

电流域存内/电压域近存异构融合架构


(a) MeMCISA Top-Level Architecture
(b) MeMCISA Instr Scheduler Design
(c) Memristor Crossbar
(a) Instruction parallelism between memristor banks
(b) Data parallelism between memristor crossbars
(d) MeMCISA Memristor Bank Design
(e) MeMCISA NMC Circuits Architecture
(c) Timing diagram of parallel instruction execution
(d) Timing diagram of instruction execution within a memristor bank
Memristor Bank 0
Memristor Bank 1
Memristor Bank n
NMC Circuitries
Bank Cache
IO BUS

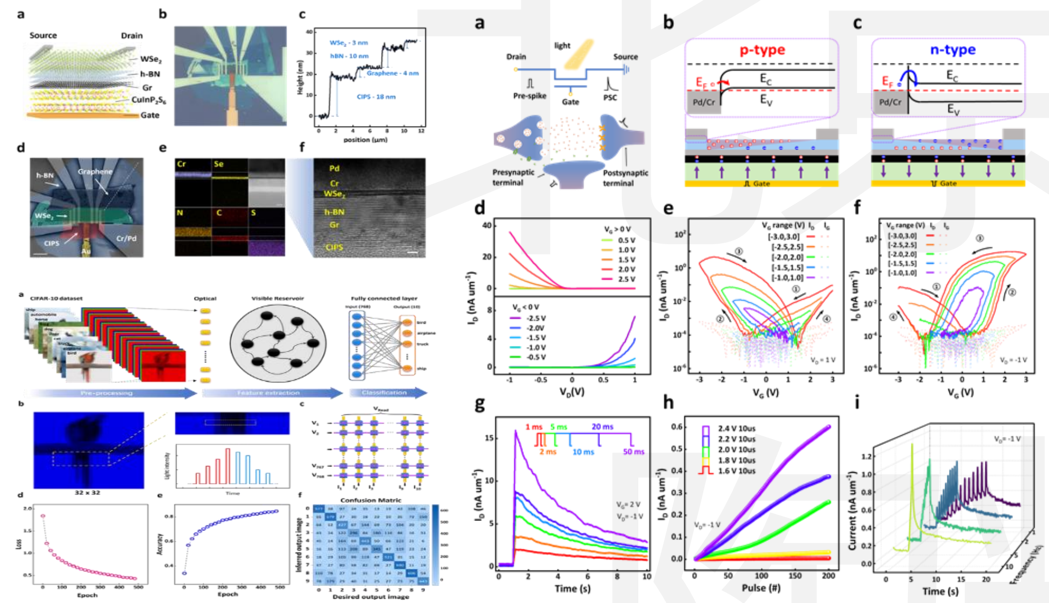


- 提出忆阻器存内、近存融合计算核架构，4类向量指令组成忆阻器存算一体指令集，端到端异构多核集成架构
- 华为计算产品线实际场景落地，SQL加速高达16.6X，获2023年度华为优秀技术合作奖
- 发表于IEEE/ACM MICRO 2024（通讯作者）

二、科学研究

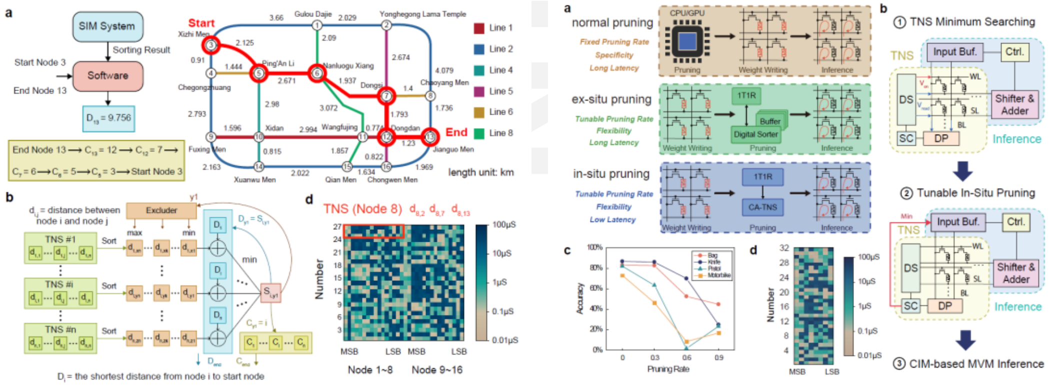
- 代表性科研成果

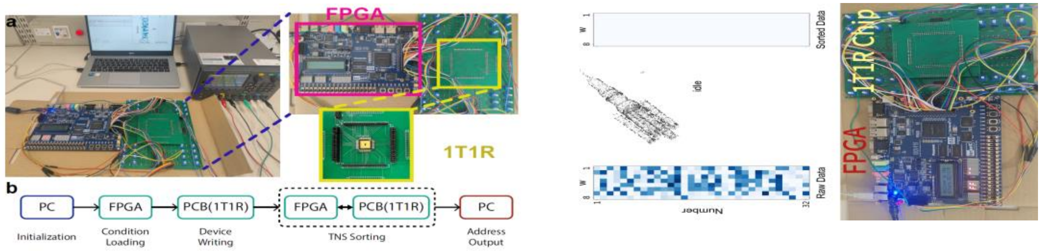
光学域信号处理架构



- 三端范德华 (vdW) 异质结的场效应晶体管 (FET)可执行彩色光学传感功能
- 光学储存器神经网络（ORNN）和由该光学突触装置组成的可见光通信系统（VLC）感存算一体架构
- 发表于Advanced Materials 2024（通讯作者）

时间域大数据排序架构





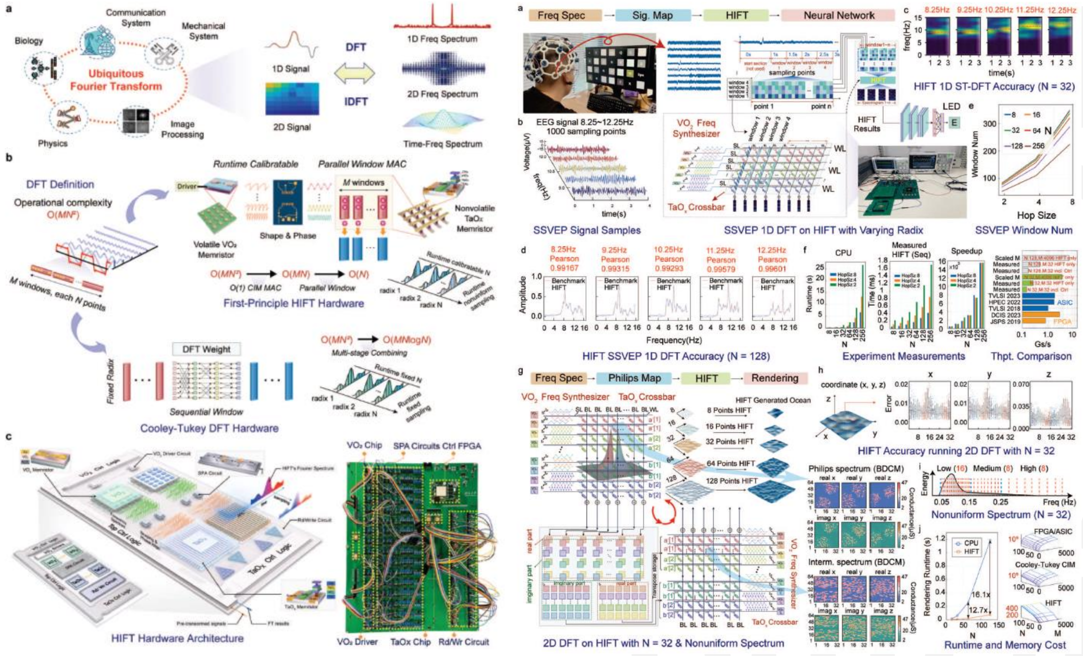
- 提出忆位读取新型阵列结构，节点跳跃式阵列操作方法、Multi-bank、Bit-Slice与Multi-level三种并行策略
- 具备与现有存内计算矩阵操作兼容的能力，实现3.3X~7.7X的加速、6.23X~183.5X的能效提升
- Nature Electronics 2025（通讯作者）

二、科学研究

北京大学 PEKING UNIVERSITY

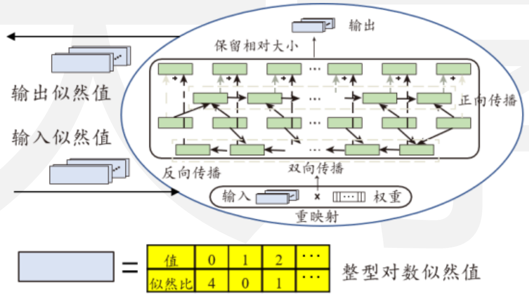
- 代表性科研成果

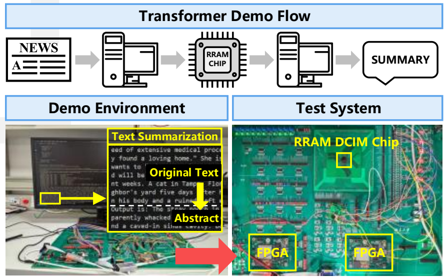
电流域/频率域融合FFT架构

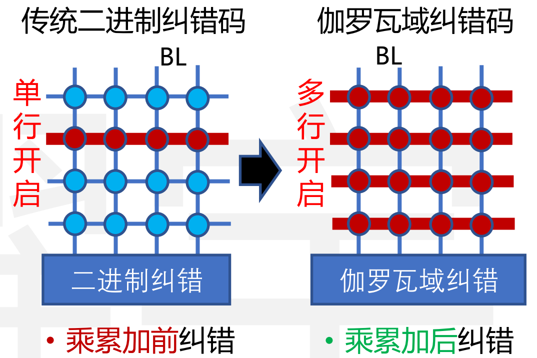


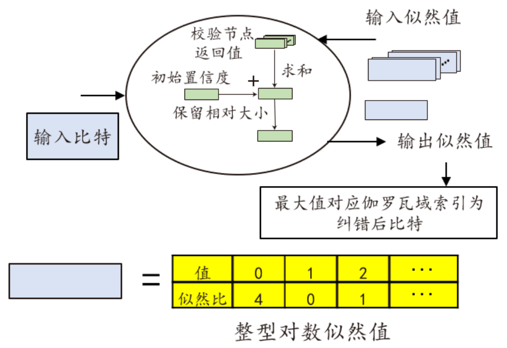
- 首次提出利用**异质集成的易失与非易失器件**完成傅里叶变换的复杂计算
- 端到端的脑机信号处理性能测试展示速度、功耗提升效果
- **Nature Electronics 2025（共一/通讯作者）**

电流域存算与纠错芯片架构







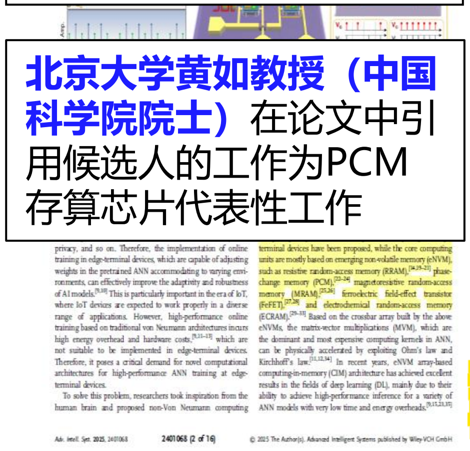


- **首次提出**利用非二进制LDPC编码对存内计算乘累加后结果进行高精度纠错
- **多项发明专利 2024/2025（第一发明人/主要发明人）**

二、工作影响力

- 芯片架构工作被多位领域内重要专家在高水平论文作为代表性工作引用

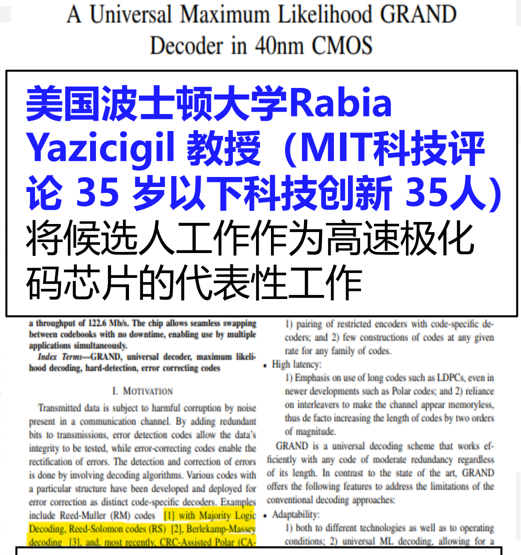
Lu, Y., Yang, Z., Tao, Y., Cai, L., Zhang, T., Yan, L., Huang, R. and Yang, Y., 2025. Energy-Efficient Online Training with In Situ Parallel Computing on Electrochemical Memory Arrays. Advanced Intelligent Systems, p.2401068.



北京大学黄如教授（中国科学院院士）在论文中引用候选人的工作为PCM存算芯片代表性工作

Medard M, et al., “Multi-code multi-rate universal maximum likelihood decoder using grand,” IEEE 47th European Solid State Circuits Conference (ESSCIRC) 2021 Sep 13 (pp. 239-246).

美国麻省理工学院 Muriel Medard 教授（美国工程院院士）在论文中引用候选人工作作为极化码芯片代表性工作



A Universal Maximum Likelihood GRAND Decoder in 40nm CMOS

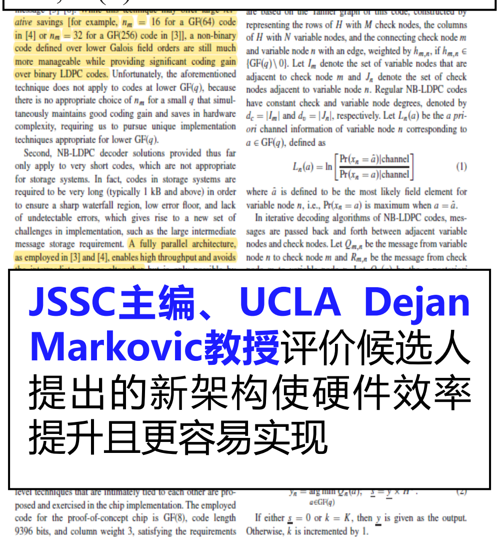
美国波士顿大学Rabia Yazicigil 教授（MIT科技评论 35 岁以下科技创新 35人）将候选人工作作为高速极化码芯片的代表性工作

Yazicigil, R, et al. "A Universal Maximum Likelihood GRAND Decoder in 40nm CMOS." 2022 14th International Conference on Communication Systems & Networks (COMSNETS).

Arikan, E, et al., “A high throughput energy efficient implementation of successive cancellation decoder for polar codes using combinational logic,” IEEE Transactions on Circuits and Systems I: Regular Papers, 2016 63(3), pp.436-447.

IEEE Fellow、通信最高奖“香农奖”得主 Erdal Arikan教授引用候选人工作作为极化码芯片代表性工作

D. Markovic, et al, “A 2.267-Gb/s, 93.7-pJ/bit non-binary LDPC decoder with logarithmic quantization and dual-decoding algorithm scheme for storage applications,” IEEE journal of solid-state circuits. 2018 May 22;53(8):2378-88.

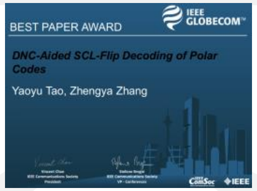


JSSC主编、UCLA Dejan Markovic教授评价候选人提出的新架构使硬件效率提升且更容易实现

二、工作影响力

- **候选人获多个奖项，并在华为、高通、德州仪器等企业实现落地量产**

- 2025年华为青年人才支持计划
- 2024第26届中国电子学会青年年会专题报告奖
- 2024年中关村论坛 “智能未来” 分论坛特邀嘉宾
- **2023年华为计算产品线优秀技术合作奖**
- 2023年Wiley Open Science Excellent Author
- 2022年入选北京智源人工智能青年科学家俱乐部（青源学者）
- **2021 IEEE Global Communication Conference最佳论文奖**
- **2021年高通技术明星奖 Qualcomm QualStar Award**
- **2020年高通技术明星奖 Qualcomm QualStar Award**
- **2019 IEEE Symposium on VLSI最佳论文奖提名**
- **2019年高通技术明星奖 Qualcomm QualStar Award**
- **2018年密歇根大学Rackham科学研究STG奖**
- 2015年斯坦福大学Analog Device模拟电路设计一等奖
- **2013 IEEE ISCAS最佳论文奖提名**


BEST PAPER AWARD

IEEE GLOBECOM™

DNC-Aided SCL-Flip Decoding of Polar Codes

Yaoyu Tao, Zhengya Zhang

ComSoc IEEE

BAAI

QINGYUAN CLUB

陶耀宇

YAOYU TAO

Qualcomm

Qualstar

Yaoyu Tao

For your outstanding contribution to our success!

Qualcomm

Qualstar

Yaoyu Tao

For your outstanding contribution to our success!

QUALSTAR

Qualstar

A Recognition & Reward Program for Outstanding Contributions

Congratulations!

Yaoyu Tao

For your outstanding contribution to our successes

SANKARA S VENKATESWARAN

22 Sep 2021

智慧未来

最佳技术合作奖

WILEY

Open Science Excellent Author Program

April - June 2023

This Certificate is awarded to

Yaoyu Tao

北京大学

第26届中国电子学会青年年会暨第五届半导体青年学术会议

2024年11月3-6日 武汉

授予 专题论坛特邀报告讲者

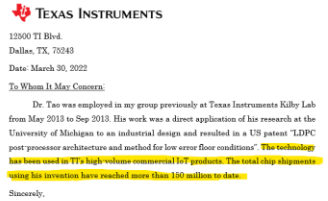
陶耀宇(北京大学)

智能未来：探索人工智能的无限潜能
Intelligent Future: Exploring the Boundless Potential of AI
ZGC FORUM

嘉 宾

VIP

陶耀宇


TEXAS INSTRUMENTS

12500 TI Blvd.
Dallas, TX, 75243

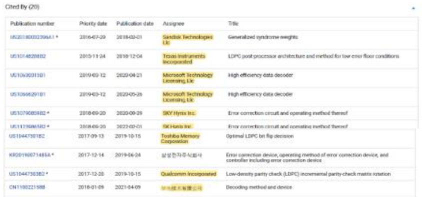
Date: March 30, 2022

To Whom It May Concern:

Dr. Tao was employed in my group previously at Texas Instruments Kilby Lab from May 2013 to Sep 2013. His work was a direct application of his research at the University of Michigan to an industrial design and resulted in a US patent "LDPC post-processor architecture and method for low error floor conditions". The technology has been used in TI's high-volume commercial IoT products. The total chip shipments using his invention have reached more than 150 million to date.

Sincerely,

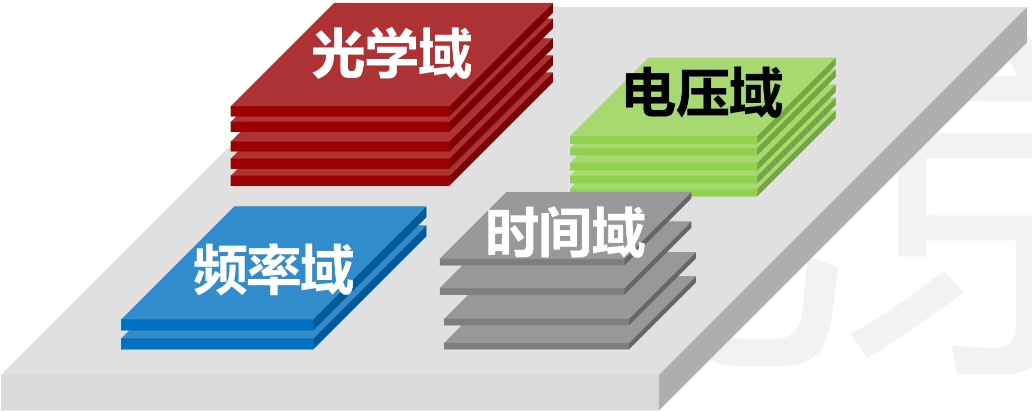
开具证明候选人相关专利应用在德州仪器芯片产品中，**累计量产超 1.5 亿颗**


Cited By (20)

Publication number	Priority date	Publication date	Assignee	Title
US20180032396A1 *	2016-07-29	2018-02-01	Sandisk Technologies Llc	Generalized syndrome weights
US10148208B2	2015-11-24	2018-12-04	Texas Instruments Incorporated	LDPC post-processor architecture and method for low error floor conditions
US10630313B1	2019-03-12	2020-04-21	Microsoft Technology Licensing, Llc	High efficiency data decoder
US10666291B1	2019-03-12	2020-05-26	Microsoft Technology Licensing, Llc	High efficiency data decoder
US10790859B2 *	2018-09-20	2020-09-29	SKY Hynix Inc.	Error correction circuit and operating method thereof
US11239865B2 *	2018-09-20	2022-02-01	SK Hynix Inc.	Error correction circuit and operating method thereof
US10447301B2	2017-09-13	2019-10-15	Toshiba Memory Corporation	Optimal LDPC bit flip decision
KR20190071485A *	2017-12-14	2019-06-24	삼성전자주식회사	Error correction device, operating method of error correction device, and controller including error correction device
US10447303B2 *	2017-12-28	2019-10-15	Qualcomm Incorporated	Low-density parity check (LDPC) incremental parity-check matrix rotation
CN110022158B	2018-01-09	2021-04-09	华为技术有限公司	Decoding method and device

高通、华为等芯片巨头在其商用专利中采用候选人工作

三、多物理域融合芯片架构

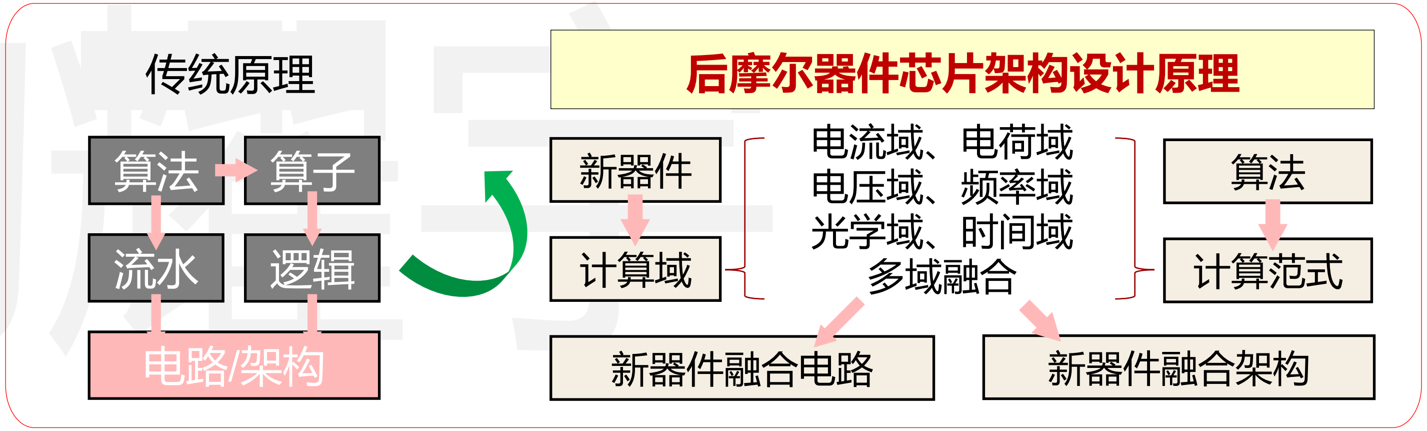


多物理域融合芯片架构

二维/三维异构

“算子-布尔逻辑-流水线”传统芯片架构原理→“**算子-物理域-多物理域融合**”芯片架构新原理

- **多物理融合芯片架构参考模型**，构建一个理论完备、层次清晰异构融合架构设计方案，涵盖各域功能划分、接口标准、数据流等
- **多物理域关键模块原型验证**，关键功能模块（如时间域编码处理单元、电光转换模块、跨域调度控制器）设计，形成多物理域融合芯片架构实际流片与板卡级演示
- **系统级多物理域异构融合仿真**，开发一套跨域异构计算仿真环境，用于评估计算任务性能、能耗、带宽瓶颈等关键指标



谢谢