

Dispositivos Lógicos Programáveis

Sistemas embarcados II

Prof. Renan Augusto Starke

Instituto Federal de Santa Catarina – IFSC
Campus Florianópolis
renan.starke@ifsc.edu.br

1 de agosto de 2017



INSTITUTO FEDERAL
SANTA CATARINA

Ministério da Educação
Secretaria de Educação Profissional e Tecnológica
INSTITUTO FEDERAL DE SANTA CATARINA

- 1 Introdução
- 2 SPLDs
- 3 CPLDs
- 4 FPGAs
- 5 Aplicações e Limitações
- 6 Referências

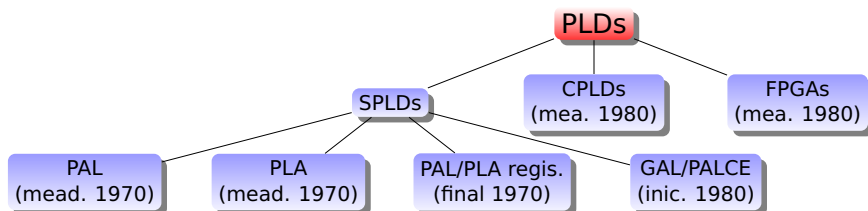
- ▶ Tópicos da aula de hoje:
 - Conhecer a estrutura interna de FPGAs
 - ▶ Blocos lógicos, entrada/saída, interconexão
 - ▶ FPGAs Xilinx e Altera
 - Identificar aplicações de FPGAs

O que são PLDs

São dispositivos eletrônicos utilizados para implementar funções lógicas. Um PLD é um dispositivo de uso geral cujo hardware pode ser configurado para atender às especificações particulares.

- ▶ *Programmable Logic Devices* – Dispositivos Lógicos Programáveis
- ▶ Um PLD é fabricado sem possuir uma função fixa. Sua função é implementável através de uma Linguagem de Descrição de Hardware (HDL – *Hardware Description Language*)

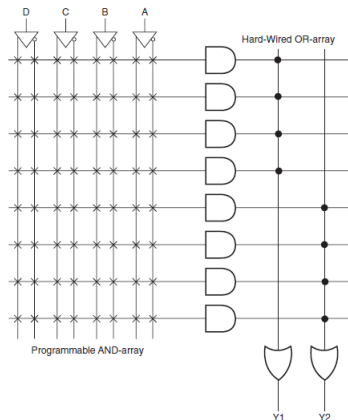
Programmable Logic Devices



Tópico

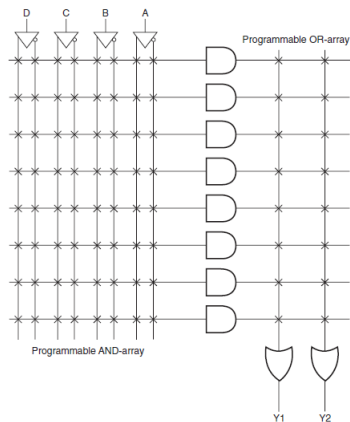
- 1 Introdução
- 2 SPLDs**
- 3 CPLDs
- 4 FPGAs
- 5 Aplicações e Limitações
- 6 Referências

Programmable Array Logic – PAL



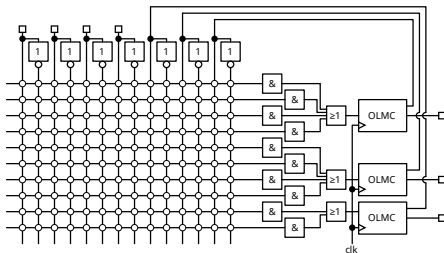
- ▶ Arranjo programável de portas
- ▶ Interconexões:
 - EEPROM
- ▶ OLMC: *Output Logic Macrocell*

Programmable Logic Array – PLA



- ▶ Arranjo programável de portas AND
- ▶ Arranjo programável de portas OR
- ▶ Interconexões:
 - Fusíveis ou anti-fusíveis
 - PROM/EPROM

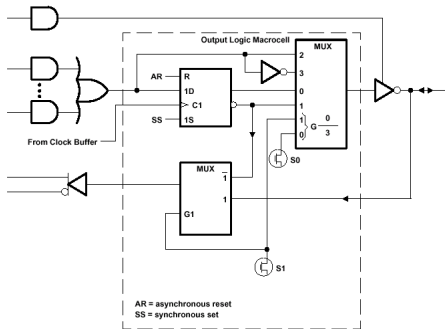
Generic Array Logic – GAL



- ▶ Arranjo programáveis
- ▶ Arranjo programável de portas OR
- ▶ Interconexões:
 - Fusíveis ou anti-fusíveis
 - PROM/EPROM

Generic Array Logic – GAL

output logic macrocell diagram

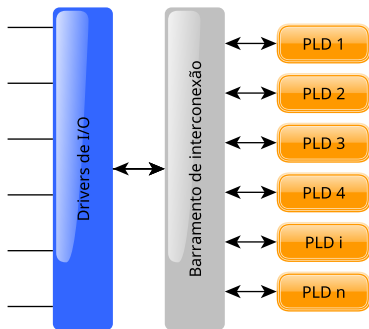


- ▶ Programável como saída registrada ou combinacional

Tópico

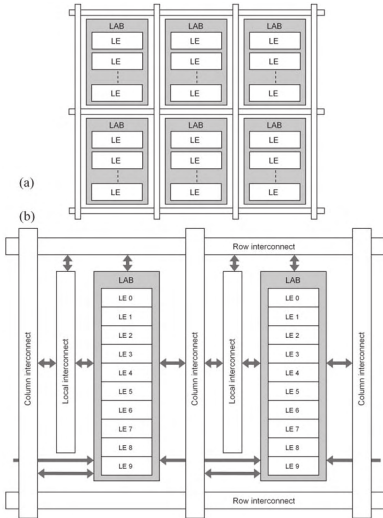
- 1 Introdução
- 2 SPLDs
- 3 CPLDs**
- 4 FPGAs
- 5 Aplicações e Limitações
- 6 Referências

Complex Programmable Logic Devices – CPLD



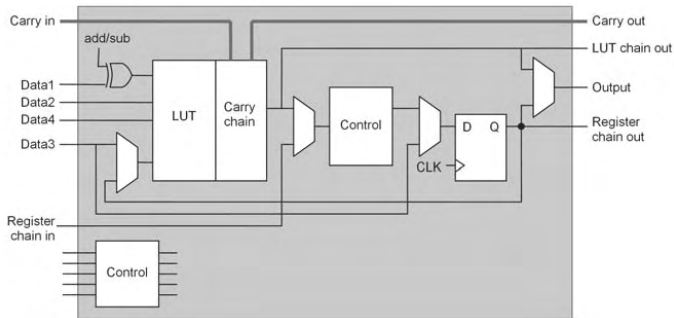
- ▶ Vários PLDs em um mesmo encapsulamento (GALs)
- ▶ Comunicam-se através de um arranjo de interconexões
- ▶ *Drivers* de IO modernos
- ▶ Suporte a JTAG
- ▶ Inúmeros pinos de IO
- ▶ Basicamente não volátil: **EEPROM** ou **Flash**

Complex Programmable Logic Devices – CPLD



- ▶ Altera: PLDs individuais são LABs (*logic array block*)
- ▶ Altera: interconexão é PIA (*programmable interconnect array*)
- ▶ Em novos dispositivos, PLDs individuais são vários LEs (*logic elements*)
- ▶ CPLDs mais modernos são similares a FPGAs

Complex Programmable Logic Devices – CPL



Logic Element

Tópico

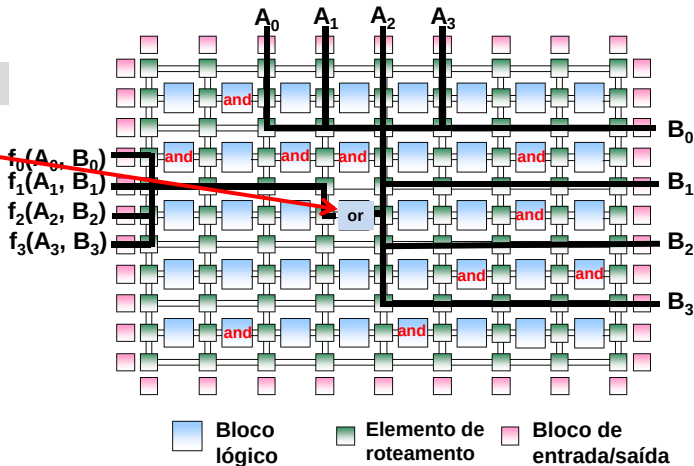
- 1 Introdução
- 2 SPLDs
- 3 CPLDs
- 4 FPGAs**
- 5 Aplicações e Limitações
- 6 Referências

- ▶ Diferentemente de uma CPLD, FPGAs contemplam matrizes de blocos ao invés de pilhas
- ▶ FPGAs possuem um número muito maior de blocos, menores, porém mais sofisticados
- ▶ FPGAs são voláteis, essencialmente utilizam SRAMs ao invés de Flash

Componentes básicos de FPGAs

$f(A, B) = A \text{ and } B$

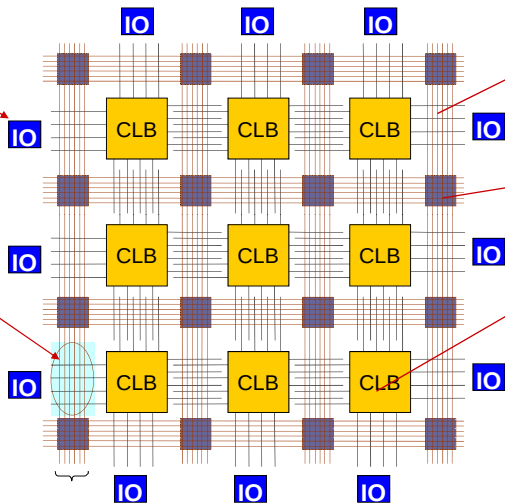
$f(A, B) = A \text{ or } B$



- **Objetivo:** prover recursos de hardware para implementação de funções lógicas

Estrutura interna

Blocos de E/S configuráveis



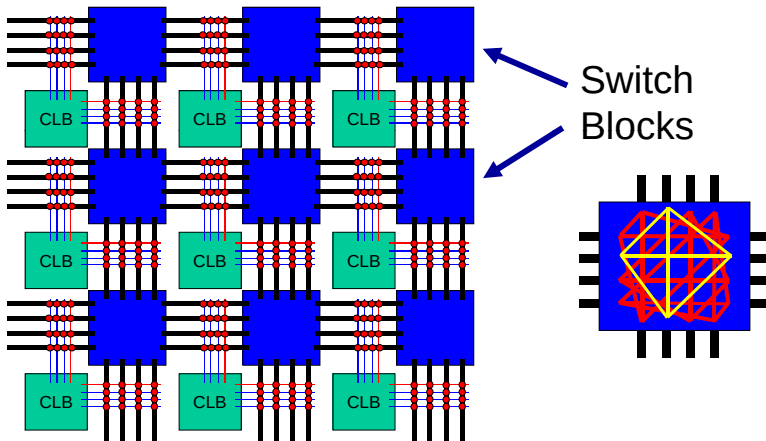
Chaves programáveis

Caixa de conexão

Funções configuráveis
*Configurable
Logic
Block*

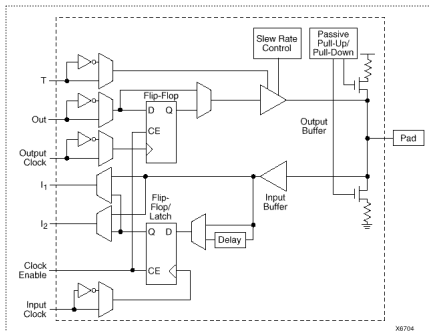
m trilhas

Estrutura interna



- Matriz de CLBs interconectados por uma matriz de chaveamento

Blocos de entrada/saída



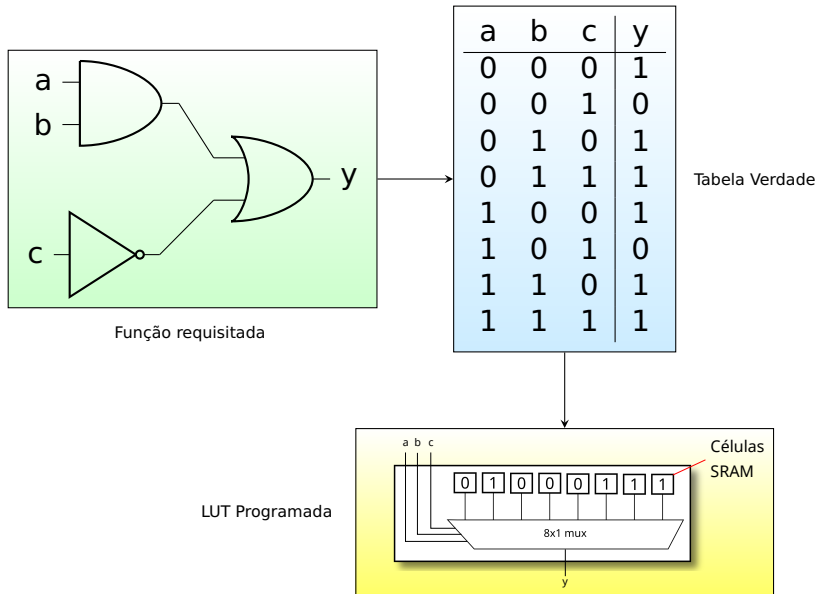
- ▶ Possuem recursos de memória configuráveis (registrador ou *latch*)
- ▶ Pads configuráveis como entrada, saída ou bidirecionais
- ▶ Entradas podem utilizar registrador o *latch*
- ▶ Pode-se definir sinais *three-state*

LUT – LookUp Table

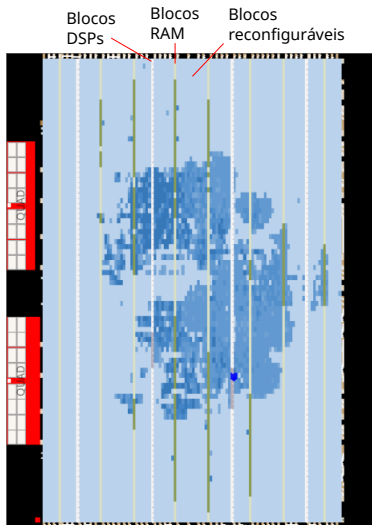
Todas as funções lógicas de FPGAs e CPLDs modernas são implementadas por LUTs. Em termos gerais, é uma tabela verdade que determina saídas em funções de um conjunto de entradas.

- ▶ Gerador universal de funções
- ▶ Módulo configurável capaz de implementar qualquer tabela verdade de n entradas
- ▶ Altamente flexível
- ▶ Método mais utilizado em PLDs modernas

Funções lógicas



Blocos adicionais

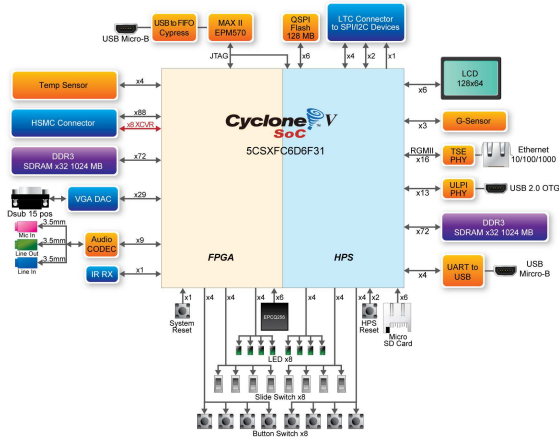


Blocos adicionais: RAMs

- ▶ Blocos de SRAM “customizáveis”:
 - 9.216 bits
 - 147.456 bits
 - 640 bits
- ▶ Blocos podem ser combinados formando memórias maiores ou menores
- ▶ Portas simples ou duplas
- ▶ Operação em até 600 MHz
- ▶ Distribuídos pelo dispositivos para reduzir latência
- ▶ Ferramenta capaz de inferir blocos de RAM ao invés de usar LUTs

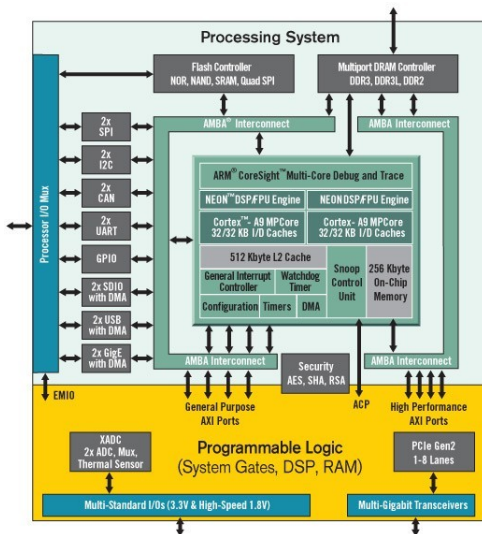
- ▶ Blocos de DSPs “customizáveis”:
 - multiplicadores 18×18
 - customizáveis para 9×9 , 12×12 ou 36×36
- ▶ Blocos podem ser combinados formando multiplicadores maiores
- ▶ Ferramenta capaz de inferir blocos multiplicadores e unidades MAC
- ▶ Operação em até 550 MHz
- ▶ Distribuídos pelo dispositivos para reduzir latência

Altera Cyclone V: FPGA + ARM



Blocos adicionais: Hard. CPUs

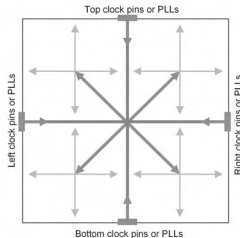
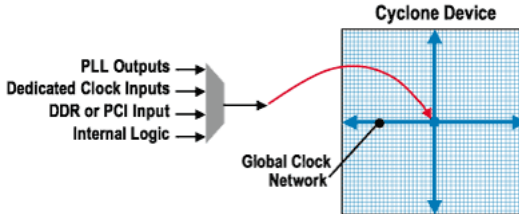
Xilinx Zynq-7000: FPGA + ARM



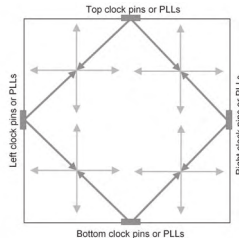
- ▶ Redes de clock organizadas de forma hierárquica:
 - Rede Global (GCLK)
 - Rede Regional
 - Rede Periférica

- ▶ PLLs:
 - Ramificação
 - Geração de novas frequências

Gerenciamento de *clock*: redes

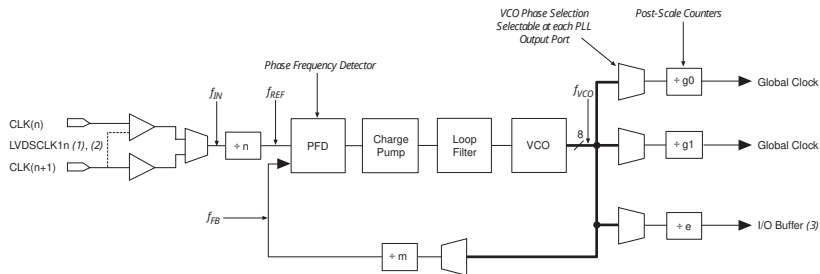


Redes globais



Redes regionais

Gerenciamento de *clock*: PLLs



Tópico

- 1 Introdução
- 2 SPLDs
- 3 CPLDs
- 4 FPGAs
- 5 Aplicações e Limitações**
- 6 Referências

- ▶ Originalmente, plataforma de prototipação para ASICs
- ▶ Flexibilidade de software, mas confiabilidade e paralelismo encontradas em hardware
- ▶ Favorece criação de circuitos digitais customizados com os benefícios de desempenho do hardware, e as vantagens competitivas de “time-to-market” existente em projetos de software
- ▶ Algumas aplicações típicas:
 - Algoritmos de criptografia
 - IA / redes neurais
 - Digital Signal Processing (DSP) – operações MAC
 - Processamento de imagens
 - Algoritmos de codificação e decodificação de protocolos de comunicação

- ▶ Aplicações adequadas para FPGAs
 - Necessidade de alta velocidade de processamento
 - Necessidade de maior velocidade de processamento com menor consumo de energia (em relação a microprocessadores)
 - Computação pode ser paralelizada
 - Operações a nível de bit
 - Operações aritméticas não ortodoxas (ex. palavras com tamanhos exóticos – 13 bits, ...)
 - Necessidade de reconfiguração
 - Volume de produção de pequeno para médio

Vantagens

- ▶ Facilidade para *updates*
- ▶ Eficiência arquitetural
- ▶ Eficiência no uso de recursos – apenas os algoritmos necessários são configurados no hardware em um determinado momento
- ▶ Maior velocidade com menor consumo de energia quando comparado com software
- ▶ Flexibilidade quando comparado com ASICs
- ▶ Custo reduzido para produções de tamanho pequeno para médio
- ▶ Facilidade para inferir paralelismo

- ▶ Muitas vezes relacionadas à aplicação alvo
 - Exemplo para sistemas de controle:
 - ▶ Ferramentas de desenvolvimento são voltadas para projetistas de sistemas digitais. VHDL e outras são muito diferentes das ferramentas tradicionais usadas em sistemas de controle
 - ▶ A adição de implementações FPGA em modelos de simulação de sistemas é uma tarefa complexa, podendo ser inviável em algumas situações
- ▶ Linguagens baseadas em C a partir das quais ferramentas conseguem extrair hardware (convertendo C para HDL), podem ser uma solução para o primeiro problema, reduzindo essa limitação

- ▶ LAB/CLB (Logic Array Block/ Configurable Logic Block): São blocos configuráveis que contém **slices**.
- ▶ Slices: Slices contém as LUTs, elementos de armazenamento, multiplexadores, ...
- ▶ LUT (Look Up Table): Memórias que implementam as tabelas verdades.

Tópico

- 1 Introdução
- 2 SPLDs
- 3 CPLDs
- 4 FPGAs
- 5 Aplicações e Limitações
- 6 Referências**

- ▶ *Datasheets e application notes Xilinx e Altera*
- ▶ PEDRONI, Volnei A. Eletrônica digital moderna e VHDL. Rio de Janeiro: Elsevier, 2010. 619 p., ISBN 9788535234657.