# Muhammed Tarık Aşçı 210201004

**DENEY NO: 3** 

**DENEY ADI: KIRPICILAR VE KENETLEYİCİLER** 

#### Amaç

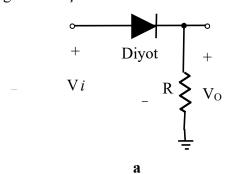
1. Kırpıcı devreleri incelemek

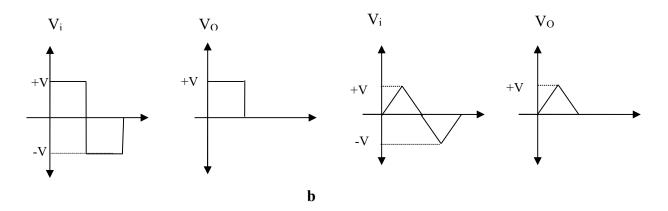
2. Kenetleyici devreleri incelemek

### Teorik Bilgi

Diyot uygulamalarının bir başka bölümü de kırpıcı devrelerdir. ac sinyal dalga biçiminin bir kısmını bozmadan diğer kısmını "kırpma" özelliğine sahip devrelere kırpıcı devreler denir.

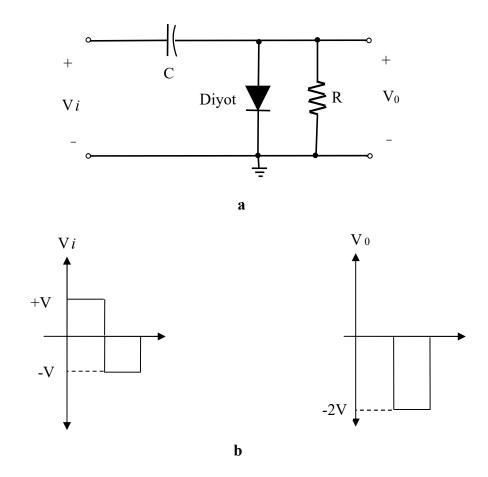
Yarım dalga doğrultucu, bir diyotlu kırpıcının en basit örneklerindendir. Diyodun yönüne bağlı olarak giriş sinyalinin pozitif veya negatif bölgesi kırpılmaktadır. Kırpıcılar seri ve paralel kırpıcılar olmak üzere iki kategoriye ayrılırlar. Seri kırpıcılarda diyot yüke seri, paralel devrelerde ise paralel bağlanır. Şekil 8.1 (a)'daki devrenin çeşitli ac dalga biçimlerine tepkisi Şekil 8.1 (b)'de gösterilmiştir.





Şekil 8.1. (a) Yarım dalga doğrultmaç devresi, (b) devrenin giriş  $(V_i)$  ve çıkış  $(V_0)$  sinyalleri

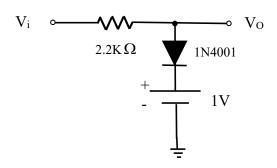
Bir başka diyot uygulama devresi de "kenetleyiciler" dir. Kenetleyiciler bir sinyali farklı bir dc düzey üzerinde tutabilen devrelerdir. Devrede bir kondansatör, bir diyot ve dirençsel bir eleman bulunmaktadır. Fakat ek bir kayma elde etmek için bağımsız bir dc kaynak kullanılabilir. Direnç ve kondansatör değerleri,  $\tau = RC$  zaman sabiti, kondansatör üzerindeki gerilim diyotun iletim durumunda olmadığı zaman aralığı içerisinde önemli ölçüde boşalmasını önleyecek büyüklükte seçilmelidir. Şekil 8.2 (a)'daki devrenin ac kare dalga biçimine tepkisi Şekil 8.2 (b)'de gösterilmiştir.



Şekil 8.2. (a) Kenetleyici devresi, (b) kare dalga giriş ve çıkış sinyalleri

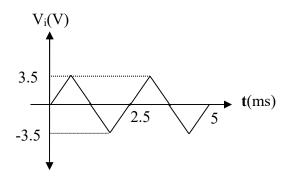
#### İşlem Basamakları

1. Paralel kırpıcı devresini incelemek için Şekil 8.3'deki devreyi kurunuz.

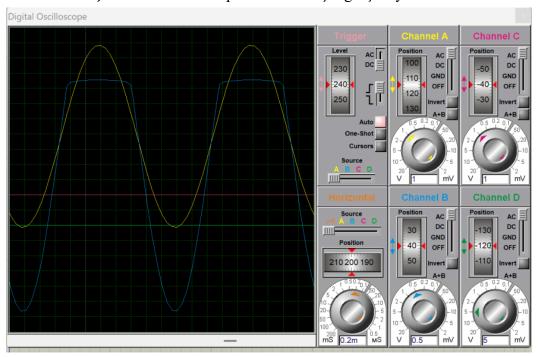


Şekil 8.3. Paralel kırpıcı devresi 1

2. Şekil 8.4'de verilen sinyal şeklini,sinyal jenaratöründen paralel kırpıcının giriş sinyali olarak ayarlayınız ve devreye uygulayınız. V<sub>O</sub> çıkış sinyalini osiloskop yardımıyla gözlemleyiniz ve Şekil 8.5'te verilen osiloskop ekranı üzerine çiziniz.

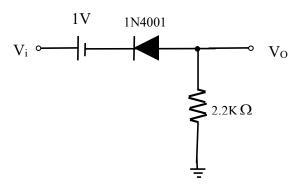


Şekil 8.4. Paralel kırpıcı devresi 1 için giriş sinyali



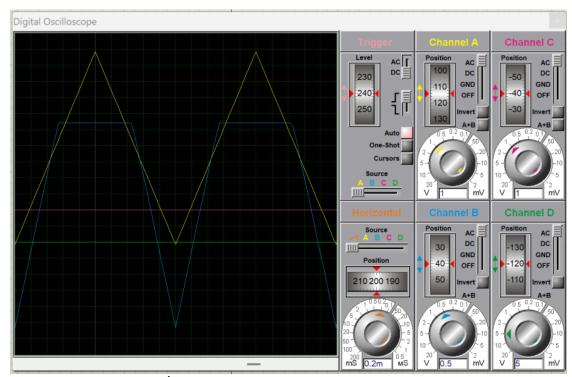
Şekil 8.5. İşlem basamağı 2 verileri için osiloskop ekranı

3. Paralel kırpıcı devresinin başka bir bağlantı şeklini incelemek için Şekil 8.6'da verilen devreyi kurunuz.



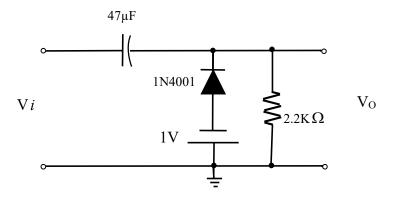
Şekil 8.6. Paralel kırpıcı devresi 2

Şekil 8.6'daki devrenin girişine  $V_i=6$  sin 3141t sinyalini uygulayınız.  $V_O$  çıkış sinyalini osiloskop yardımıyla gözlemleyiniz ve Şekil 8.7'de verilen osiloskop ekranı üzerine çiziniz.

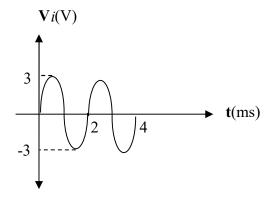


Şekil 8.7. İşlem basamağı 4 verileri için osiloskop ekranı

5. Kenetleyici devresini incelemek için Şekil 8.8'de verilen devreyi kurunuz.

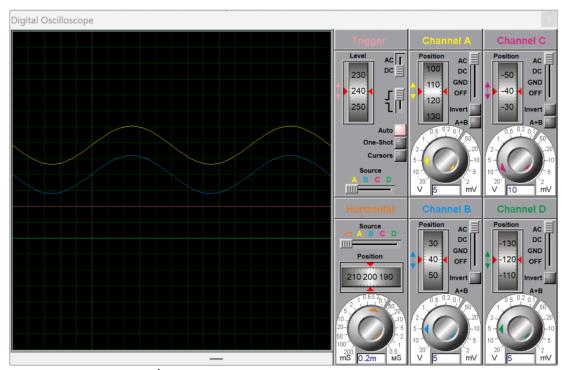


Şekil 8.8. Kenetleyici devresi



Şekil 8.9. Kenetleyici devresi için giriş sinyali

Şekil 8.9'de verilen sinüzoidal sinyali, sinyal jenaratöründe üretiniz ve giriş sinyali olarak kenetleyici devresine uygulayınız. Vo çıkış sinyalini osiloskop yardımıyla gözlemleyiniz ve Şekil 8.10'da verilen osiloskop ekranı üzerine ciziniz.



Şekil 8.10. İşlem basamağı 5 verileri için osiloskop ekranı

## İstenenler

- 1. İşlem basamağı 1'de elde ettiğiniz çıkış dalga şeklini çiziniz ve devreyi teorik olarak çözümleyip çıkış dalga şeklini yorumlayınız.
- 2. İşlem basamağı 1'deki devre için çıkış noktasından geçen akımı hesaplayınız ve şeklini çiziniz.
- 3. İşlem basamağı 3'de elde ettiğiniz çıkış dalga şeklini çiziniz ve devreyi teorik olarak çözümleyip çıkış dalga şeklini yorumlayınız.
- 4. İşlem basamağı 3'deki devre için çıkış noktasından geçen akımı hesaplayınız ve şeklini çiziniz.
- 15 İşlem basamağı 4'de elde ettiğiniz çıkış dalga şeklini çiziniz ve devreyi teorik olarak çözümleyip çıkış dalga şeklini yorumlayınız.

1. Gîris voltajı Vi île başlayan, bir 2,2 kJZ direna, bir 1,4001 diyot ve bir 1V gerilim kaynağından oluşan bir diyotlu kesici devresidir. Devrenin amacı cıkıs voltajı Vo'ı belirli bir seviyede sınırlamaktır. Diyot gerilimin belirli yönde akmasına izin verirlən diğer yönde akısını engeller. Bu devre Vo'ı LU civarında sınırlandırmak için tasarlanmıştır. Vi 1V dan büyük olduğunda çıkış sınırlı kalır ve negatif gerilimlerde ise Vo Vi ile aynıdır.

2 î = 0,1363 A

3. Bu deviede bir IV gerilim kaynağı, bir IN4001 digot ve 2.2 k. I. direnc bulunupor. Digotun anadı gerilim kaynağına bağlı katadı ise cıkışa ve dirence bağlıdır. Eger Vi > IV ise digot dağrı polarize olur ve iletten hale gelir. Bu durunda digat üzerinde yaklasık 0.70 luk bir voltaj düşüsü olacaktır. Vo ise direna üzerinde kalan voltaja eşit olur. Vo = Vi — 0.70 Eger Vi 20 ise digot ters palarize olur ve kapalı durunda gecer. Bu durunda devie üzerinden hici akım gecimez.

4. 2 = 0,1363A

5. Bu deure bir Lit pf kapasitör, bir IN4001 diyat, bir IV sabit gerilim kaynağı ve 2.2 k. IL direna ikterir. Deure giris valtajı negatif olduğunda ve belirli bir eşik değeri aştığında axtif hak gelen bir diyatlu kesici deure alakak işlev görür. Poritif giris valtajlarındı, kapasitör valtaj dalgalanmalarını yatıştırırken cıkışta valtajı neredeyse eşit tutar. Diyatun îletken aldığı negatif valtaj durumlarında cıkış valtajı neredeyse OV 'tur