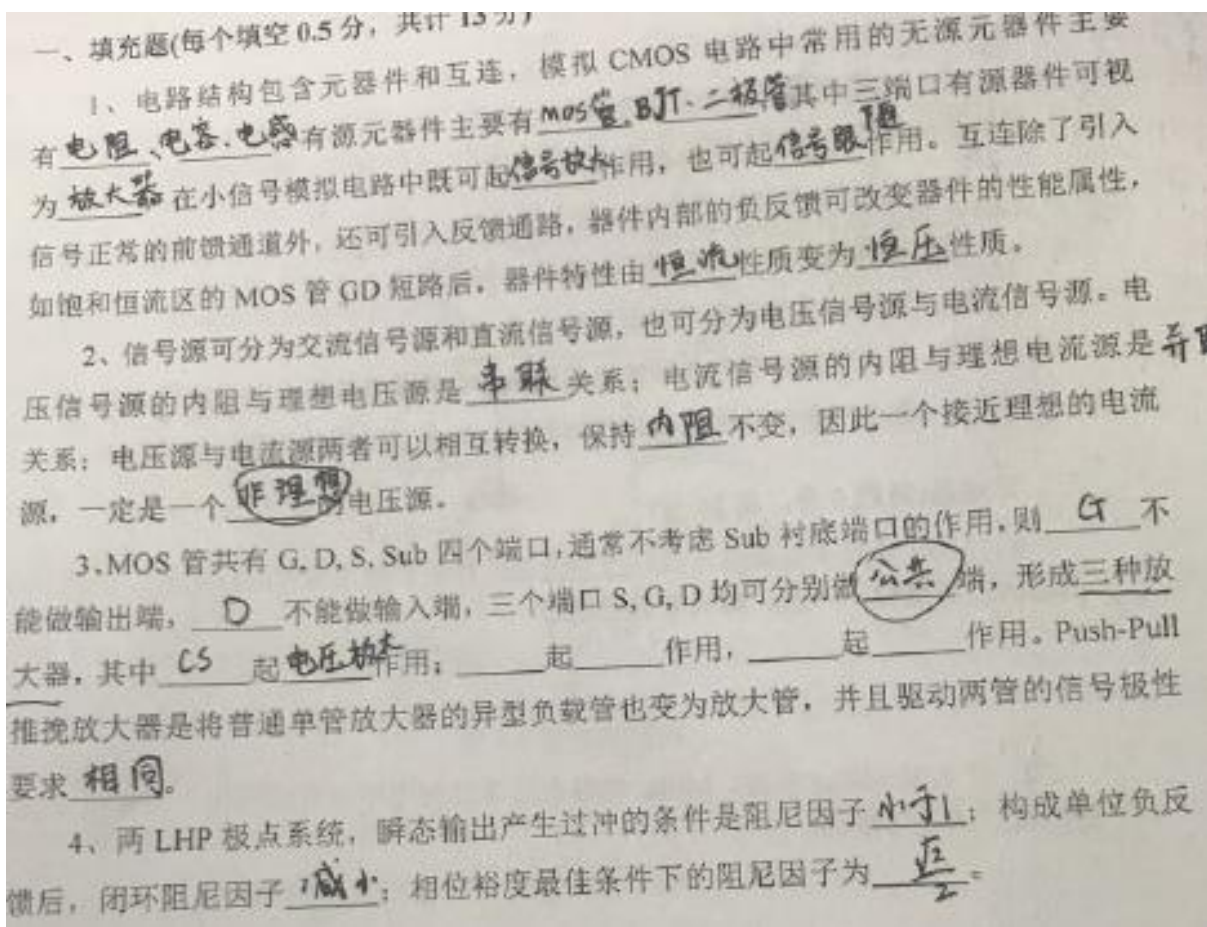


填空

- 1、与 MOS 管静态偏置电流近似无关的参数为：(A)
A、开启电压 V_{TH} B、MOS 管单级增益的单位增益带宽 GBW
C、放大电路输出电压的压摆率 D、MOS 管 CS 单级放大器在强反型区下的增益
- 2、以下关于 NMOS CS 单级增益电路特性的描述，准确的是：(C)
A、增益 $A_v = g_{m1}(r_{ds1} // r_{ds2})$ X B、负载电容增大将使单位增益带宽 GBW 提高 X
C、单位阶跃激励下的瞬态输出与 ω_{3dB} 有关 D、该单级放大器相位裕度为 60° X
- 3、在以下对偏置电路的各种描述中，错误的是：(B)
A、电阻分压型单路偏置电路结构，其电源抑制比 PSRR 特性通常较差；✓
B、在电阻+MOS Diode 的偏置结构中，由于 Diode 的箝位作用，可使偏置电流与电源电压近似无关；
C、自偏置电路中起支路电流定义的电阻，同时具有构造非线性电流源的作用；
D、自偏置产生的输出电流虽然近似与电源电压无关，但通常与温度相关。✓
- 4、以下有关差分放大器与差分比较器的描述，错误的是：(C) ✓
A、差分比较器的任何一个输入端都可作为参考信号的输入端；✓
B、针对小信号放大设计的差分放大器可作为差分比较器应用；
C、针对大信号比较设计的差分比较器也可作为差分放大器应用；
D、差分放大器和差分比较器都要求有比较高的直流低频增益。✓
- 5、以下关于谐波振荡器的描述，正确的是：(D) ✓
A、可采用环形振荡器结构，但倒相级数必须大于等于 5 级；X B、只能输出方波；
C、振荡频率只与 V_{DD} 有关； D、输出频率包含基频分量的各次谐波频率成份。

填空



1、MOS 管就其信号间的控制关系而言, 可视为 受控源, MOS 管的输出阻抗通常用来描述 沟道长度调制 效应的影响。

2、设 V_{GS} 、 V_{DS} 、 V_{TN} 分别为 NMOS 管的栅源电压、漏源电压和阈值电压, 则 MOS 偏置在亚阈区的条件为 $V_{GS} < V_{TN}$, 此时器件中的扩散电流为主导, 则饱和输出 I_{DS} 与 V_{GS} 的平方律关系不再满足, 而是满足 指数 律的关系。

3、CMOS 模拟电路中, 输出信号不能加在 MOS 管的栅(G)端, 类似地, 输入信号不能加在 MOS 管的 漏(D) 端, 在 CS、CG、CD 三类单级放大电路中, 在完全相同的工作状态条件下, 三类电路中电压增益值最大的电路是 CS。

4、小信号交流负阻通常与 源极跟随器 反馈结构相对应, 由此形成 零点 性质的极点, 导致系统输出发散。

5、设 V_{ref}^+ 为正向扫描的翻转点、 V_{ref}^- 为反向扫描的翻转点, 普通比较器中这两个翻转点相同即还原成同一点, 而迟滞比较器则要求 不同, 实现迟滞比较特性通常采用的方

法有_____。

1、MOS 管在数字电路中用作开关，具备导通和截止两个状态；MOS 管在模拟电路中除用作电容外，还可用作_____、_____和_____。

2、对无源 RC 低通滤波器采用交流小信号分析，电容 C 上的输出电压相位比输入电压相位____，产生 45° 相位移所对应的信号频率大小为____Hz，此频率实际上为该低通滤波器的____带宽。

3、对于 CD 共漏电路，在交流小信号条件下该电路具有____功能，在直流共模大信号应用下该电路表现为____特性。

4、电路瞬态收敛速度与电路中的零、极点性质及其大小有关，对于开环放大器构成的负反馈闭环系统，若相位裕度 PM____，闭环系统仍然是收敛的；若开环放大器存在较小的 RHP 零点，则闭环系统有可能发散或不收敛，其原因是_____。

判断

1、有源器件至少有三个以上的端口是信号可以放大的物理结构前提条件，合适的静态工作点偏置是实现信号放大的工作约束条件，两者缺一不可；

2、MOS 器件结构具有不同的特性属性，通过偏置改变器件的工作区域、或通过改变器件的连接方式，可以使 MOS 管在不同的状态和结构模式下表现出不同的特性；

3、只要 MOS 管导通有电流，则其跨导 g_m 一定远大于其输出导纳 g_d ；

4、PN 结导通电压 V_{BE} 通常为负温度系数电压，而两个不同面积的导通二极管(PN 结)，其电压差值 ΔV_{BE} 一定 PTAT 正温度系数电压；

5、自偏置结构通常由两条支路构成，采用线性与非线性电流镜互耦工作方式确定的静态电流通常近似与电源电压无关，同时也与温度近似无关。

6、由相同倒相器构成的奇数级(N 为奇数)环振电路，除 $N=1$ 不能振荡外，只要级数 $N \geq 3$ ，电路即可振荡，并且振荡频率随级数 N 的增加而提高；

7、CG 电路从源端看进去的输入阻抗近似为 $1/g_m$ ，与 CG 输出端的负载阻抗无关，其中 g_m 为放大管的跨导；

8、倒相器构成的单端比较器，其翻转点电压由 N 和 P 两 MOS 管的宽长比 W/L 、开启电压 V_{TH} 和电源电压等参数决定，翻转点允许的极限范围为 $V_{TN} < V_{in} < V_{DD} - V_{TP}$ ，其中 V_{TN} 和 V_{TP} 为

N、P 管开启电压的绝对值。

9、设 A_{v0} 、 p_1 和 p_2 分为开环运放的低频增益、主极点及次极点频率，则 $GBW_0=A_{v0}p_1$ 为单极点近似(忽略 p_2)下的开环增益 0dB 频率点，当考虑 p_2 极点影响后，实际的 0dB 频率点 GBW 发生改变，且 $GBW>GBW_0$ ；

10、只要放大器在高频下变成正反馈闭环系统，一定可以得到稳定的振荡频率。

11、电容上电压瞬态时不能突变的原因，是对电容充放电电流存在上限限制；

12、差分比较器和差分放大器结构类似，但差分比较器中的增益级级数并不受限制，而差分放大器中的增益级级数通常限制在 3 级以内。

1、N 型和 P 型 MOS 管源到漏的方向，均与该 MOS 管载流子的运动方向相同；

2、MOS 管只要为弱反型偏置，则沟道电流以扩散电流为主，而与 V_{DS} 电压无关；

3、当 MOS 管导通时，只要工作在强反型条件下，一定有 $g_m>>g_d$ ；

4、 $\Delta V/R$ 型自偏置电路中，产生的偏置电流一般与 V_{DD} 近似无关，但与温度有关；

5、电压模带隙基准电路的输出支路中，选择 V_{BE} 电压的主要原因是该 PN 结导通电压稳定，即不受温度与工艺变化的影响；

6、两段式(Sub-range)与两步式(2-step)两种类型的 8-bit Flash ADC，虽然依据的原理不同、电路结构有差异，但效果类似，都可以使 Flash ADC 中所需的比较器数目减半。

7、差分放大器的输入采用差分对结构，主要解决共模信号问题，包括共模信号输入范围的扩展，以及通过降低共模增益或对称结构提高电路的共模抑制比；

8、差分运放一般为闭环负反馈应用，差分比较器一般为开环应用，差分比较器存在反馈结构也是允许的，其目的在于实现迟滞特性，只要能够实现迟滞，正反馈也允许；

9、在采用 Miller 电容补偿的两级放大电路中，电路中各结点位置的所有零、极点频率都是由该结点位置处的 RC 串联谐振、RC 并联谐振引起的。

10、CMOS 倒相器的电路结构，在不同的模式或工作条件下，可以看成是 Push-Pull 推挽放大器，也可以看作简单的比较器。

11、只要形成闭环正反馈，就一定可以形成稳定的振荡。

12、MOS 器件只要有合适的静态工作点，且满足小信号近似，就一定可以简化为线性等效模型，并且此线性模型中的参数均与静态工作点的位置无关。

单级放大

1 指出提高 MOS 单管输出阻抗的有效方法

分析比较 BJT 管和 MOS 管及其构成电路的优缺点

(a) 在 NMOS 管输出特性曲线中标出电阻区与饱和恒流区的曲线，注明条件；

(b) 同时在图中画出该 MOS Diode 管的输出特性曲线，注明条件；

(c) 用 MOS 管构造出尽量接近理想特性的恒流源与恒压源，请问哪种难度或代价更大？说明原因。

有源器件与无源器件的区别，试举例说明

1. 画出 MOS 管低频交流小信号的等效电路，说明 MOS 放大管与 MOS 负载管交流等效电路的区别。

2. 写出 NMOS 管在电阻工作区的 I-V 直流方程，并说明直流导通电阻与交流小信号电阻的关系

3. 推倒 MOS 管线性电阻区与饱和恒流源区的临界条件为 $V_{DS}=V_{GS}-V_{TH}$

4. 比较 cascode 与 cascode 的差异，两者级联的级数主要受何种因素的限制？

5. 以 NMOS 管 Diode 为例，试画出 MOS Diode 的 I-V 特性曲线，标出在静态工作点电流 I_0

5. 简要说明 MOS Diode 的结构与功能特点。

下的直流导通电阻和交流小信号电阻的曲线，并比较两种电阻的大小关系。

6. 写出 MOS 管交流小信号下的输出电流表达式，根据此表达式，画出 MOS 管的交流等效电路，并根据跨导 g_m 的定义，写出在强反型饱和区与弱反型饱和区下的跨导表达式。

6. 分别画出 NMOS CS 放大器采用线性电阻负载、PMOS Diode 负载、PMOS 恒流源负载的负载特性曲线示意图，并说明高增益 CS 放大器采用恒流负载的主要原因。

6、设 W/L 、 V_{TH} 、 $k=k'(W/L)$ 、 V_{A0} 分别为 MOS 管的宽长比、开启电压、工艺因子、增益因子和单位沟长厄利电压， $\Delta=V_{GS}-V_{TH}$ 为 MOS 管栅过驱动电压， V_T 为热电压， n 为 MOS 亚阈斜率。若恒流源负载与放大管的输出阻抗相同，证明 CS 单级放大器在强反型及弱反型饱和恒流区的

$$\text{电压增益分别为: } A_v(SI) = -\frac{V_{A0}L}{\Delta/2} \quad A_v(WI) = -\frac{V_{A0}L}{nV_T}$$

7. 对于两 MOS 管串联组成的 cascode 结构，M1 管源端接地，M1 和 M2 的输出阻抗分别为 r_{ds1} 和 r_{ds2} ，跨导分别为 g_{m1} 和 g_{m2} ，试证明 M2 管漏端到地的交流输出阻抗为

$$r_0 = r_{ds1} + r_{ds2} + g_{m2} r_{ds1} r_{ds2}$$

8. 已知某 CMOS 工艺的基本参数为： $\mu_n = 426 \text{ cm}^2 / (\text{V} \cdot \text{s})$ 、 $\mu_p = 192 \text{ cm}^2 / (\text{V} \cdot \text{s})$ 、 $t_{ox} = 12.5 \text{ nm}$ ，

$\epsilon_0 = 8.85 \times 10^{-14} \text{ f/cm}$ ， $\epsilon_{ox} = 3.9$ 。单位沟长下的厄利电压为 $V_{an} = V_{ap} = 4 \text{ V} / \mu\text{m}$ ，亚阈因子 $n = 1.1$ 。

1) 求工艺因子 k_n' 、 k_p'

2) 若静态电流为 $1 \mu\text{A}$ ，为实现 $\Delta = 0.2 \text{ V}$ 的过驱动电压，求 NMOS 的 W/L ；

3)、在以上条件下，求 PMOS 的跨导。

9.

1、针对 MOS 管构成的有源负载 CS 增益电路，说明放大管和负载管都不偏置在线性电阻区域，而是均偏置在饱和恒流区的主要原因，并且如何保证线性放大的性质。

2、请说明交流与直流电阻的基本概念，并阐明线性电阻与非线性电阻的本质区别，小信号放大电路的输出阻抗是何种性质的电阻？

3、对于有源负载结构的单级共源放大器，阐述该放大器电压增益随静态偏置电流变化而改变的情况。

3、在共源 CS、共栅 CG、共漏 CD 三类单级放大器中，画出选择其中任意两种构成的一个组合电路结构，并说明该电路的主要特点。

1、在强反型条件下，设置合适的静态电流和 W/L 尺寸，使 NMOS 和 PMOS 具有相同的跨导 g_m 和输出导纳 g_d ，采用 NMOS 放大管与 PMOS 有源负载，若单路 Cascode 放大级驱动负载电容 C_L ，负载同样采用 Cascode 有源负载，试证明电路增益 $A_v \approx -(g_m/g_d)^2/2$ ，单位增益带宽 $GBW \approx g_m/C_L$ (8 分)

二、问答题(每题 5 分，总 20 分)

1、MOS 管处于亚阈值区或强反型区中均存在扩散电流和漂移电流，但两种电流所占据的主导地位不一致，请简要说明原因。

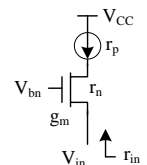
10 在 CMOS 模拟电路中，说明 MOS 管有哪些不同的应用，并给出这些特定应用所对应的约束条件。

简述 MOS 管在集成电路中有哪些不同的用处

11. 分析共漏电路的主要功能，如何通过参数设计改善特定功能下的电路性能。

12. 设 MOS 管过驱动电压 $\Delta = V_{GS} - V_{TH}$ 、输出电压为 V_{DS} ，并设该器件的跨导和输出导纳分别为 g_m 、 g_d ，试证明当 $V_{DS} < \Delta/2$ 时， $g_m < g_d$ 。

13. 如图所示的 CG 电路，NMOS 放大管跨导为 g_m 、输出阻抗为 r_n ，负载输出阻抗为 r_p ，且 $r_n = r_p = r$ ，当 MOS 管工作在饱和区时 $g_m r \gg 1$ ，试证明在以上条件下该电路的输入阻抗 $r_{in} \approx 2/g_m$ 。(5 分)

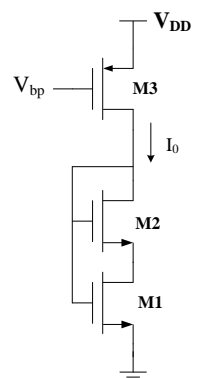


14. 写出 MOS 管小信号交流电流的表达式，根据其表达式，画出 MOS 管低频交流小信号等效电路，并根据等效电路，说明当栅压固定时，从漏看到源端的导纳为 g_d ，而从源看到漏端的导纳为 $g_m + g_d$ ，其中 g_m 、 g_d 分别为 MOS 管的跨导和输出导纳。

15. 画出源端包含电阻串联电阻 R_s 的 CS 单级放大电路，与无 R_s 电阻的 CS 电路相比， R_s 电阻的引入使电路的电压增益值下降，试说明其原因。

16. 对于如图所示的电路，正常工作条件下 M3 偏置在饱和恒流模式下，且偏置电压 V_{bp} 固定不变，提供支路 I_0 静态电流，忽略电路中存在的衬偏效应，试证明：(8 分)

1)、M1 与 M2 构成的等效复合管，其宽长比 $(W/L)_{eff}$ 比 M1 和 M2 中任何一



个的 W/L 都要小；

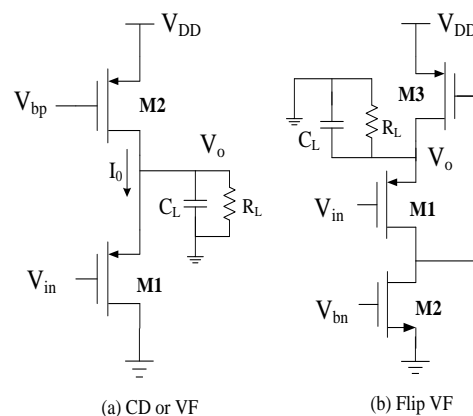
2)、若 $M1$ 管 W/L 固定不变， $M2$ 管 W/L 从小到大变化时， $M1$ 管对应从线性电阻区过渡并进入饱和恒流源区。

17. 下图中(a)为经典 CD 电路，即小信号电压跟随器/或大信号电平移位电路，图(b)为图(a)的改进结构。两种电路的负载、电源电压等工作条件相同，正常条件下各 MOS 管均工作在饱和恒流区。试采用简明方法证明或判断解释以下问题： (12 分)

1)、证明图(b)结构与图(a)功能完全相同，即小信号电压跟随，大信号电平移位。

2)、对于小信号跟随特性以及负载驱动能力，哪种电路更优，说明原因；

3)、对于大信号电平移位时的输入信号共模范围，哪种电路更优，说明原因。



差分电路

1.简要分析 5 管差分对结构中尾电流镜的作用及其对电路性能的影响。

提高共模抑制比；增大共模输入范围；

尾电流对差模信号虚接地；对共模信号相当于在 $M1$ 、 $M2$ 源端加一个大电阻，从而使共模放大倍数减小，以提高电路的共模抑制比。 1 分

输入共模范围变化时，源电位跟随栅共模电平， V_{GS} 恒定，静态点不变，共模范围变宽或扩展。

2.试画出 N 型五管差分对(差分输入、负载电流镜双转单输出)电路结构，其中开启电压值 $V_{TN} < V_{TP}$ ，若电路中所有 MOS 均工作在饱和恒流源区，且电路中所有 MOS 管的过驱动电压均为相同的 Δ ($\Delta > 0$)，且尾电流 MOS 管输出阻抗为 r_1 ，其余 MOS 管输出阻抗相同为 r_2 ，试写出该电路输入信号允许的共模范围以及共模抑制比的关系式。

2.对于多级电压放大器，为何输入级通常采用差分对结构，说明其原因；差分对中的双端转单端输出结构与全差分输出结构相比，两者有何不同？

4、差分输入对中采用尾电流的目的何在？其全差分输出有何特点？若全差分为高阻输出，需要采用何种类型的电路控制其静态工作点？

六、计算题 (14 分)

1、已知一个 NMOS 管组成单管放大器，其增益带宽积 $GBW=100\text{MHz}$ 负载电容 $C_L=3\text{pF}$ ，工艺因子 $K_n'=50\mu\text{A/V}^2$ ，过驱动电压 ($V_{DS(\text{sat})}=V_{GS}-V_{TH}$) 等于 0.2V 。

(1) 求该单管放大器的宽长比 W/L 和静态电流大小。(忽略二级效应) (2 分)

(2) 若低频直流放大倍数 $A_{v0}=30$ ，求放大器的极点 p_1 和输出阻抗 r_{out} ，并说明 r_{out} 通常由几部分组成。(2 分)

3. 对于 NMOS 差分输入的两级电压增益放大电路，已知差分输入级跨导和输出导纳分别为 $g_{m1}=50\mu\text{S}$ 、 $g_{d1}=0.1\mu\text{S}$ ，后级跨导和输出导纳分别为 $g_{m2}=100\mu\text{S}$ 、 $g_{d2}=10\mu\text{S}$ ，第一级输出负载电容 $C_1=1\text{pf}$ ，电路输出负载 $C_L=2\text{pf}$ 。求：

1) 低频直流增益 A_{v0}

2) 未采用任何补偿条件下的单位增益负反馈系统是否稳定？为什么？

3) 为使单位闭环负反馈具有 60° 的相位裕度，补偿电容和补偿电阻如何选择？

4. 差分对结构参数的失配或非对称性，导致产生输出失调电压，输出失调等效到运放的输入端，定义为差分对的输入失调电压。试证明在强反型条件下差分对工艺随机失调电压的关系式 (恒定尾电流偏置)，并说明减小失调的最主要的措施。 (10 分)

$$V_{OS} = \Delta V_{TH1,2} + \frac{g_{m3}}{g_{m1}} \Delta V_{TH3,4} + \frac{(V_{GS} - V_{TH})_{1,2}}{2} \left\{ \left[\frac{\Delta(W/L)}{(W/L)} \right]_{1,2} + \left[\frac{\Delta(W/L)}{(W/L)} \right]_{3,4} \right\}$$

2、如图 4.1 所示的差分对电路，令 $\Delta V_{in} = V_{in1} - V_{in2}$ ， $\Delta V_{out} = V_{out1} - V_{out2}$ 。(1) 试写出当 ΔV_{in} 超过多少时，所有的 I_{SS} 电流就流经一个晶体管，而另一个晶体管截止。(2) 画出差动对电路输出 ΔV_{out} 随输入 ΔV_{in} 变化的特性曲线，并说明晶体管宽度 W 和尾电流源 I_{SS} 变化时，对该特性曲线有何影响。

1、采用图解法进行分析，其中 V_{GS} 为栅源电压，CS 为共源放大器。(1) 画出 NMOS 管输出特性曲线，并说明 NMOS 管的本质是什么？(2) 作图说明 V_{GS} 为固定值和 V_{GS} 变化时，NMOS 管分别对应哪两种典型应用？(3) 画出采用 PMOS CS 放大器采用 NMOS 恒流源负载的特性曲线，说明高增益 CS 放大器采用 MOS 恒流源负载的主要原因。

式中下标 1,2 指差分对管, 3,4 指负载管, ΔV_{TH} 为差分对管或负载对管开启电压的绝对偏差, $\Delta(W/L)/(W/L)$ 为差分对管或负载管 W/L 的相对偏差, $(V_{GS}-V_{TH})_{1,2}$ 为差分对管的过驱动电压,

2、已知某 $0.5\mu\text{m}$ CMOS 工艺中的工艺因子 $k_n'=100\mu\text{A}/\text{V}^2$ 、单位沟长下的厄利电压为 $V_{an}=10\text{V}/\mu\text{m}$, 对于 N 型 CD 电压跟随器 (采用有源负载), 电路静态电流为 $10\mu\text{A}$, 电路在静态及动态条件下均保持在饱和恒流的工作模式, 忽略衬偏效应, 求:

- 1)、若放大管和负载管的过驱动电压均为 $\Delta=0.2\text{V}$, 两管的 W/L 为多少; (3 分)
- 2)、若电路在空载或容性负载驱动下, 达到 0.99 以上的跟随效果, 两管的沟道长度应为多少 (取相同沟长); (3 分)
- 3)、若以上工作条件和参数设置保持不变, 要求电路保持 0.90 以上的跟随特性, 则 g_{m1} 、 g_{m3} 分别为差分对管和负载管的跨导。

开闭环频率补偿

1. 什么是 miller 电容, 请画出对应的电路结构, 并说明 Miller 电容的作用, 以及在 Miller 电容中引入串联电阻的原因。

什么是 Miller 电容, 说明两级 CS 放大器中 Miller 电容补偿的基本原理

2、什么是 Miller 电容, Miller 电容在两级放大电路中有何作用, 该作用有效的前提是什么? 请说明原因。

3、阐述 CMOS 放大电路中, 极点和零点产生的机制有哪几种? 差分对负载电流镜产生的零-极偶对中, 零点频率是极点频率的几倍?

1. ①模拟电路中零极点形成的机制; ②模拟电路系统稳定性产生的根源及具体解决办法。

1. 为什么不采用电阻或电容的方法将主极点提前?

答: (1) 提高电阻虽然能将主极点提前, 但是同时低频增益提高, 不能达到使增益交点提前的作用;

(2) 并联电容补偿的效果很差, 并联电容面积大且只能降低主极点, 次极点无法扩展。

2.

对于 NMOS 差分输入的两级电压增益放大电路, 已知差分输入级跨导和输出导纳分别为 $g_{m1}=50\mu\text{S}$ 、 $g_{d11}=0.5\mu\text{S}$, 后级跨导和输出导纳分别为 $g_{m2}=200\mu\text{S}$ 、 $g_{d12}=5\mu\text{S}$, 第一级输出负载电容 $C_{L1}=1\text{pF}$, 电路输出负载 $C_L=4\text{pF}$ 。求, 100 1000

- 1)、低频直流增益 A_{V0} : (2 分)
- 2)、未采用任何补偿条件下的单位负反馈闭环系统是否稳定? 为什么 (3 分)
- 3)、采用 R_M 与 C_M 串联的补偿电路结构使系统稳定, 为消除 C_M 引起的 RHP 零点, 则 R_M 取值应为多少? (4 分)
- 4)、在以上条件下, 忽略 C_M 对输出电容的影响, 则为获得 $PM=60^\circ$ 的相位裕度, 求补偿电容 C_M 的值以及单位增益带宽 GBW ? (4 分)
- 5)、保持 C_M 及电路工作条件不变, 如需适当提高相位裕度 PM , 电阻 R_M 应作如何变化? (3 分)

2、对于两级增益构成的两极点开环系统, 定义 UGB 为运放的单位增益带宽, 增益带宽积 $GBW=A_{V0}\times p_{-3dB}$, A_{V0} 为低频直流增益, p_{-3dB} 为开环放大器 -3dB 带宽, 次级 $p_2 \gg p_{-3dB}$, PM 为相位裕度, E 为阻尼因子, 试证明: (1) $UGB < GBW$; (2) $p_2 \gg GBW$,

则 $UGB \approx GBW$; (3) 若 $p_2 = (3)^{1/2}GBW$, 则 $PM \approx 60^\circ$; (4) 若 $p_2 = 2GBW$, 则 $E \approx 0.707$ 。

2. 设正弦信号发生器产生的信号峰-峰值最低为 10mV , 运放增益设计值为 60dB , 电源电压为 3.3V , 若电路失调电压可忽略, 问采用何种方法能够测出该电路的电压增益。

3. 设 CS 单级增益电路中放大管的跨导为 g_m , 放大管栅电容为 C_{GS} , 电路负载电容为 C_L , 且 $C_L \gg C_{GS}$; 电路的单位增益带宽 GBW 为开环电压增益为 0dB 时对应的频率, 器件的特征频率 ω_T 为器件交流小信号电流增益为 0dB 时对应的频率, 证明:

1)、 $GBW=g_m/C_L$; 2)、 $\omega_T=g_m/C_{GS}$;

4. 对于两极点开环增益电路系统, 设电路总的低频增益 $A_{V0} \gg 1$, p_1 为低频主极点、 p_2 为高频次极点, 电路的单位增益带宽为 GBW , 试计算分析: (15 分)

1)、若极点频率 $p_2=A_{V0}p_1$, 求 $GBW/(A_{V0}p_1)=?$ 相位裕度 $PM=?$ 3 分

2)、若继续增加 p_2 极点且其余参数不变, 问 GBW 和 PM 将如何变化; 2 分

3)、若 $p_2 \geq 10A_{V0}p_1$, 求以上两级开环增益构成的单位负反馈闭环系统的低频增益与 -3dB 带宽; 2 分

4)、利用开环与闭环相关极点频率的关系, 说明估算开环电路 GBW 的方法。 4 分

5)、若以上两级开环增益采用 Miller 电容补偿实现 $PM=60^\circ$, 试分析补偿电容 C_m 选取的方法 (提示: 应考虑补偿电阻 R_m 的影响)

5. 设 $A_{vf}(s) = \frac{A_{vf0}}{1 + (2\zeta_{CL}/\omega_{0_CL})s + s^2/\omega_{0_CL}}$ 为某差分开环高增益放大器通过单位闭环负反馈得

到的闭环传递函数，且闭环稳定。设低频开环增益 A_{v0} 足够大可使闭环低频增益 $A_{vf0} \rightarrow 1$ ，单极点近似下的 0dB 带宽 $GBW_0 = A_{v0}p_1$ ， p_1 为开环主极点频率， p_2 为开环次极点。试证明：
(10 分)

1)、开环极点为相互分离的 LHP 实数极点，且 $p_1 \approx \frac{\omega_{0_CL}}{2A_{v0}\zeta_{CL}}$ ； $p_2 \approx 2\zeta_{CL}\omega_{0_CL}$ ；

2)、若开环实际 0dB 带宽 GBW 采用单极点近似，则相位裕度 $PM \approx \arctg(4\zeta_{CL})$

6. 设 CS-CG-1 放大器采用 Cascode 恒流源负载，CS-CG-2 放大器采用单管恒流源负载，两种放大器均未采用频率补偿结构，电路中的 N、P MOS 管均偏置在饱和恒流源区，各 MOS 管的跨导均为 g_m 、输出阻抗均为 r_d ，且 $g_m r_d \gg 10$ ，负载电容为 C_L ，CS-CG 内部结点到地的寄生电容为 C_{1A} 、Cascode 负载内部结点到地的寄生电容为 C_{1B} 。

1、画出 CS-CG-1 和 CS-CG-2 放大器晶体管级电路结构(任选其中的一种放大器，要求画出其实际的偏置结构)；

2、CS-CG-1 电路中，寄生电容 C_{1A} 和 C_{1B} 处的结点是否会形成电路的开环极点，请说明理由，并说明该电路中的极点数量(理想信号源，输入极点为无穷大而不考虑)。

3、两种电路的 C_L 和 C_{1A} 分别相同，试分析哪种电路更趋近于单极点系统性质？控制哪种参数可使电路满足单极点近似，并求出在此近似条件下两电路的 0dB 带宽(GBW)。

4、根据以上单极点近似的分析结果，画出在此状态下两种电路增益幅频特性示意图(合在一个图上)，图中需标出两个电路主次极点和 GBW 的相对位置关系。

7. 高增益运放为何通常构成闭环负反馈应用，闭环应用相对开环带来哪些改变？为避免闭环应用出现问题性，通常采用频率补偿保证一定的相位裕度，问通常要求的相位裕度是多少，并说明其中的原因。

8. 已知某差分放大器开环传递函数 $A(s) = \frac{A_0}{(1 + s/p_1)(1 + s/p_2)}$ ，其中 A_{v0} 为开环运放的低频

增益， p_1 为 LHP 主极点频率、 p_2 为 LHP 次极点频率，经 Miller 电容补偿后开环运放构成的单位负反馈闭环系统稳定。闭环负反馈系数 $F \leq 1$ 。
(12 分)

1)、证明闭环阻尼因子 $\zeta_{CL} \approx \frac{1}{2} \sqrt{\frac{p_2}{(1+F \times A_{v0})p_1}}$ ，以此说明开、闭环阻尼因子大小的相对关

系；

4 分

2)、在相位裕度 $PM=60^\circ$ 的条件下，试证明闭环极点为一对共轭复极点；若闭环极点仍为两个分离的实数极点，则开环次极点 p_2 应满足什么条件？

4 分

3)、证明开环放大器采用单极点近似的 0dB 带宽总是比实际的 0dB 带宽大。 4 分

$$A(s) = \frac{A_{v0}}{(1+s/p_1)(1+s/p_2)}, \text{ 其中 } A_{v0} \text{ 为}$$

2、已知某两极点放大器开环传递函数为

开环运放的低频增益， p_1 为低频主极点， p_2 为高频次级点，电路的增益带宽积为 GBW，

试计算分析：

- (1) 若极点频率 $p_2 = A_{v0}p_1$ ，求 $GBW/(A_{v0}p_1)$ 等于多少，相位裕度等于多少？(2 分)
- (2) 求开环放大器构成负反馈闭环放大器的传递函数，闭环负反馈系数 $F \leq 1$ ，并说明开、闭环阻尼因子的大小和相对关系；(2 分)
- (3) 若负反馈系数 $F=1$ ，要使闭环极点仍为实数极点，则开环次极点 p_2 应满足什么条件，此时开环放大器的相位裕度至少等于多少？(2 分)
- (4) 根据开环与闭环相关极点的关系，说明如何估算开环电路 GBW 的方法。(2 分)
- (5) 两级开环增益采用 Miller 电容补偿会引入 RHP 零点 z_1 ，为了消除或移动零点 z_1 ，可以增加一个与补偿电容 C_m 串联的电阻 R_m ，求此时零点的频率，并分析引入电阻 R_m 如何改善零点 z_1 的频率。(2 分)

偏置带隙基准

1. 请画出一种自偏置电路结构，并说明输出电流与电源电压近似无关的原因。
2. 两路自偏置电路中的电阻起何作用，产生的偏置电流有何特点
3. 简要说明 $\Delta V/R$ 型两路自偏置结构产生的偏置电流与直流电源电压 V_{DD} 近似无关的原因，当电源电压存在小信号扰动时，为何电流的变化很小？
4. 偏置电路产生的静态电流通常受 PVT(工艺、电源电压、温度)变化或漂移的影响，在这三种影响因素中，哪种因素的影响最难以克服，请说明原因。
5. 请设计一种电压模带隙基准电路结构，并根据输出电压的温度补偿原理，试推导补偿系数的大小及控制方式，并说明输出基准电压的近似值。

1、画一种 $\Delta V/R$ 型的自偏置电路结构，并将该电路应用于电压模带隙基准电路，说明如何控制电路相关参数能够得到基准电压输出，并求近似的基准输出电压值。

- 6.
7. 分别画出 $\Delta V_{GS}/R$ 和 V_{GS}/R 型两种基本的自偏置电路结构，分析自偏置电路的基本工作原理，对比分析两种电路的主要特点。
8. 设计的一种 $V_{ref}=1.20V$ 电压模带隙基准电路，输出支路包含一个寄生 PNP 管构成的二极管、电阻、PMOS 电流镜等三类元件，输出支路静态电流为 $4\mu A$ ，二极管导通电压为 $0.60V$ 。现采用内阻为 $10M\Omega$ 的万用表对输出基准测量后得到 $V_{ref,test}$ ，假设工艺没有偏差，输出结果的误差仅由测试引起，问：
 - 1)、基准的测试值 $V_{ref,test}$ 与设计值 V_{ref} 相比，是变大还是减小，为什么？ 3 分
 - 2)、若基准测试与设计结果之间的误差绝对值达到 $35mV$ ，试估算基准输出支路中电阻的

大小；若输出结构和测试仪器不变，问如改变输出支路中元件的参数，能够降低测量带来的误差？
5 分

3)、若 PMOS 恒流管厄利电压 $V_A=20V$ ，若直流电源上叠加一 $\Delta V_{DD}=0.5V$ 的高频扰动信号，在原有设计下该电源扰动传递到基准输出产生的基准扰动 $\Delta V_{ref}=?$ 3 分

4)、对基准输出支路结构参数如何改进，可有效抑制电源噪声对基准输出的影响，分析其中的原因。
3 分

5)、对基准输出支路结构如何改进可大幅降低电源噪声的影响，同时在输出级增加何种类型的电路可有效消除测量误差的影响，请画出基准输出支路以及在输出级增加的电路（要求到晶体管级）。

9. 采用运放控制的电压模带隙电压基准电路设计，电路采用 CMOS 工艺实现，电源电压典型值为 3.3V；
(16 分)

1、给出完整的带隙基准电路结构设计，图中标出关键参数的相对比例关系，同时正确标注差分运放的输入极性，分析运放电路在基准电路中的作用；
5 分

2、对于电路中采用的差分运放，差分输入级采用 N 差分对还是 P 差分对，给出完整的差分运放内部电路结构，并说明选择这种结构的原因；
5 分

如果运放存在失调，试分析运放失调对基准温度特性的影响，在所设计的基准电路中，如何抑制运放失调对基准温度特性的影响？

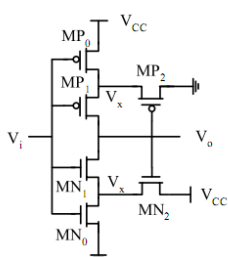
9 对于电压模带隙基准，若输出支路中串联两个 PN 结，则基准电压近似为 2.5V

四、对于一个两级带负载电容的 Miller 补偿放大器，第一级低频增益为 100，第二级低频增益为 30.经过频率补偿后第一级的极点频率为 1kHz，第二级极点频率为 6MHz。Miller 补偿产生的零点位于高频端并可忽略，且负载电容远大于补偿电容。试计算：

(1)、该放大器的 0dB 带宽 U_{GB} 和相位裕度 PM 近似为多少？

(2)、若仅有补偿电容变为原来的 2 倍， U_{GB} 和 PM 变为多少？

比较器反相器振荡器



1 请画出六管 CMOS 迟滞触发器电路结构及对应的迟滞特性曲线
无 $MN2/MP2$ ，普通 CMOS 倒相器；
 $MN2$ 与 $MN0$ 分压，调节 V_x 电位；
 $MP0$ 与 $MP2$ 分压，调节 V_y 电位；

2. 画出 6 管 CMOS 迟滞比较器的电路结构、输入-输出传输特性，结合所设计的电路说明各个 MOS 管的主要作用。（5 分）

2、画出同相迟滞比较器的传输特性曲线，并给出采用外部反馈控制方式实现迟滞比较器的一种电路结构，说明对稳定迟滞窗口 NM 的有效控制方式。

2、若 $V_{TN}=|V_{TP}|=V_{DD}/4$, $\mu_n=2.5\mu_p$, 对于 CMOS 导相位器, 如采用 $k_n=k_p$ 的对称设计, 证明其转折电平 $V_i^*=V_{DD}/2$; 若使转折电平降低到 $V_i^*=V_{DD}/3$, 求 NMOS 与 PMOS 两管 W/L 的比例关系。

2. CMOS 倒相器可用于比较器，其转折电平 V_{in}^* 由两 MOS 管 W/L 关系决定，设 NMOS、PMOS 管的开启电压值分别为 V_{TN} 、 V_{TP} ，电源电压为 V_{DD} ，试证明：

$$V_{in,min}^* > V_{TN}; \quad V_{in,max}^* < V_{DD} - V_{TP} \quad (8 \text{ 分})$$

1、采用时域或频域分析方法，证明奇数级环振的最小延迟单元级数为 3 级，并且随着奇数级环振延迟单元级数的增加（延迟单元相同），振荡频率下降。

证明： 对于环振结构，每一个倒相器的移位最多为 90 度。对于奇数的环振，总的相位移为 $(2k+1)\pi$ 是才能够震荡。所以最小的延迟单元数为 3 级。

若每个相移角度相等，每一级的相移角为 $180/k$ 度，所以随着奇数级环振延迟单元级数的增加，振荡频率下降。

4、采用反相器构成的奇数级环形振荡器，从频域和时域角度解释，环振频率随延迟单元级数增加而下降的原因。