

# 东南大学 考试卷 (A 卷)

课程名称 模拟集成电路设计 考试学期 16-17-1 满分 120 分  
 适用专业 集成电路工程 考试形式 闭卷 考试时间长度 120 分钟

## 一、填空题(每个填空 0.5 分, 总计 14 分)

1. 电路结构包含 有源器件 与 无源器件, 模拟 CMOS 电路中常用的无源元器件主要有 电阻、电容、电感, 其中三端口有源器件可视为 受控源, 在模拟电路中既可起 放大 作用, 也可起 缓冲 作用, 互连除了引入信号正常的传输通道外, 还可引入反馈通路, 其中器件内部的负反馈可改变器件的性能属性, 如饱和恒流区的 MOS 管 GD 短路后, 器件特性由 非线性 性质变为 线性 性质。

2. 信号源可分为电压信号源与电流信号源, 理想电压信号源要求 内阻为零, 电压源与电流源两者可以相互转换, 其中的 理想电压源 不变, 且电压信号和电流信号之间满足 功率守恒 约束关系; 一个接近理想的电流源, 一定是一个 高内阻 的电压源。

3. MOS 管共有 G, D, S, Sub 四个端口, 不考虑 Sub 衬底端口的作用, 则 栅极 不能做输出端, 源极 不能做输入端, 三个端口 S, G, D 均可分别做 输入 端, 所形成的三种单级放大器, 其中 共源极 起 电压放大 作用; 共栅极 起 电压跟随 作用, 共漏极 起 电压跟随 作用。Push-Pull 推挽放大器是将普通单管放大器的异型有源负载管也变为放大管, 并且驱动两管的小信号极性要求 相反。

4. 运放完整范围内的瞬态响应速度由大信号和小信号特性共同决定, 其中大信号特性由 摆率 决定, 而小信号特性则与 增益带宽积 和 建立时间 有关。

## 二、判断题 (每个判断 1 分, 总计 12 分)

以下每题中, 分别给出 4 种不同的陈述, 请对给出的各种陈述进行判别, 你认为对或正确的请打√; 你认为错的或不够严谨的请打×, 若无特殊说明, MOS 管均工作在饱和恒流区。

1. 根据受控源的性质, 开环放大器有四种放大类型, 同时负反馈也有四种反馈类型, 判断:

- A、任何一种类型的开环结构, 均可以用于四种不同类型的负反馈结构中;
- B、任何一种类型的负反馈, 均可用于四种不同类型开环结构中;
- C、四种类型开环与四种类型闭环共同作用可构成 16 种类型的闭环放大器;

- D、只要开环增益足够大，任意闭环系统低频下的负反馈闭环增益与其开环增益值近似无关，均为由反馈系数决定的无量纲增益值。 ( )
- 2、关于元器件的阻抗或电抗(输入/输出)特性，DC 指直流，AC 指交流，请判断：
- A、非线性元器件的 DC 阻抗不能用于 AC 分析，AC 阻抗也不能用于 DC 分析： ( )
- B、同一非线性元件的 DC 与 AC 阻抗值不同，AC 阻抗值都大于 DC 阻抗值： ( )
- C、电容在低频下开路，高频下近似短路，即电容电抗随频率变化，因此即使电容值固定，该电容也属于非线性元件： ( )
- D、薄膜电阻两端分别看进去的交流阻抗相同，而恒流偏置下的 MOS 管源漏两端(栅端固定)分别看进去的交流阻抗不同(看进去端口所对应的另一端接地)。 ( )
- 3、关于单端输入单级放大器和差分输入单级放大器(DP)，请判断：
- A、单端输入放大器的共模抑制比与共模范围均小于对应的差分放大器： ( )
- B、N 或 P 型差分对的共模范围均为  $0 \sim V_{DD}$ (电源电压)： ( )
- C、通常，DP 差分对管静态电流是尾电流的  $1/2$ ，差分对管的过驱动电压也是差分对最大差模输入动态范围的  $1/2$ ： ( )
- D、DP 全差分输出的差分对共模抑制比是其单端输出共模抑制比的 2 倍。 ( )

### 三、简述题(每小题 5 分，总计 20 分)

- 1、在模拟电路中，MOS 管能够作为线性放大元件的主要依据是什么？
- 2、什么是 Miller 电容，Miller 电容在两级放大电路中可起频率补偿作用，说明 Miller 电容补偿的基本原理和特点，同时请说明该作用有效的前提是什么？

3、阐述迟滞比较器的原理和优点，并说明迟滞比较器在电路中有何应用？

4、采用 CMOS 反相器构成的奇数级环形振荡器，可振荡的最小级数是几级？为什么？并请从时域角度解释环振频率随延迟单元级数增加而下降的原因。

#### 四、作图分析题(每小题 6 分，总计 12 分)

1、采用图解法回答以下各问题，其中  $V_{GS}$  为栅源电压，CS 为共源放大器。

(1) 画出 NMOS 管输出特性曲线，并标出线性区和饱和区的临界曲线及其特性方程？(2 分)

(2) 利用上图说明  $V_{GS}$  为固定值或变化时，NMOS 管分别对应于哪两种用法？(2 分)

(3) 画出采用 NMOS CS 放大器采用 PMOS 恒流源负载的特性曲线，说明高增益 CS 放大器采用 MOS 恒流源负载的主要原因。(2 分)



- 2、图 4.1 所示为完全对称的差分对电路，尾电流源由 NMOS 恒流源提供，并令差分输入  $\Delta V_{in} = V_{in1} - V_{in2}$ ，差分输出  $\Delta V_{out} = V_{out1} - V_{out2}$ 。
- (1) 试写出该差分对的最大动态范围  $V_{id,max}$  的近似表达式（其中一管电流刚好截止为 0，采用强反型电流模型并忽略沟道调制效应）；(2 分)
- (2) 画出差动对电路输出  $\Delta V_{out}$  随输入  $\Delta V_{in}$  变化的特性曲线，并说明晶体管宽度  $W$  和尾电流源  $I_{SS}$  变化时，对该特性曲线有何影响；(2 分)
- (3) 为了使电路正常工作，请写出该电路输入共模范围(NMOS 阈值电压为  $V_{TH}$ )。(2 分)

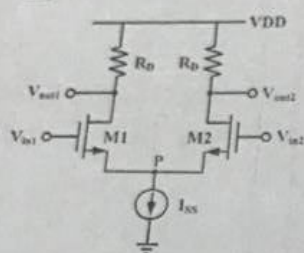


图 4.1 差分对电路

### 五、证明题(每小题 8 分，总计 16 分)

- 1、画出  $\Delta V/R$  单调型两路自偏置电路结构，证明其偏置电流与电源电压  $V_{DD}$  近似无关，同时说明该电路在 0 点附近可以启动，在静态  $Q$  点附近动态稳定。

2、图 5.1 所示为共源共栅电流镜，M1-M4 为宽长比均相同的四个 MOS 管，不考虑体效应。

- (1) 试证明 Y、Z 两点的电位相等，并说明该电流镜的优缺点：(3 分)
- (2) 试证明从 X 端看进去的阻抗为  $r_x = g_{m2}r_{o2}r_{o4} + r_{o2} + r_{o4}$  ( $g_m$ 、 $r_o$  为 MOS 管跨导和输出阻抗)：(3 分)
- (3) 说明该电流镜在电路中的作用：(2 分)

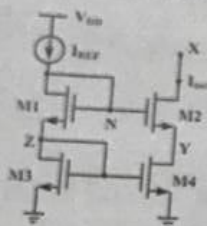


图 5.1 共源共栅电流镜

## 六、计算题(总计 14 分)

1、已知由一个 NMOS 放大管与 PMOS 有源负载管组成的单级 CS 放大器，其电源电压 3.3V，其静态电流  $I_{static} = 10\mu A$ ，负载电容  $C_L = 2pF$ ，MOS 管工艺因子为  $k'_n = 100\mu A/V^2$ ， $k'_p = 50\mu A/V^2$ ，两管的过驱动电压( $\Delta = V_{GS} - V_{TH}$ )均设置为 0.2V，N、P 管的单位长沟道厄利电压  $V_{A0}$  相同，均为 16V/ $\mu m$ 。

- (1) 求 NMOS 和 PMOS 两管的宽长比 W/L 和跨导：(2 分)
- (2) 若两管的沟道长度相同，且低频直流放大倍数  $A_{v0} = 80$ ，求 L 大小：(2 分)
- (3) 计算该 CS 放大器的增益带宽积 GBW。(2 分)

三、

1. 模以中器, 为什么所有放大器线性放大区段的增益带宽积相同?

①  $G_m \gg g_d$ .

中大入并 反馈: 有原共并  
号三

“三”若并, 可输入, 互余, 不在 1.1.1.1

2. 已知某两级点放大器开环传递函数为  $A_v(s) = \frac{A_{v0}}{(1+s/p_1)(1+s/p_2)}$ , 其中  $A_{v0}$  为

开环运放的低频增益,  $p_1$  为低频主极点,  $p_2$  为高频次级点, 电路的增益带宽积  $GBW = A_{v0}p_1$ , 放大器的 0dB 带宽为 UGB, 试计算分析:

(1) 若极点频率  $p_2 = GBW$ , 求  $UGB/p_2$  等于多少? (2 分)

(2) 将开环放大器构成负反馈闭环放大器, 闭环负反馈系数  $F \leq 1$ , 求开、闭环阻尼因子的大小及比值关系; (2 分)

(3) 若负反馈系数  $F=1$ , 要使闭环极点仍为实数极点, 则开环次极点  $p_2$  应满足什么条件, 此时放大器的相位裕度是否超过  $60^\circ$ ? (2 分)

(4) 根据开环与闭环相关极点的关系, 说明估算开环电路 GBW 的方法。 (2 分)



七、电路结构设计题(12分)

本题针对基准电路的设计与改进，请回答以下问题：

- (1) 说明基准电压实现与 PVT(工艺、电压、温度)无关的基本方法；(3分)
- (2) 画出采用运放控制的电压模带隙基准电路结构，图中需标出关键参数的相对关系和运放的输入极性，并分析运放输入失调对基准温度特性的影响及其抑制的方法；(3分)
- (3) 如果要提高(2)中电压模带隙基准电路的驱动能力，可以增加电压缓冲的方法，除此以外，请给出通过改进内核基准提高负载驱动与输出多个基准电压值的电路结构；(3分)
- (4) 电压模基准和电流模基准输出支路有何不同？在输出基准电压相同、输出支路电流镜及其偏置电流相同情况下，电压模和电流模输出支路抑制电源噪声的能力有何差异，请分析原因。(3分)

均为  $0 \sim V_{DD}$  (电

尾电流的  $1/2$ ,

的  $1/2$ ;

比是其单端输出

放大元件的主

中可起频率

前提是什么

## 二、判断题 (每个判断 1 分, 总计 12 分)

1.  $\checkmark$   $\checkmark$   $\checkmark$   $\times$
2.  $\checkmark$   $\times$   $\times$   $\checkmark$
3.  $\times$   $\times$   $\times$   $\times$

## 三、简答题 (每小题 5 分, 总计 20 分)

1. 答: (容易)

MOS 管作为放大元件的依据是: MOS 管是有源器件 (1 分), 内部含有受控源, 且 MOS 管是三端口器件 (1 分), 而两端口是无法实现放大的。MOS 管的本征增益大于 1 (1 分)。

MOS 管实现线性放大依据是: MOS 作为线性元件是在小信号的条件下的, 即对小信号处理时可看做线性, 其相应的参数由此时的工作点决定。 (2 分)

2. 答: (容易)

跨接在放大器输入和输出端的电容称为 Miller 电容: (1 分)

Miller 电容使两级间的极点向原点移动, 输出极点向离开原点的方向移动, 从而增大相位裕度, 提高系统稳定性: (2 分)

该作用有效的前提是输出负载电容不能过大。过大一方面会使输出级放大器的电压增益下降, 有效增益相当小, 不能采用低频增益来计算 Miller 效应。另一方面使得输出极点变为主极点。 (2 分)

3. 答: (容易)

迟滞比较器利用状态转折点分析, 输入信号正向扫描下的转折点位置  $V_{ref+}$  增大, 输入信号反向扫描下的转折点位置  $V_{ref-}$  减小, 即  $V_{ref+} > V_{ref-}$ ; (2 分)  $V_{ref+}$  和  $V_{ref-}$  两者之间的差为噪声容限: (1 分) 可以克服普通比较器输入信号在转折点  $V_{ref}$  附近因噪声变化导致的输出频繁变化, 降低噪声的影响。 (1 分)

应用: 波形变换、脉冲整形、脉冲鉴幅等。 (1 分)

4. 答: (中等)

3 级: (1 分)

若奇数级环振级数为 1 级, 则相当于把一个反相器首位相连, 不能形成正反馈。而当奇数级环振级数为 3 时, 除了延迟单元产生的  $-180^\circ$  相移外, 可以利用 3 个 RC 网络产生  $-180^\circ$  相移, 从而形成正反馈, 所以奇数级环振最小级数为 3 级。 (2 分)

时域角度: 每个延迟单元延迟的时间为  $T$ ,  $N$  个延迟单元构成的奇数级环振的振荡器的周期为  $2NT$ , 因此随着延迟单元的级数增加, 奇数级环振的周期变大, 频率下降。 (2 分)

## 四、作图分析题 (每小题 6 分, 总计 12 分)



### 一、填空题(每个填空 0.5 分, 总计 14 分)

1. 元件: 互连; 电阻、电容、电感 (任意两个); 二极管、BJT、MOS 管 (任意两个); 放大器; 信号放大; 信号跟随; 恒流; 恒压。
2. 内阻为 0; 内阻不变; 比值等于内阻; 内阻很大。
3. G; D; 公共; CS; 电压放大; CD; 电压跟随; CG; 电流跟随或电压放大; 相同。
4. 压摆率; 带宽; 相位裕度。

### 二、判断题 (每个判断 1 分, 总计 12 分)

1.  $\checkmark$   $\checkmark$   $\checkmark$   $\times$
2.  $\checkmark$   $\times$   $\times$   $\checkmark$
3.  $\times$   $\times$   $\times$   $\times$

### 三、简答题(每小题 5 分, 总计 20 分)

1. 答: (中等)  
MOS 管作为放大元件的依据是: MOS 管是有源器件 (1 分), 内部含有受控源, 且 MOS 管是三端口器件 (1 分), 而两端口是无法实现放大的。MOS 管的本质增益大于 1 (1 分)。  
MOS 管实现线性放大依据是: MOS 管作为线性元件是在小信号的条件下的, 即对小信号处理时可看做线性, 其相应的参数由此时的工作点决定。 (2 分)

2. 答: (中等)  
跨接在放大器输入和输出端的电容称为 Miller 电容; (1 分)  
Miller 电容使两级间的极点向原点移动, 输出极点向离开原点的方向移动, 从而增大相位裕度, 提高系统稳定性; (2 分)  
该作用有效的前提是输出负载电容不能过大, 过大一方面会使输出级放大器的电压增益下降, 有效增益相当小, 不能采用低频增益来计算 Miller 效应, 另一方面使得输出极点变为主极点。 (2 分)

3. 答: (容易)  
迟滞比较器利用状态转折点分析, 输入信号正向扫描下的转折点位置  $V_{ref}+$  增大, 输入信号反向扫描下的转折点位置  $V_{ref}-$  减小, 即  $V_{ref}+ > V_{ref}-$  (2 分)  $V_{ref}+$  和  $V_{ref}-$  两者之间的差为噪声容限; (1 分) 可以克服普通比较器输入信号在转折点  $V_{ref}$  附近因噪声变化导致的输出频繁变化, 降低噪声的影响。 (1 分)  
应用: 波形变换、脉冲整形、脉冲鉴幅等。 (1 分)

4. 答: (中等)  
3 级; (1 分)  
若奇数级环振级数为 1 级, 则相当于把一个反相器首尾相连, 不能形成正反馈, 而当奇数级环振级数为 3 时, 除了延迟单元产生的  $-180^\circ$  相移外, 可以利用 3 个 RC 网络产生  $-180^\circ$  相移, 从而形成正反馈, 所以奇数级环振最小级数为 3 级。 (2 分)  
时域角度: 每个延迟单元延迟的时间为  $T$ ,  $N$  个延迟单元构成的奇数级环振的振荡器的周期为  $2NT$ , 因此随着延迟单元的级数增加, 奇数级环振的周期变大, 频率下降。 (2 分)

### 四、作图分析题(每小题 6 分, 总计 12 分)

### 1. 答: (容易)

- (1) NMOS 管输出特性曲线如图 1 所示: (1 分)

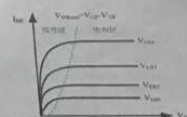


图 1 NMOS 管输出特性曲线

$$\text{线性区: } I_D = \mu_n C_{ox} \frac{W}{L} \left[ (V_{GS} - V_{th}) V_{DS} - \frac{1}{2} V_{DS}^2 \right] \quad (0.5 \text{ 分})$$

$$\text{饱和区: } I_D = \frac{1}{2} \mu_n C_{ox} \frac{W}{L} (V_{GS} - V_{th})^2 \quad (0.5 \text{ 分})$$

- (2)  $V_{GS}$  固定时 MOS 管为恒流源负载 (1 分);  $V_{GS}$  变化时 MOS 为放大器。 (1 分)
- (3) NMOS CS 放大器采用 PMOS 恒流源负载的特性曲线如图 2 所示: (1 分)

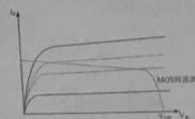


图 2 NMOS CS 放大器采用 PMOS 恒流源负载的特性曲线

高增益放大器通常采用 MOS 恒流源作为负载, 其原因在于: MOS 恒流源的交流高输出阻抗使得电压增益很大, 且静态电流基本不变; 采用线性电阻达到类似的增益则电阻的阻值需要非常大, 会占用很大的芯片面积, 输出电压的上下摆幅会不均匀, 放大管也容易偏离饱和区。 (1 分)

### 2. 答: (中等)

- (1)  $\Delta V_{ds,max}$  等于:

$$\Delta V_{ds,max} = \sqrt{\frac{2I_{SS}}{\mu_n C_{ox} \frac{W}{L}}} \quad (2 \text{ 分})$$

- (2) 特性曲线如图 3 所示:

(3) 除此以外, 请给分  
(3分)  
(4) 电压模基准和电流模基准  
(3分)

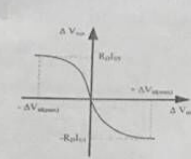


图3 特性曲线

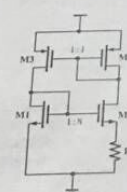
$I_{SS}$  增大或者  $W$  减小, 电路的线性更好, 反之变差。 (2分)

(3)  $\Delta + V_{GS1} \leq V_{CM} \leq \min \left[ V_{GS1} - \frac{1}{2} R_{DS1} I_{SS} + V_{TH}, V_{DD} \right]$ , 其中  $\Delta$  为电流源的过驱动电压 (2分)

### 五、证明题 (每小题 8 分, 总计 16 分)

1. 答: [中等]

电路图如图:



(2分)

证明如下:

$$I_Q = \frac{V_{GS} - V_{GS1}}{R} = \frac{\Delta_1 - \Delta_2}{R} = \frac{1}{R} \left( \sqrt{\frac{2I_1}{K_1}} - \sqrt{\frac{2I_2}{K_2}} \right)$$

$$I_Q = I_1 = I_2 \text{ 且 } K_1/K_2 = N$$

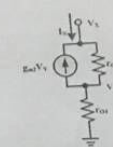
可得:  $I_Q = \frac{2}{K_1 R_2} \left( 1 - \frac{1}{\sqrt{N}} \right)^2$ , 因此电流与  $V_{DD}$  的变化近似无关: (2分)

正反馈回路且环路增益大于 1 可以启动: (2分)  
在电路已经建立平衡条件下, 正反馈环路增益小于 1, 因此可以实现动态稳定。 (2分)

2. 答: [中等]

答:

(1) 因为 MOS 管的宽长比相等, 且  $I_{SS} = I_{DSS}$  所以根据饱和区电流表达式可知:  $V_{GS1} = V_{GS2}$ , 所以有  $V_{GS} = V_{GS1}$  (1分)  
优缺点: 能实现电流的更精确传输, 电路抑制比高 (1分), 缺点是输出摆幅降低 (1分),  
(2) 小信号电路如下所示:



(1分)

$$I_x = \frac{V_x - V_{GS}}{r_{ds}} = g_{m1} V_{GS} \quad V_{GS} = I_x r_{ds}$$

$$r_{ds} = g_{m1} r_{ds} r_{ds} + r_{ds} + r_{ds} \quad (2分)$$

(3) 用于偏置电路, 有源负载, (2分)

### 六、计算题 (总计 14 分)

1. 答: [中等]

(1) NMOS 的宽长比为 5, 跨导为  $100\mu S$ ; (1分)

PMOS 的宽长比为 10, 跨导为  $100\mu S$ ; (1分)

(2)  $L = 1\mu m$ ; (2分)

(3)  $GBW = 50\text{rad/s}$  或  $7.96\text{MHz}$ ; (2分) (单位写错扣一分)

2. 答: [难题]

$$(1) \sqrt{\frac{\sqrt{5}-1}{2}} \text{ 或 } 0.786; \quad (2分)$$

(2)

$$\text{开环阻尼因子为: } \zeta_{OL} = \frac{1}{2} \left( \sqrt{\frac{p_1}{p_2}} + \sqrt{\frac{p_2}{p_1}} \right) \quad (0.5分)$$

$$\text{闭环阻尼因子为: } \zeta_{CL} = \frac{1}{2} \left( 1 + \frac{p_1}{p_2} \right) \sqrt{\frac{p_2}{(1 + F A_{v0}) p_1}} \quad (0.5分)$$

$$\text{两者之间的关系为: } \zeta_{CL} = \frac{1}{\sqrt{1 + F A_{v0}}} \zeta_{OL} \quad (1分)$$

(3)  $p_2 \geq 4GBW$ ; (1分)

超过 (1分)

(4) 开环  $GBW$  与闭环  $3dB$  带宽相等, 因此可测闭环  $3dB$  带宽来估算开环  $GBW$ ; (2分)

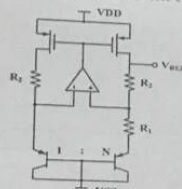
### 七、电路结构设计题 (12 分)

1. 答: (1) NMOS 管输出特性曲线如图 1 所示:

答: (1) 难点:

- (1) 与电源电压无关, 自偏置使静态电流的表达式与  $V_{DD}$  无关, 因此电源电压无关; (1 分)  
与温度无关, 在一定的温度范围内通过正负温度补偿使温度系数近似为零; (1 分)  
与工艺无关, 主要表现在与 CMOS 工艺中最关键的阈值电压  $V_{TH}$  无关, 这样即可克服工艺漂移对输出的影响。 (1 分)

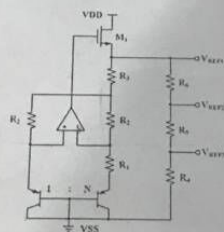
- (2) 运放控制的电压模带隙基准电路结构为: (注意参数关系和运放的极性) (2 分)



由于运放  $V_{OS}$  失调电压温度特性的不确定性,  $V_{OS}$  给基准带来温度系数的严重退化。 (0.5 分)

为了降低失调影响, 一是直接降低运放输入失调电压  $V_{OS}$ , 其次是降低失调电压总的传输系数  $mR_3/R_1$ ,  $m$  为电流镜传输比。 (0.5 分)

- (3) 用改进内核基准提高负载驱动的方法: (3 分)



改进内核基准

- (4) 电压模输出支路通常为 MOS 管与二极管构成, 电流模输出支路通常为 MOS 管与电阻构成。 (1 分)

电压模的电源抑制比 PSRR 优于电流模, 可以从二极管交流电阻小方面分析。 (2 分)