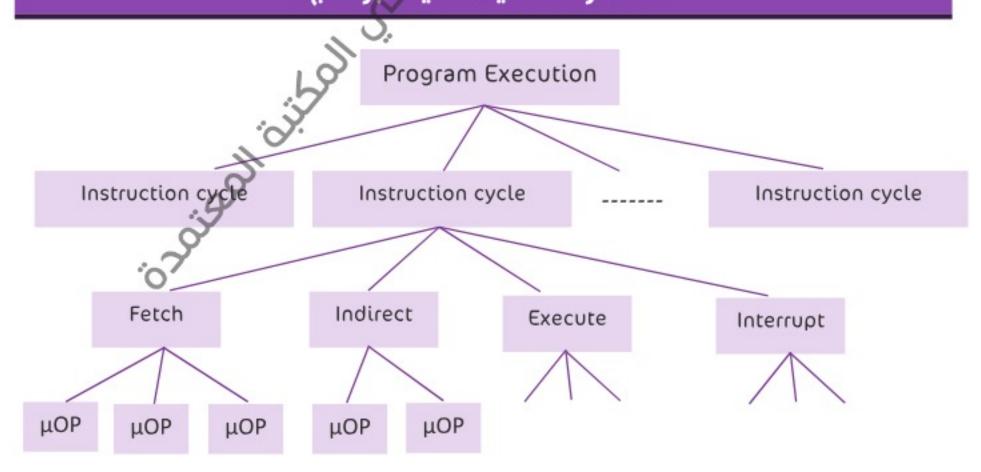


العمليات الصغرية (Micro Operation):

- 1- تنفيذ البرنامج حاسوبياً
- (وكما نعلم أن تنفيذ البرنامج يتم بشكل تسلسلي و ذلك بفضل سجل (program counter) ، إلا إذا واجه تعليمات قفز).
 - 2- حورة تنفيذ التعليمة (Fetch/execute cycle)
 - 3- لكل دورة تعليمة عدد من الخطوات أو المراحل]
 - 4- تقسم كل مرحلة من مراحل التنفيذ إلى مراحل أو حَجُوات تدعى تعليمات صغرية (micro-operation)
 - 5- كل تعليمة صغرية هي مرحلة صغيرة جداً و هي عملية صغرية بسيطة لوحدة المعالجة المركزية.

العناصر الأساسية لتنفيذ البرنامج:





- كما نعلم أن تنفيذ البرنامج يعني تنفيذ التعليمات التي يحتوي عليها، و كل تعليمة تحتاج لعدد دورات من دورات المعالج حسب نوع التعليمة، و إن تنفيذ كل مرحلة ينقسم لعمليات صغرية تحتاج دورة واحدة من دورات المعالج.
 - يكون التنفيذ حسب طريقة العنونة (إما مباشرة أو غير مباشرة).
- يمكن أن تحصل مقاطعة لتسلسل البرنامج (Interrupt) (سنتكلم عنها بالتفصيل في المحاضرة، و لها نوعان (للفهم).

مقاطعة قابلة للتقنيع

عندما ينفذ المعالج تعليمات جداً مهمة في البرنامج خاضعة لقيود زمنية و توجد مقاطعة لهذه التعليمات، فمن | (أمر ما). أجل أن لا ينقطع تنفيذ البرنامج عند ثلك التعليمات (لأنه يوجد زمن محدد يجب أن تنفذ ضمنه) يتم تقنيع المقاطعة (حيث أن لكل أمر مقاطعة ترميز مرتبط باسم روتين المقاطعة موجود في الذاكرة) فتضاف قيم حاصة لهذا الترميز بحيث يفهم المعالج أنه تم تقنيع المقاطعة لينتهي من تنفيذ التعليمات الهامة ثم يعود إليها.

مقاطعة يجب تنفيذها

يتم فرض إيقاف ما ينفذه البرنامج لحين تنفيذ المقاطعة



ك لنشرح الأن مراحل تنفيذ التعليمة:

مرحلة إحضار التعليمة Fetch

تنقسم هذه التعليمة لعدة عمليات صغرية تتعلق بأربع سجلات، و تتم كالآتي: ۗ

يتم وضع التعليمة المراد تنفيذها في السجل pc ூ

نقل عنوان التعليمة إلى السجل Memory Adress Register (MAR) و هذا السجل مُتصل بـ address bus (مما يعني وضع العنوان في هذه القناة) و وظيفة هذا السجل يحدد عنوان التعليمة لقراءتُها من الذاكرة و كتابتها.

إرسال أمر قراءة من الذاكرة (إشارة تحكم) من قبل وحدة التحكم.





تحمل البيانات من الذاكرة إلى Data Bus.

تنسخ البيانات من Data Bus ضمن السجل Memory Buffer Register (MBR) أو Memory Data (Register (MDR) احسب تسمية المرجع ال

هذا السجل: متصل بـ Data Bus و يحمل بيانات آخر قراءة أو بيانات للكتابة في الذاكرة.

تزيد قيمة ρc بمقدار 1 (أو بمقدار طول التعليمة أو عدد البايتات) على التوازي مع جلب البيانات (تعليمة أو معاملاتها) من الذاكرة.

نقل التعليمة إلى السجل (Instruction Register (IR) هذا السجل يحتوي آخر تعليمة محضرة من البرنامج.

يعود السجل MBR فارغا (لأنه تم النقل و ليس النسخ).

نلاحظ أن المراحل الصغرية هي تعليمات نقل بين السُجلات الو موقع من الذاكرة و سجل ما لذلك تسمى بـ Register Transfer Language (RTL) لغة النقل هين السجلات.

Fetch Sequence (symbolic)

تسلسل ترميز التعليمات الصغرية لمرحلة الإحضار

صيغة أولى

- t1: MAR ← (PC)
- t2: MBR ← (memory)
- $PC \leftarrow (PC) +1$
- t3:IR ← (MBR)

OR

t2:MBR (memory)

t3:PG / (PC) +1

t1:MAR ← (PC)

IRQ (MBR)

صيغة ثانية

←: نقل أو نسخ بيانات

دورة الساعة (tx): time unit or clock cycle

الفرق بين الصيغة الأولى و الصيغة الثانية أنه في الأولى تتم عملية زيادة pc في الدورة الثانية مع نسخ الداتا من الذاكرة إلى MBR أما في الصيغة الثانية فتتم عملية زيادة pc في الدورة الثالثة مع نقل البيانات من سجل MBR إلى IR.





Rules for clock cycle grouping:

قواعد ضم أكثر من تعليمة بدورة واحدة:

1. يجب تتبع التسلسل التالي المناسب:

- (pc) → MAR و يتبعه
 - MBR ← (memory) •

2. يجب تجنب التضارب:

- يجب عدم القراءة و الكتابة على نفس السجل في نفس الوقت.
- MBR ← (MBR) → MBR ← (memory) & IR ← (MBR)
 MBR → (MBR)
 محتویات السجل MBR للی IR قبل أن يتم نسخ المعلومات إلیها من الذاكرة.

Pc ← (ρc)+1 .3: تتضمن جمعاً (عملية حسابية)

- تحتاج لاستخدام ALU.
- قد تحتاج لعملیات صغریة إضافیة.

دورة العنونة غير المباشرة Indirect Cycle

MAR ← (IR address)

المعلومة التي يتم نقلها أو نسخها هنا ليست التعليمة بحر ذاتها و إنما

MBR ← (memory)

عنوان يشير إلى مكان وجودها.

IR_{address} ← (MBR address)

و عند وصول العنوان إلى سجل IR نعود لدورة جلب التعليمة و يصبح مثل حالة العنونة المباشرة.

دورة المقاطعة Interrupt Cycle

t1:MBR ← (PC)

وضع pc في MBR

t2:MAR ← save address

يتم وضع عنوان التعليمة التي حدثت عندها المقاطعة في MAR و تم

PC ← routine-address

تخزین routine address في pc.

t3:memory ← (MBR)

ثم نقل محتوى MBR الذي هو ρc القديمة إلى الذاكرة (التي تعتبر هي مكدس للسياق)

و هنا قيمة ρc الجديدة لا نجعلها العنوان التالي و إنما روتين المقاطعة.

على الأقل:

- ربما نحتاج عمليات صغرية إضافية للحصول عبى العناوين.
- حفظ السياق مع أي مقاطعة من قبل روتين تخديم المقاطعة (ليست عملية صغرية).





:دورة التنفيذ Execute Cycle

تختلف من تعليمة لأخرى حسب نوع التعليمة.

مثلاً:

1- ADD:

ADD R1, X

إضافة محتويات الموضع X إلى السجل R1 و توضع النتيجة في R1.

عنوان التعليمة يضعه في MAR (عنوان الـ operand)

قيمة هذا المعامل يضعه في MBR

ثم يضيف محتوى الـ MBR إلى محتوى السجل R1 و يضعه في R1.

t1:MAR $\leftarrow (IR_{address})$

t2:MBR ← (memory)

 $t3:R1 \leftarrow R1 + (MBR)$

لا يوجد تراكب أو توارد في التعليمات الصغرية لأنها أدنى مستوى من التعليمات (أصغر التعليمات لا يمكن تقسيمها لتعليمات أصغر منها).

2- ISZ (Increment and skip if zero) (أضف و اقفز إذا كانت النتيجة صفر)

- t1: MAR \leftarrow (IR address)
- t2: MBR ← (memory)
- t3: MBR ← (MBR) + 1
- t4: memory ← (MBR)
- if (MBR) == 0 then PC \leftarrow (PC) + 1

انتقل للتعليمة التي تليها → نتيجة الإضافة كانت صفر



إذا كان هناك عملية صغرية واحدة فتتم في الزمن t_4 (الدورة الرابعة)

3- BSA (Branch and save address)

BSA X

عنوان التعليمة التي تتبع BSA يتم حفظه في X و تتم متابعة التنفيذ من 1+X.

- t1: MAR \leftarrow (IR _{address})
- $MBR \leftarrow (PC)$
- t2: PC \leftarrow ($IR_{address}$)
- memory ← (MBR)
- t3: PC \leftarrow (PC) + 1





دورة التعليمة Instruction Cycle

تقسم كل مرحلة من مراحل التعليمة لتسلسل من العمليات الصغرية الابتدائية، مثل: (دورة جلب، دورة عنونة غير مباشرة، دورات المقاطعة، دورة التنفيذ).

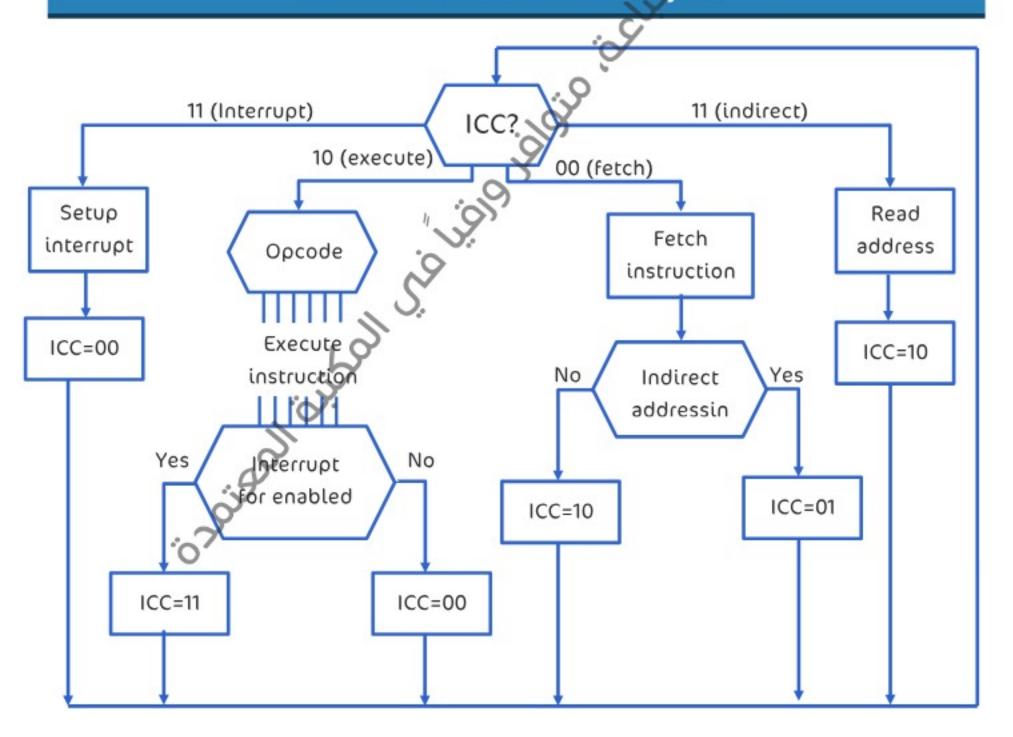
في دورة التنفيذ يوجد تسلسل واحد للعمليات الصغرية لكل op code.

- نحتاج لربط التسلسلات معاً.
 - بفرض هناك سچل جديد.
- يُخصص (Instruction Cycle Code) لجزء من دورة المعالج في:

00: Fetch 01: Indirect 10: Execute 11: Interrupt

أي ترميز للتعليمات الصغرية، سنستخدم ICC، و بما أنه لدينا أربع مراحل سنحتاج لـ 2 بت لترميزها $(2^2 = 4)$

Flow chart for Instruction cycle







يوجد متطلبات وظيفية لتصميم وحدة التحكم (بالطريقة البرمجية):

- ا تعريف عناصر المعالج الأساسية (ALU) − وحدة التحكم cu − السجلات − Buses السجلات
- وصف التعليمات الصغرية للمعالج (و هي عبارة عن تعليمات نقل بين سجلين أو بين السجل و الذاكرة)
 - تحديد وظائف وحدة التحكم الواجب إنجازها (تولد إشارات تحكم)

↗ Basic Elements of processor:

- ALU
- Registers
- Internal data paths
- External data paths
- Control unit

Types of micro-operation

- ا نقل البيانات بين السجلات.
- ا نقل البيانات من السجلات إلى الخارج (الذاكرة وحدات خرج مسرى النظام).
 - نقل البيانات من الخارج (ذاكرة وحدات خرج مسرى النظام) إلى السجلات.
 - ا إنجاز عمليات حسابية و منطقية.

وظائف وحدة التحكم Functions of control unit

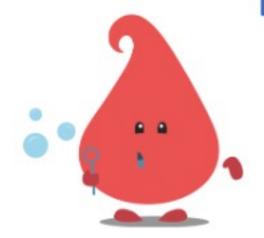
التنفيذ (Execution)

تقوم وحدة التحكم بعملها من خلال إشارات التحكم التي تولدها،

المحافظة على التسلسل (sequencing).

تسبب أناء كل عملية صغرية.

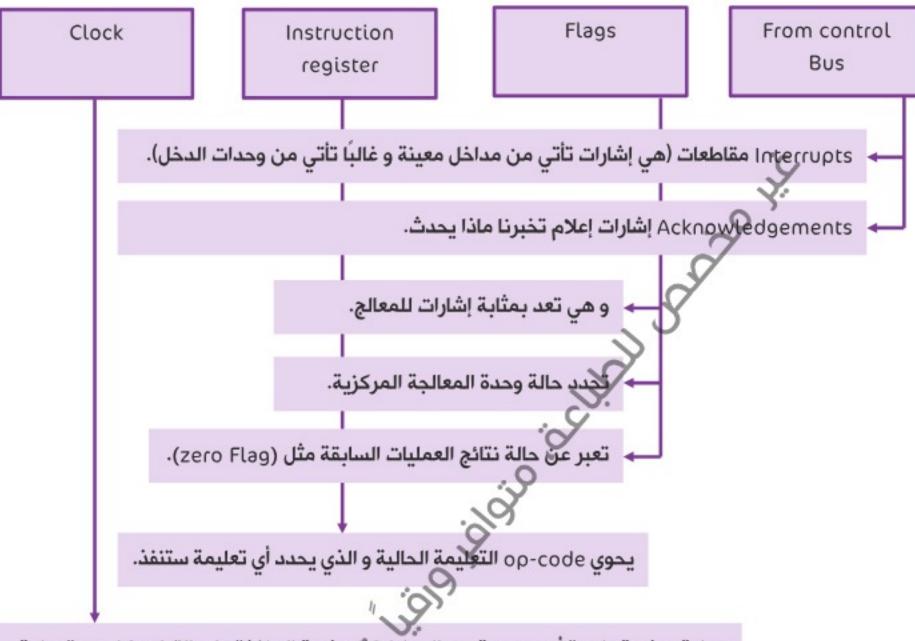
تحرض وحدة المعالجة المركزية لتعمل وفق سلسلة من العمليات الصغرية حيث ترسل إشارات تحكم لها.





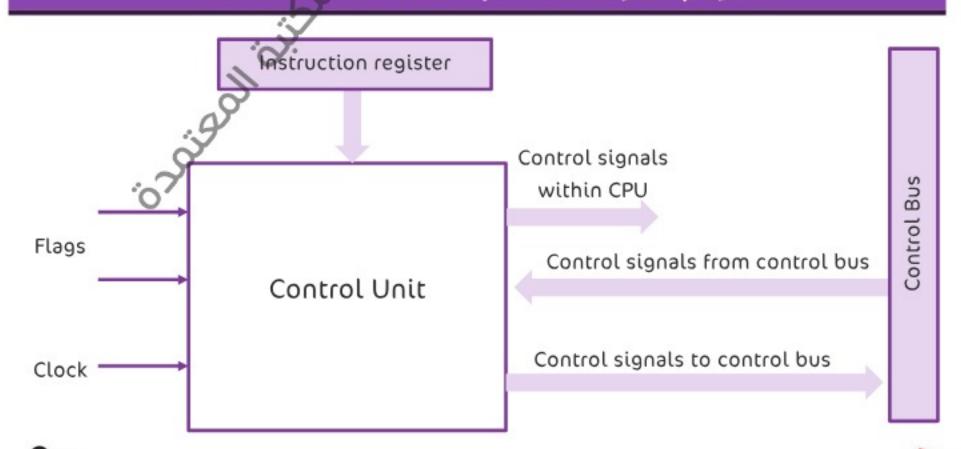


إشارات التحكم-دخل وحدة التحكم Control Signals-Input



عملية صغرية واحدة أو مجموعة من العمليات الصغرية المنفذة على التوازي كل دورة ساعة.

نموذج عن وحدة التحكم Model of Control Unit





خرج وحدة التحكم (إشارات التحكم) Control Signals-output

- 1. (إشارات تحكم ضمن وحدة المعالجة المركزية) within CPU:
 - · تسبب تحريك البيانات.
 - تفعل وظائف خاصة أو محددة.

مثلاً: تنفيذ عملية جمع، طرح، قسمة، عملية منطقية، القراءة و الكتابة من و على السجلات....

2. (عبر ناقل التحكم) via control Bus:

الإشارات التي تنقل عبر القناة التحكم تذهب إلى:

- الذاكرة (تخزين تحميل).
 - مجتزآت الدخل و الخرج

Example of control signal sequence_Fetch:

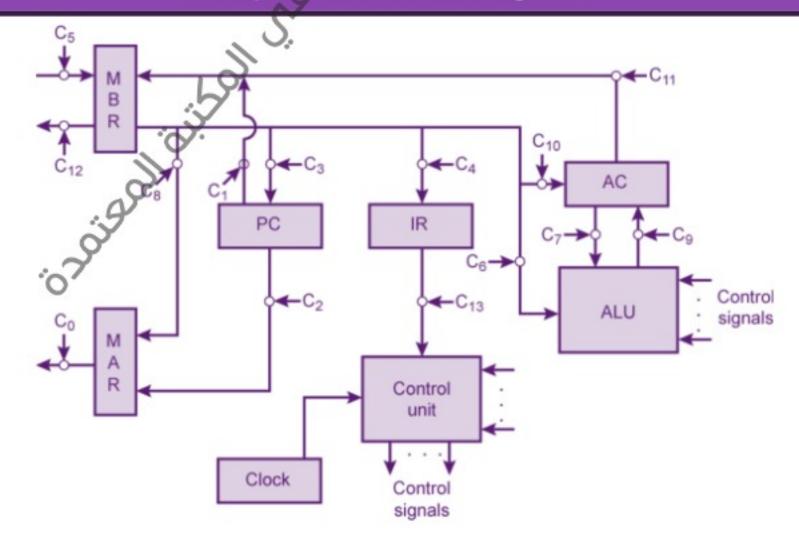
MAR ← (ρc)

- تفعل وحدة التحكم إشارات لفتح بوابات بينن MAR و ρc.

MBR ← (memory)

- فتح بوابة بين address bus و MAR.
- إشارة تحكم لقراءة الذاكرة (حيث أن الذاكرة هي مصفوفة خلايا تخزين).
 - تفتح بوابة بين ناقل البيانات و سجل البيانات.

Data paths and control signals







التنظيم الداخلي لوحدة التحكم Internal Organization

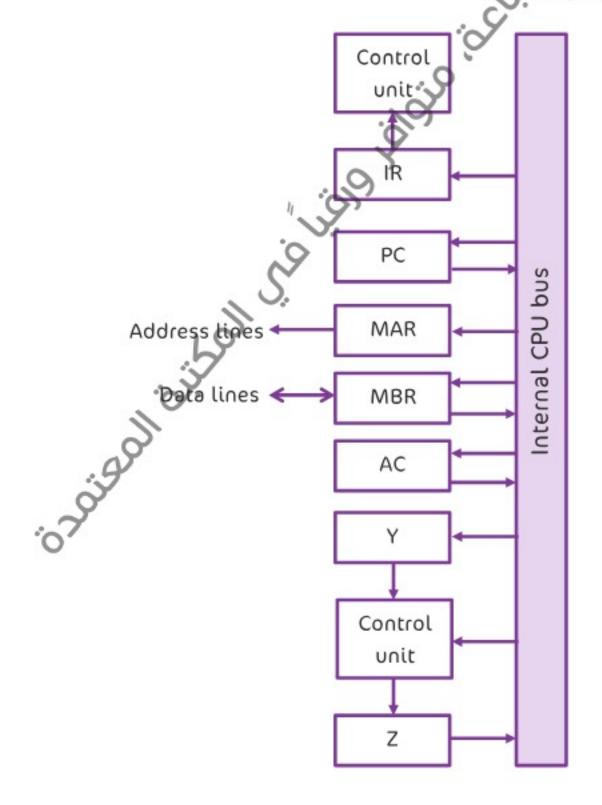
- يوجد غالباً قناة نقل داخلية واحدة.
- البوابات تتحكم بنقل البيانات عبر القناة و خارجها.
- إشارات التحكم تتحكم بنقل البيانات من و إلى قناة الأنظمة الخارجية.
- السجلات المؤقتة تحتاج عمليات مناسبة من وحدة الحساب و المنطق.

و تعتبر السجلات الفؤقتة هي خواكر مؤقتة.

CPU with Internal Bus

الارتباط في الصورة هو ارتباط مركزي.

عند تطوير cρυ و الحواسيب بشكل عام لا يجب نسيان زيادة أداء الـ Bυses لأنها جزء مهم من cρυ، لأنه إذا حصل أي عقدة اختناق ضمن Bυs يفشل عمل الـ cov.

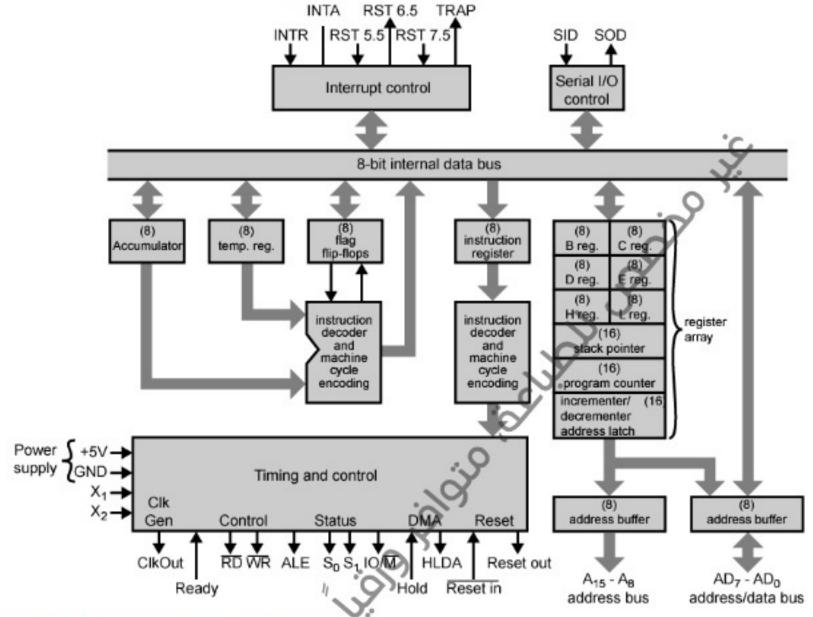




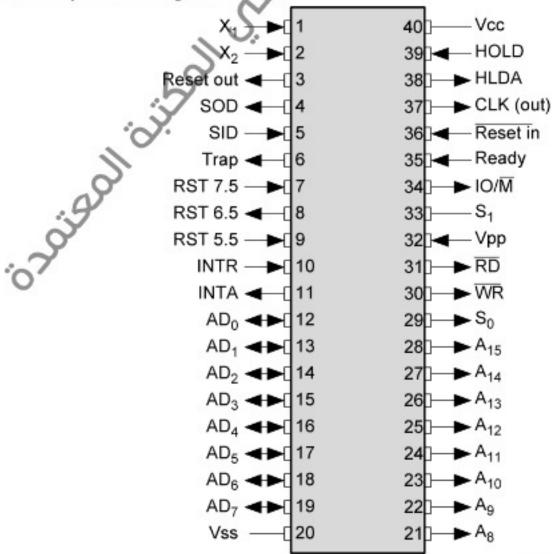


للإطلاع:

→ Intel 8085 cpu block diagram:



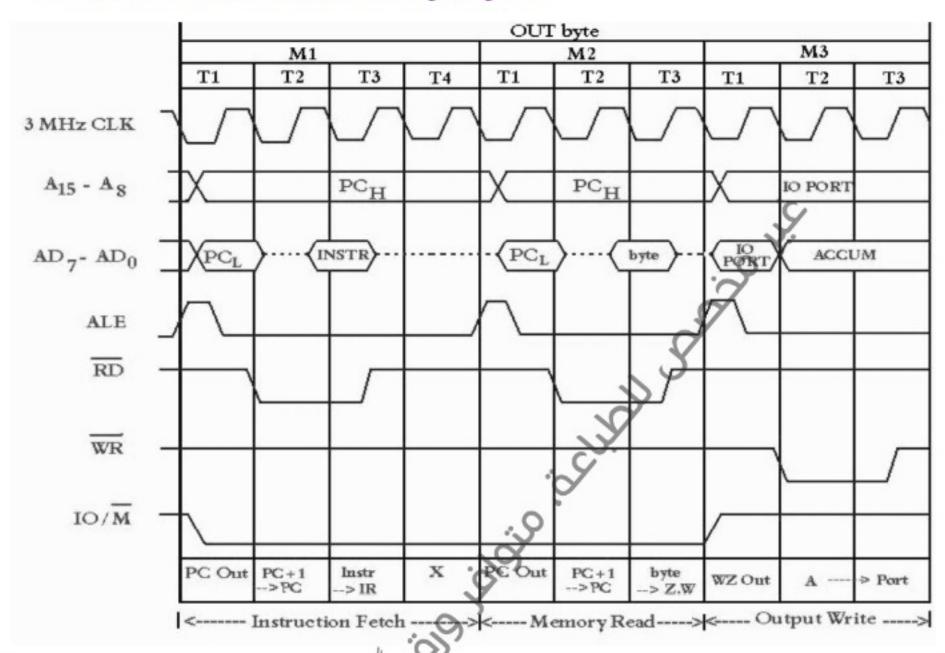
7 Intel 8085 pin configuration



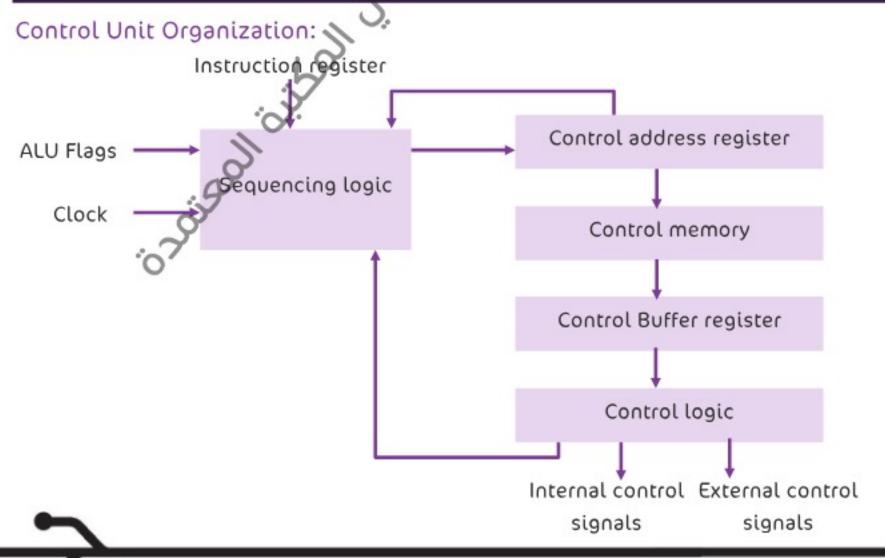




■ Intel 8085 out Instruction timing diagram:



Micro Programed Control







في المخطط أعلاه:

- ب سجل control address يلعب دور pc.

Micro Programed Control:

- تستخدم تسلسل تعليمات للتحكم بالعمليات المعقدة.
- تدعى البرمجة الصغرية micro programming أو firmware البرمجة الأساسية.

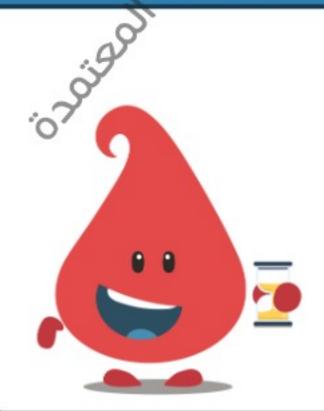
Implementation

- كل وحدة تحكم تولد مجموعة من إشارات التحكم.
- كل إشارة تحكم تكون إما (0 مغلقة) أي تؤدي لغلق القاطع أو (1 مفتوحة) تؤدي لفتح القاطع، أي أن إشارة التحكم تمثل ببت واحد (أما 0 أو 1).
 - لكل عملية صغرية هنالك كلمة تحكم، إذا كانت التعليمة غير مفعلة تكون كلمة التحكم كلها أصفار و فيما عدا ذلك تكون التعليمة مفعلة.
 - یوجد تسلسل کلمات تحکم لکل تعلیمات کود آلؤ.ما.
 - يتم إضافة عنوان لتخصيص التعليمة الصفرية التالية معتمدين على الظروف.
 - أصبح اليوم يوجد معالجات صغرية كبيرة، يوجد فيها العديد من التعليمات و مستوى سجلات مرتبط بالعتاد، و يوجد فيها نقاط تحكم كثيرة.
 - نتائج هذا الشيء على ذاكرة التحكم:
 - أصبحت تضم العديد من كلمات التحكم.
 - عرض كلمة أكبر تبعاً للعدد الكبير لنقاط التحكم.

Micro-program word length

يعتمد طول كلمة البرنامج المكروي على ثلاثة معاملات، و هي:

- · العدد الأعظمي للعمليات المكروية المتزامنة الداعمة.
 - · معلومات طريق التحكم إما يتم إظهارها أو ترميزها.
 - · أي عنوان التعليمة المكروية التالية هو مخصص.



/ITE.RBCs





أنواع التعليمات الصغرية Micro Instruction Types

(أفقية) Horizontal micro-operation

كل تعليمة مكروية تخصص عدة عمليات صغرية مختلفة ليتم تنفيذها على التوازي. Vertical micro-operation (شاقولية) كل تعليمة مكروية تخصص عملية أو عدة عمليات مكروية لتنفذ.



Keep going

Vertical Micro-Programming

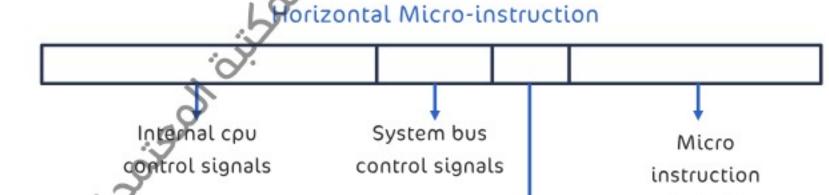
- العرض ضيق.
- بت. $\log_2 n$ باشارة تحكم ترمز إلى n
 - له قدرة محدودة لإظهار التوازي.
- ترميز كبير لمعلومات التحكم مما يتطلب ذاكرة خارجية لمفكك الترميز ليعرف خط التحكم الفعلى ليتم ضبطه.

Horizontal Micro-Programming

- كلمة الذاكرة عريضة.
- درجة عالية من عمليات التوازي الممكنة.
 - ترميز أقل لمعلومات التحكم.

Typical Microinstruction Formats

الشكل النوذجي لأنواع التعليمات الصغرية.



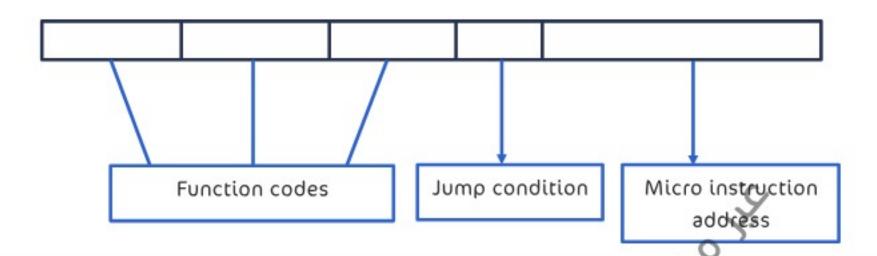
Jump condition
Unconditional
Zero Overflow
Indirect bit

address





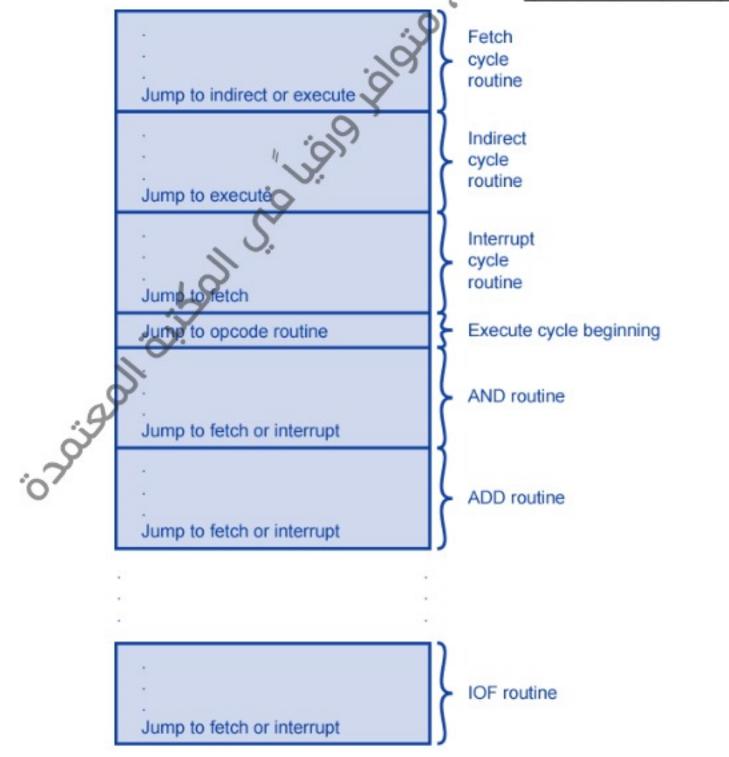
Vertical micro-instruction



Compromise

- تقسم إشارة التحكم إلى مجموعات منفصلة.
- يتم تنفيذ كل مجموعة على أنها حقل منفصل في الذاكرة.
- تدعم مستويات منطقية من التواري بدون الكثير من التعقيد.

مخطط يوضح تنظيم ذاكرة التحكم:







ى لنسترجع وظائف وحدة التحكم:

1. Sequence login unit issues read command.

وحدة التسلسل تقتضى قراءة الأوامر.

2. Word specified in control address register is read into control buffer register.

الكلمة المخصصة في سجل عنوان التحكم تقرأ في سجل قراءة التحكم.

 Control buffer register contents generates control signals and next address information.

محتويات سجل control buffer تولد إشارات تحكم و معلومات العنوان التالي.

 Sequence login loads new address into control buffer register based on next address information from control buffer register and ALU flags.

تحمل وحدة التسلسل العنوان الجديد إلى control buffer register معتمدة على معلومات العنوان التالي التي تأتي من سجل control buffer و إشارات ALU.

Next address decision

كيف يتم تحديد العنوان التالي؟

بالاعتماد على إشارات وحدة الحساب و المنطق و سجل control buffer (التحكم المؤقت).

- الحصول على التعليمة التالية بإضافة 1 إلى سجل عنوان التحكم.
- أو يمكن أن تكون قفز و ذلك حسب التعليمات الصغرية فيتم تحويل العنوان من سجل control buffer إلى سجل عنوان التحكم.
 - القفز إلى روتين تعليمة الآلة بتحميل محتوى سجل عنوان التحكم معتمداً على الرمز في سجل التعليمة.

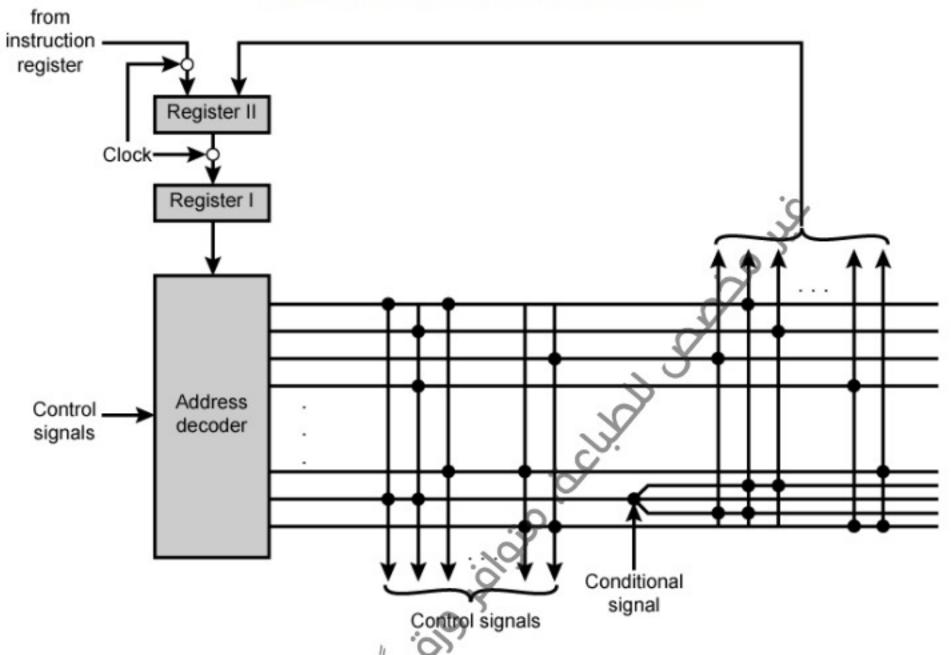
Wilkes control:

- هذا العالم اقترح التحكم سنة 1951.
- كانت مصفوفات جزئية مملوءة بالديودات.
- حیث أنه خلال كل دورة كل سطر واحد فقط يتم تفعیله.
 - يتم توليد إشارات عندما تعمل الديودات.
- الجزء الأول من السطر يولد التحكم و الجزء الثاني يولد عنوان الدورة التالية.





Wilkes's micro programmed control unit



ع ميزات و مساوئ البرمجة الصغرية:

- التصميم البسيط لوحدة التحكم (أرخص، أقل أخطاء).
 - أبطأ.

الممام التي يتم أداؤها باستخدام وحدة التحكم للبرمجة الصغرية:

- تسلسل التعليمات الصغرية.
 - تنفيذ التعليمات الصغرية.
- الأكثر استخداماً أو الأكثر عملاً التسلسل و التنفيذ سوية.

