



1

16

1920 sp

نظري

كلية الهندسة المعلوماتية

السنة الثالثة

مراجعة لأساسيات الحاسوب و أدائه

د. خولة العلي

محتوى مجاني غير مخصص للبيع التجاري

RB Informatics; 30/09/2024

بنیان الحواسيب 2

يعد مقرر بنیان الحواسيب 2 نتمة لبنیان الحواسيب 1 الذي درسناه الفصل الماضي و لكن بشكل أوسع.

سنقوم في هذه المحاضرة بالتعرف على مفردات المادة و مراجعة لأهم الأفكار في البنیان 1.

- يسعى مصممو الحاسوب للوصول لأجهزة أدائها عالٍ و كلفتها أقل و كذلك استهلاكها للطاقة أقل.

تذكير:

RISC

(Reduced Instruction Set Computer)

تعتمد على زيادة وتحسين العتاد الصلب لرفع الأداء.

CISC

(Complex Instruction Set Computer)

تعتمد على تحسين الطريقة البرمجية لرفع الأداء.

مفردات المادة:

- تذكير بالأداء والتعاريف الأساسية.
- تصميم وحدة التحكم في وحدة المعالجة المركزية (بالطريقة العتادية).
- تصميم وحدة التحكم في وحدة المعالجة المركزية (بالطريقة البرمجية).
- تطبيقات على التصميم بالبرمجة الصفرية.
- المعالجات المتواردة (البنية الداخلية-أعطال التوارد-الحلول الممكنة).
- المعالج السلمي الفائق (البنية الداخلية-الأعطال-الأداء).
- الذاكرة الافتراضية (المبدأ-الأداء).
- مبادئ الحواسيب المتوازية (التصنيف-شبكات التوصيل-الأداء).
- أمثلة تطبيقية على الحواسيب المتوازية (الحواسيب الخلوية-التدفقية-العصبونية).



1. المكونات الأساسية للحاسوب:

وحدة المعالجة المركزية، الذاكرة، وحدات الإدخال والإخراج و خطوط النقل Buses.

2. العمليات الأساسية التي يقوم بها الحاسب:

معالجة البيانات (عمليات حسابية، منطقية....)، نقل البيانات، تخزين البيانات.

3. وحدة المعالجة المركزية مؤلفة من:

- وحدة التحكم: تولد إشارات تتحكم بجميع أعمال الحاسوب.
- ALU: وحدة الحساب و المنطق.
- Cache: هي أحد الفصول التي سندرسها بالتفصيل في هذا المقرر و مكان تواجدها و مستوياتها.
- Registers: سجلات.
- Manager unit: وحدة الإدارة.

Computer architecture and computer organization

Computer architecture (بنیان الحاسوب) software

refers to those attributes of a system visible to a have a direct programmer or, put another way, those attributes that impact on the logical execution of a program.

As example:

- the number of bits used to represent various data types (numbers, characters, ...).
- I/O mechanisms.
- techniques for addressing memory.

يشير مصطلح بنیان الحاسوب إلى العناصر المرئية من النظام للمبرمج مباشرة، أو بطريقة أخرى، هو تلك العناصر التي تؤثر على التنفيذ المنطقي للبرنامج.

مثلاً:

- عدد البتات المستخدمة لتقديم مختلف أنواع البيانات.
- تقنيات الإدخال والإخراج.
- تقنيات عنوان الذاكرة.



Computer organization (تنظيم الحاسوب) hardware

refers to the operational units and their interconnections that realize the architectural specifications.

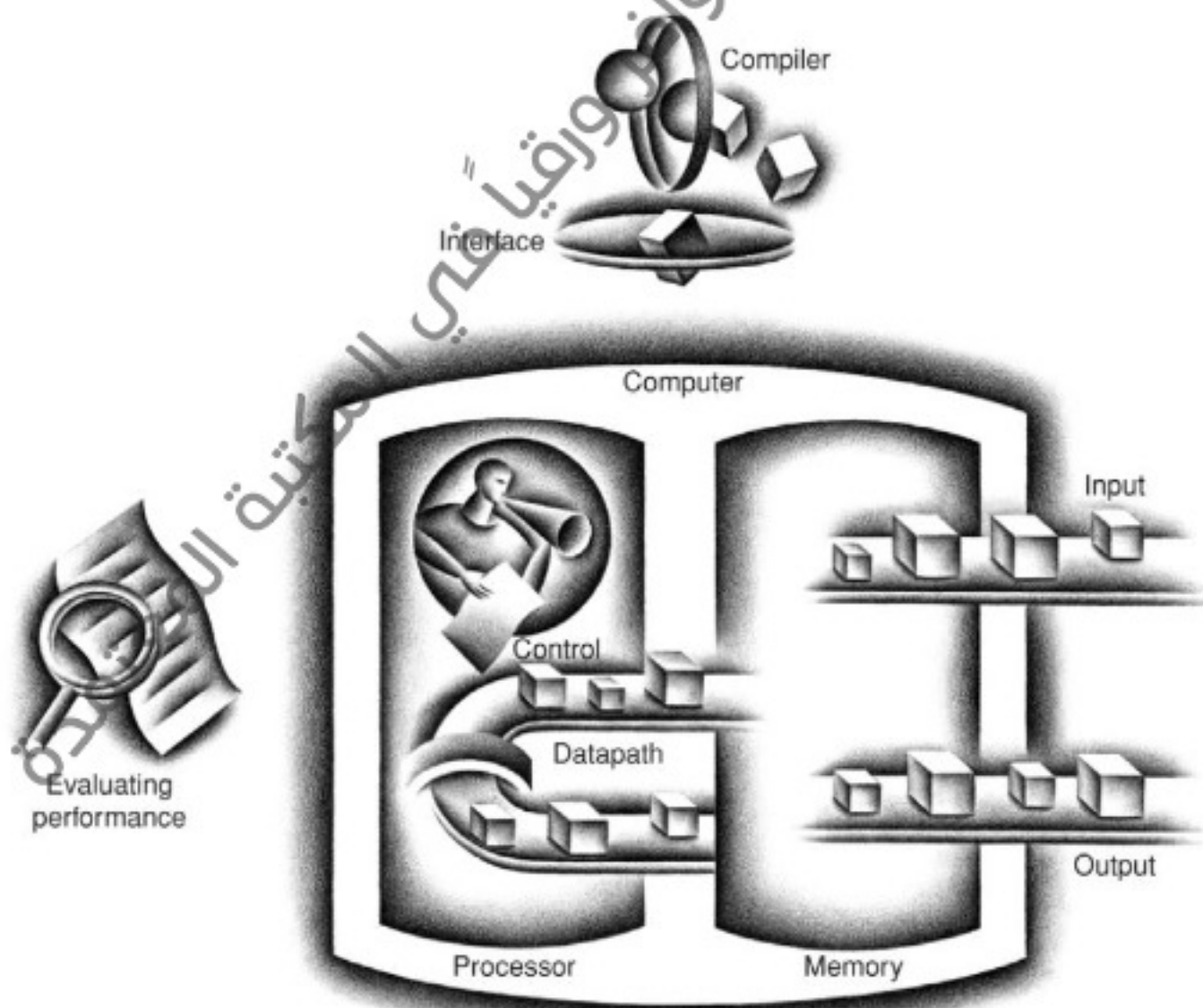
Organizational attributes include those hardware details transparent to the programmer, such as control signals; interfaces between the computer and peripherals; and the memory technology used.

يشير تنظيم الحاسوب إلى الوحدات العملية و ترابطها مما يحقق خصائص بنيوية. العناصر التنظيمية تتضمن التفاصيل العتادية (الشفافة أي المرئية) للمبرمج.

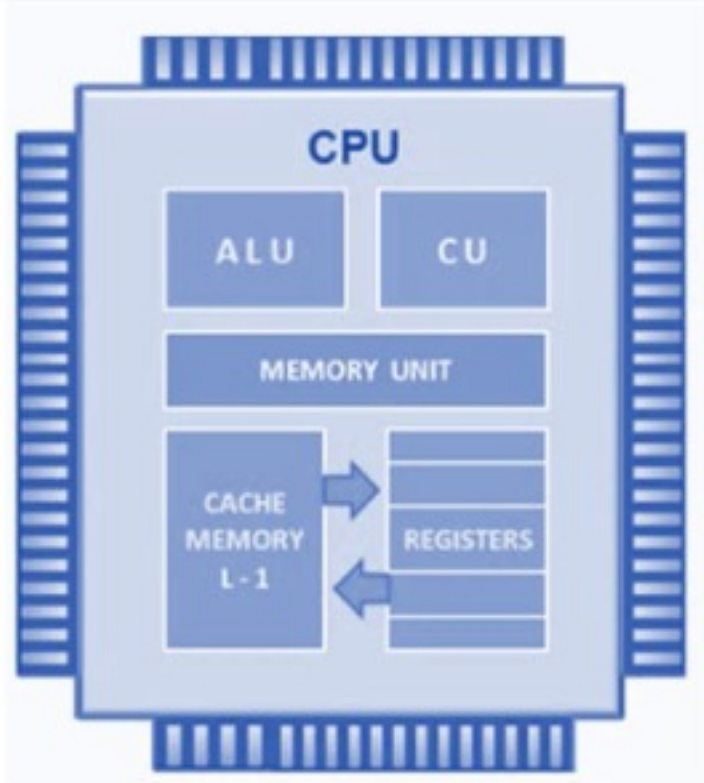
مثلاً:

- إشارات التحكم.
- واجهات (أو ارتباطات) بين الحاسوب و الطرفيات.
- تقنية الذاكرة المستخدمة.

مكونات الحاسوب الأساسية



Component of CPU



يُستخدم مذبذب بلورات الكوارتز (quartz crystal oscillator) لتوليد نبضة من الإشارة التماثلية (analog) بشكل دقيق وثابت. ونعلم أن الحاسوب هو آلة رقمية (digital) مصممة لترجمة (أو لمعالجة) نبضات الإشارة الرقمية فقط (digital clock pulse) التي تمثل بالنظام الثنائي (واحدات و أصفار). و نظراً لاستخدام quartz crystal oscillator في تصنيع أجهزة الحاسوب فإنه يوجد Clock circuit تحول الإشارة التماثلية المولدة من crystal oscillator إلى إشارة رقمية تمثل بموجة مربعة.



Registers

- تستخدم الـ CPU هذه الذاكرة المؤقتة (السجلات) لتخزين البيانات أو التعليمات خلال المعالجة.
- تمرر السجلات أيضاً تلك البيانات و المعلومات إلى أجزاء أخرى من وحدة المعالجة المركزية أو إلى الذاكرة الرئيسية خلال المعالجة.
- تحتوي وحدة المعالجة المركزية سجلات متعددة، كل سجل لديه وظيفة معروفة خاصة به.

أكثر السجلات الشائع استخدامها:

Instruction Register

Data Register

Accumulator Register

Program Counter Register (PC)

Memory Address Register (MAR)

بعض المواد التي صنعت منها أجزاء الحاسوب:

1. Transistor: on/off switch controlled by electricity. (قاطعة)

2. The integrated circuit (IC) (الدارة المتكاملة):

تضم عشرات إلى مئات الترانزستورات في الشريحة الواحدة.

3. Very large-scale integrated (VLSI) circuit. (الدارة المتكاملة كبيرة الحجم)

هو جهاز يحوي مئات أو آلاف أو ملايين الترانزستورات.

4. Silicon: A natural element that is a semiconductor.

عنصر طبيعي شبه موصل.

و من خلال عملية كيميائية خاصة، ممكن إضافة مواد للسيليكون مما يسمح لمناطق صغيرة أن تتحول لواحد مما يلي:

المناطق التي يمكن توصيلها أو عزلها تحت ظروف معينة (كالمقاطع مثل الترانزستور)

موصلات ممتازة للكهرباء (باستخدام سلك النحاس أو الألمنيوم المجهرى)

عوازل كهرباء ممتازة (مثل الغلاف البلاستيكي أو الزجاج)

5. Silicon crystal ingot: (سبيكة كريستال سيليكون)

مكونة من بلورة سيليكون قطرها بين 8 ← 12 بوصة و طولها حوالي 12 ← 24 بوصة.

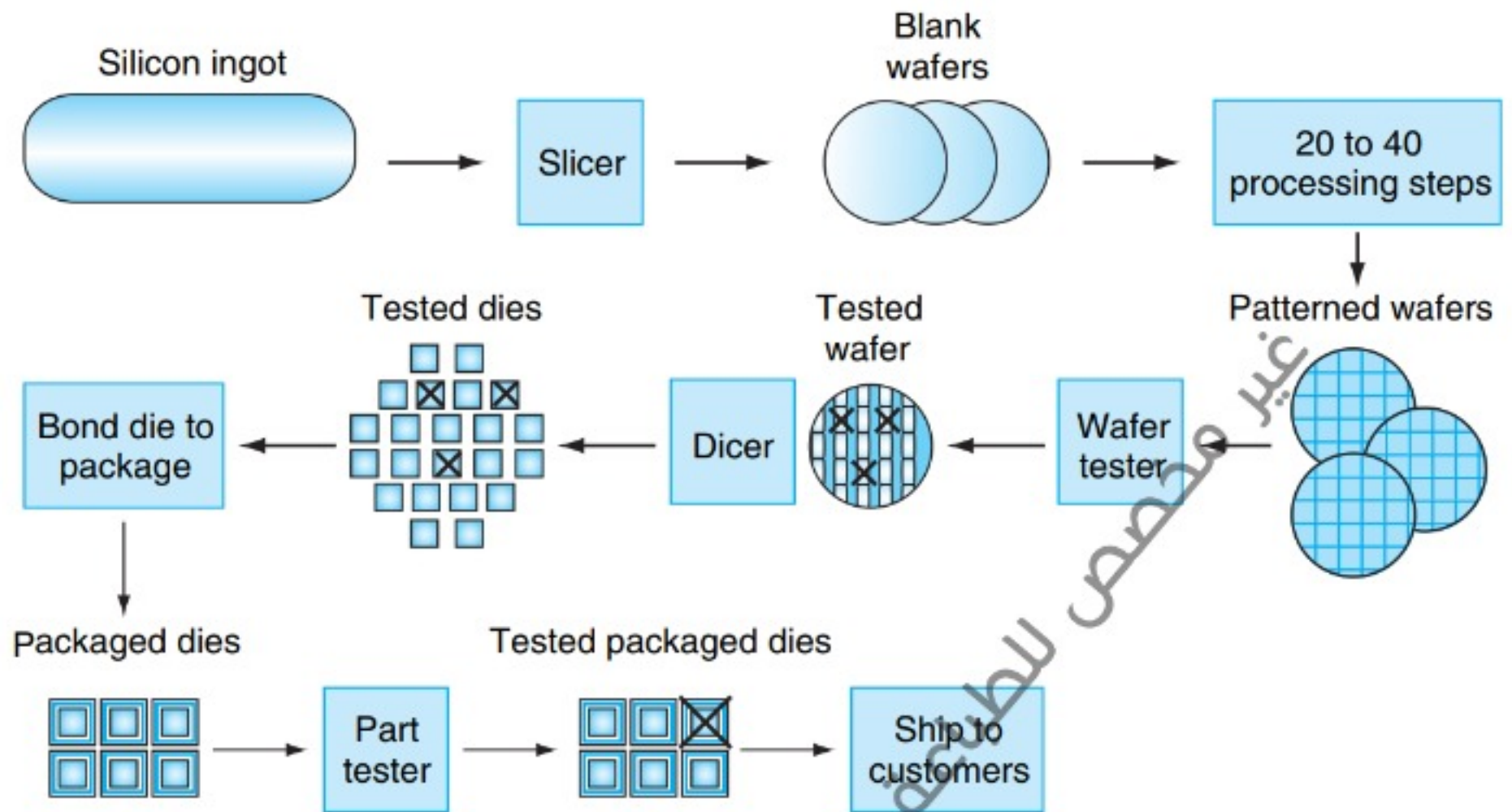
6. Wafer:

شريحة من سبيكة السيليكون لا يزيد سمكها عن 0.1 بوصة، تستخدم لصنع الرقائق. هذه الرقائق (الشرائح) تمر بسلسلة من خطوات المعالجة، يتم خلالها وضع مواد كيميائية على كل شريحة ← صنع الترانزستورات و الموصلات و العوازل. اليوم تحتوي الدارات المتكاملة على طبقة واحدة من الترانزستورات لكن ربما تملك 2 ← 8 مستويات من الموصلات المعدنية المفصولة بطبقات عازلة.

لنتذكر أن:

الدارة المتكاملة هي:

جمع عدة بوابات منطقية في دائرة واحدة لها التغذية نفسها.



لنعرض بعض أنواع المعالجات:

Types of processors:

- AMD Ryzen 9 5900X
- AMD Ryzen 9 3950X
- AMD Ryzen 5 3600X
- AMD Ryzen 3 3100X
- AMD Ryzen 7 5800X
- Intel Core i5-10600K
- AMD Athlon 300GE
- AMD Ryzen Threadripper 3960X

هناك خمسة أنواع من المعالجات العامة الهدف و هي:

- Microcontroller
- Microprocessor
- Embedded processor (المعالج المدمج)
- DSP (digital signal processor)
- Media processor

The relation among program languages

High-level language program (in C):

```
swap(int v[], int k){
    int temp;
    temp = v[k];
    v[k] = v[k+1];
    v[k+1] = temp;
}
```

Compiler

Assembly language program (for MIPS):

```
swap:
    multi $2, $5,4
    add $2, $4, $2
    lw $15, 0($2)
    lw $16, 4($2)
    sw $16, 0($2)
    sw $15, 4($2)
    jr $31
```

Assembler

Binary machine language program (for MIPS):

```
000000001010001000000000100011000
0000000010000010000100000100001
10001101111000100000000000000000
100011100001001000000000000000100
10101110000100100000000000000000
101011011110001000000000000000100
000000111110000000000000000001000
```

Instruction Set:

كل معالج له Instruction set خاصة به و تختلف من حاسوب لآخر.

و هي تربط بين العتاد الصلب و البرمجيات و لها العديد من الاشكال مثل: MIPS, ARM(Advance Risc Machines)

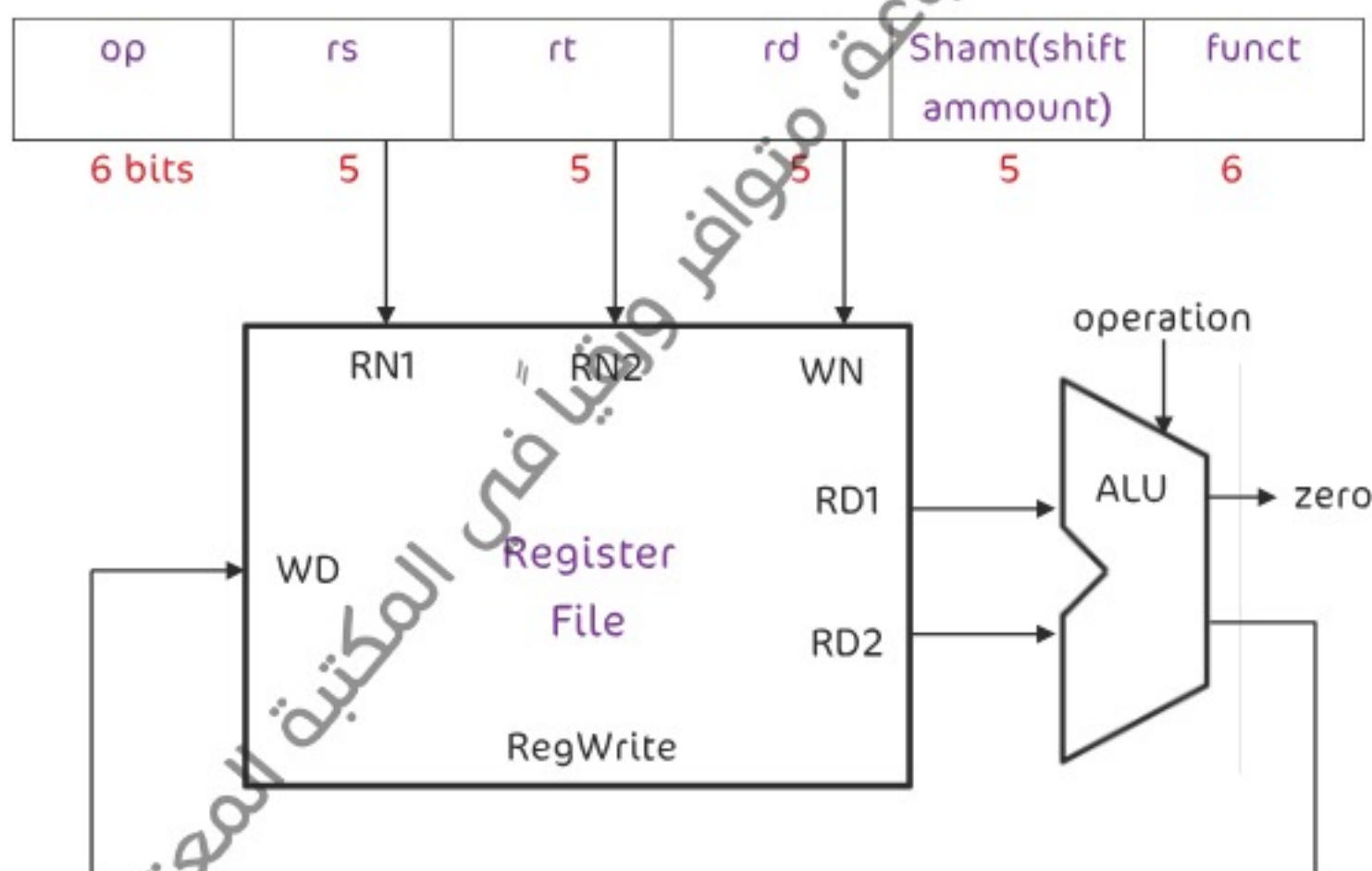
Category of instruction MIPS assembly language

1) Register type (R-type): arithmetic and logical instructions

جميع التعليمات فيها تحتاج لقراءة سجلين ثم إجراء عملية حسابية أو منطقية لمضمونها و من ثم تخزين النتيجة في سجل ثالث (سجل الوجهة)، لذلك تحتاج إلى:

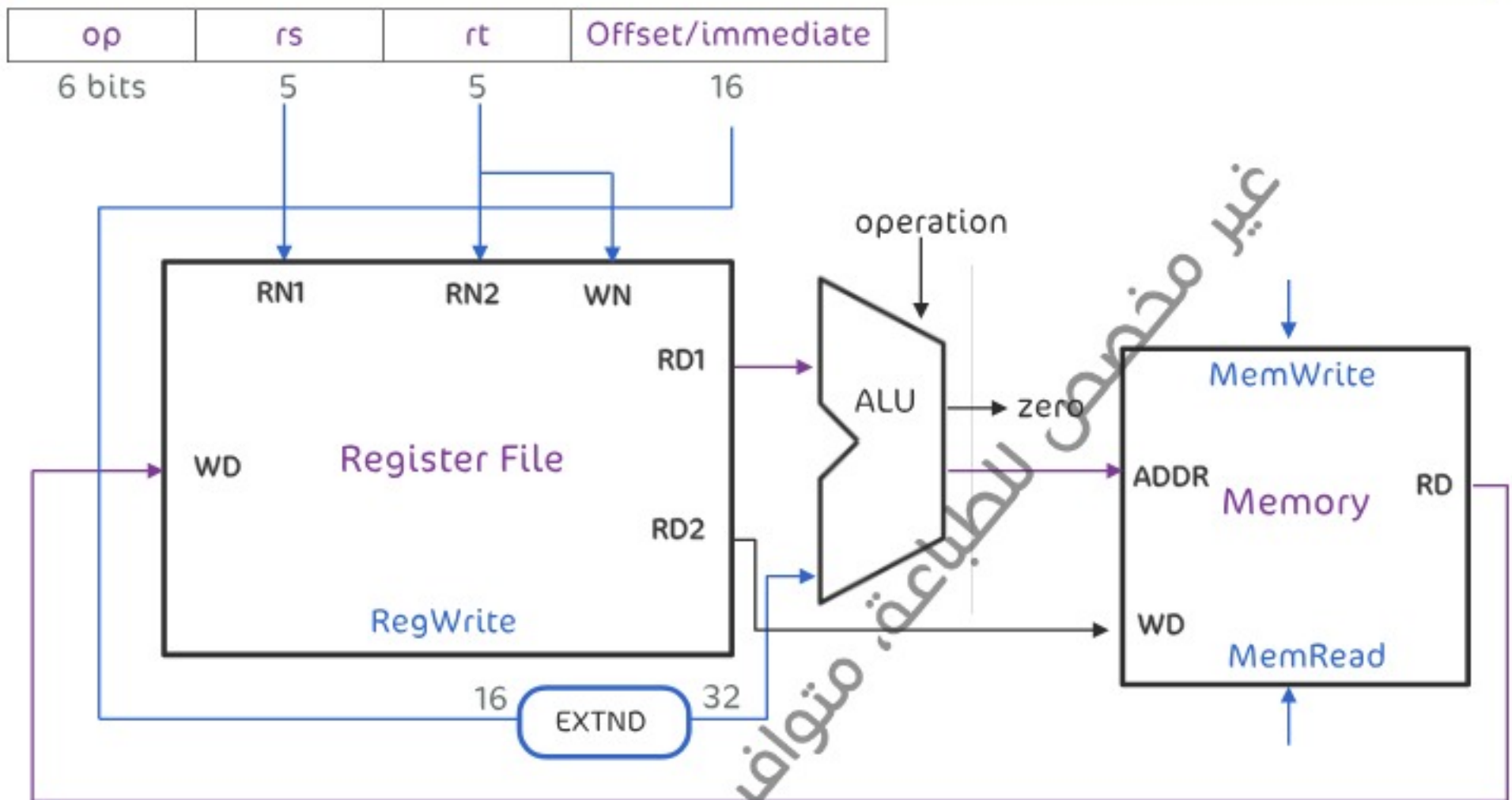
Register Files - ملف السجلات الذي يحوي على جميع السجلات (32 سجل).

ALU -

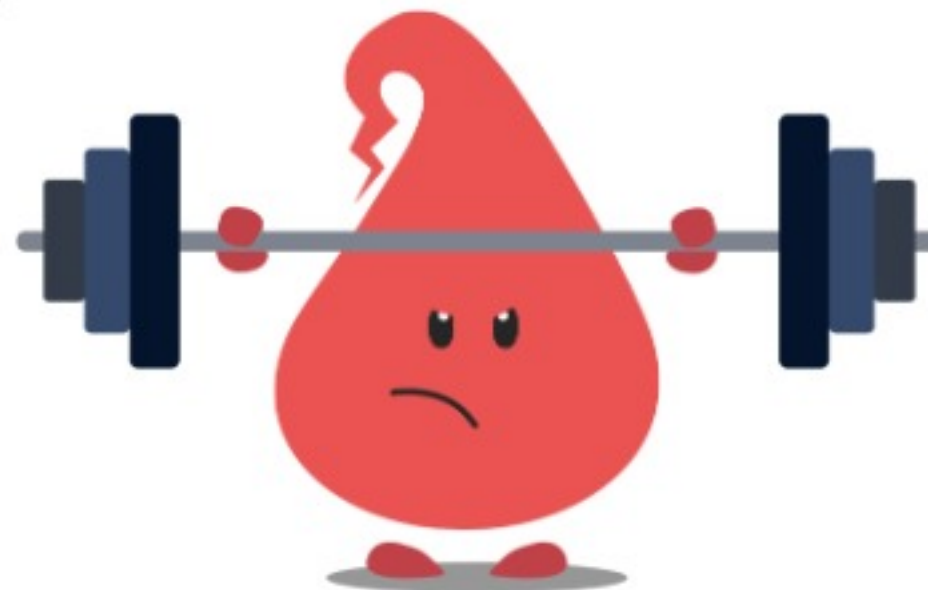


Keep going!

2) Immediate type (I-type): transfer data (load, store), reading from memory, load data path.

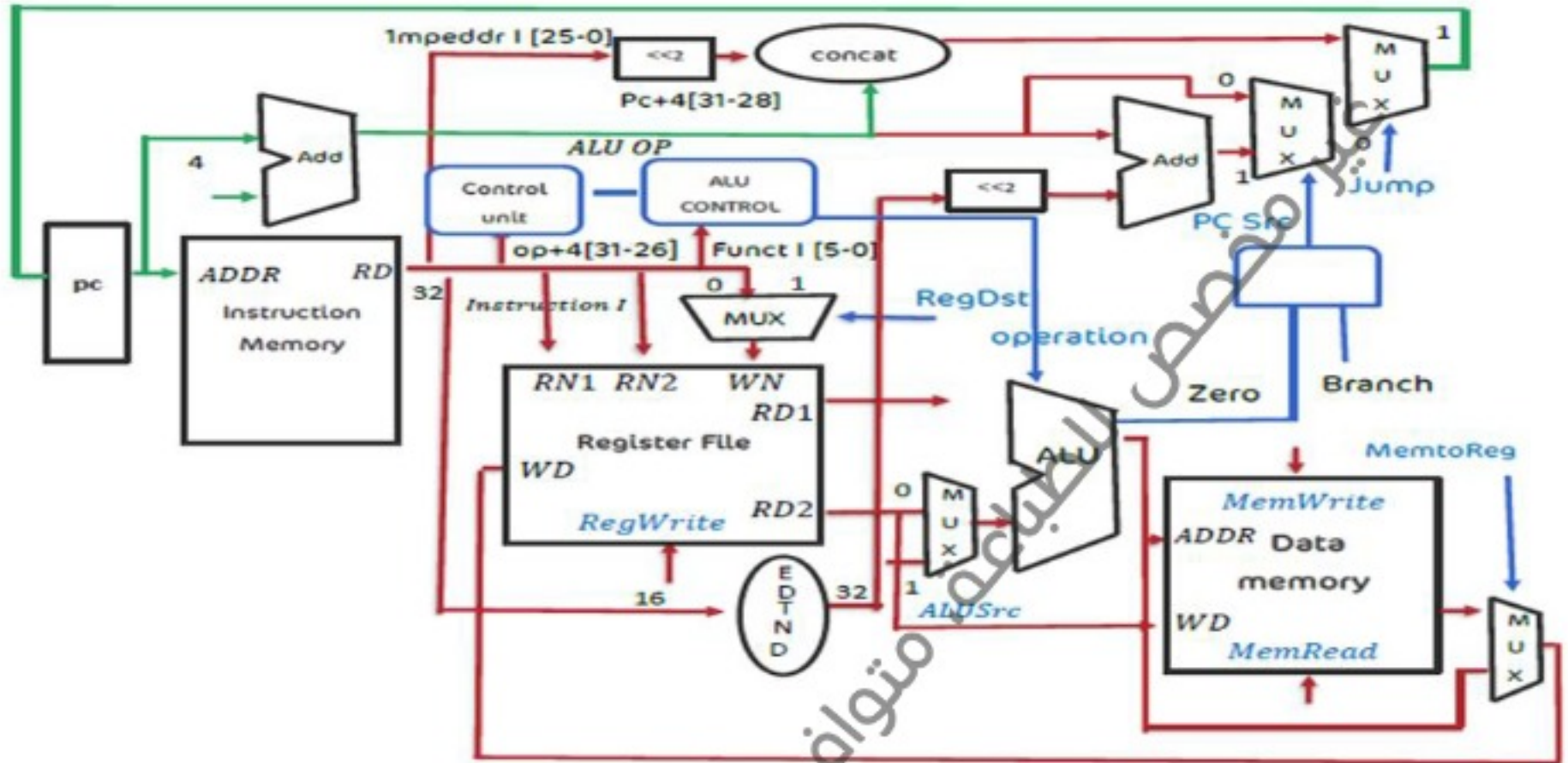


كمثال عليها تعليمة lw تقوم في البداية بحساب العنوان الذي نريد الذهاب إليه لإحضار القيمة من الذاكرة، حيث يتم جمع القيمة العددية مع محتوى السجل القاعدي ليتم تشكيل العنوان الفعال المراد، وبعد عملية الجمع بين rs و immediate وتمديدتها إلى 32 بت نحصل على العنوان الفعال عندها، فيتم تحميل القيمة الموجودة فيه إلى السجل الثاني (rt) الذي يحوي الناتج.



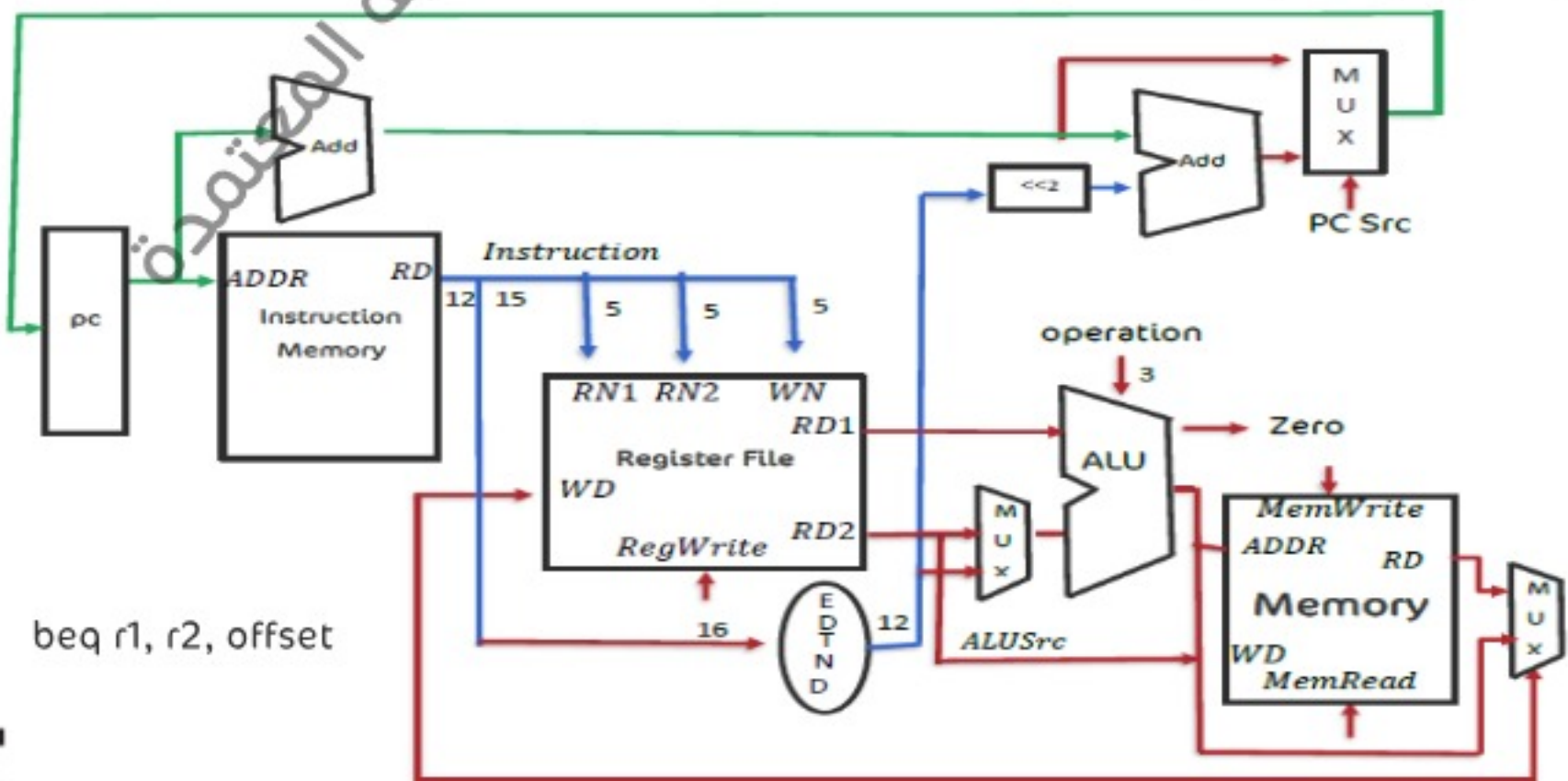
3) J-type: unconditional jump and conditional branch.

op	Immediate (target address)
6 bits	26 bits

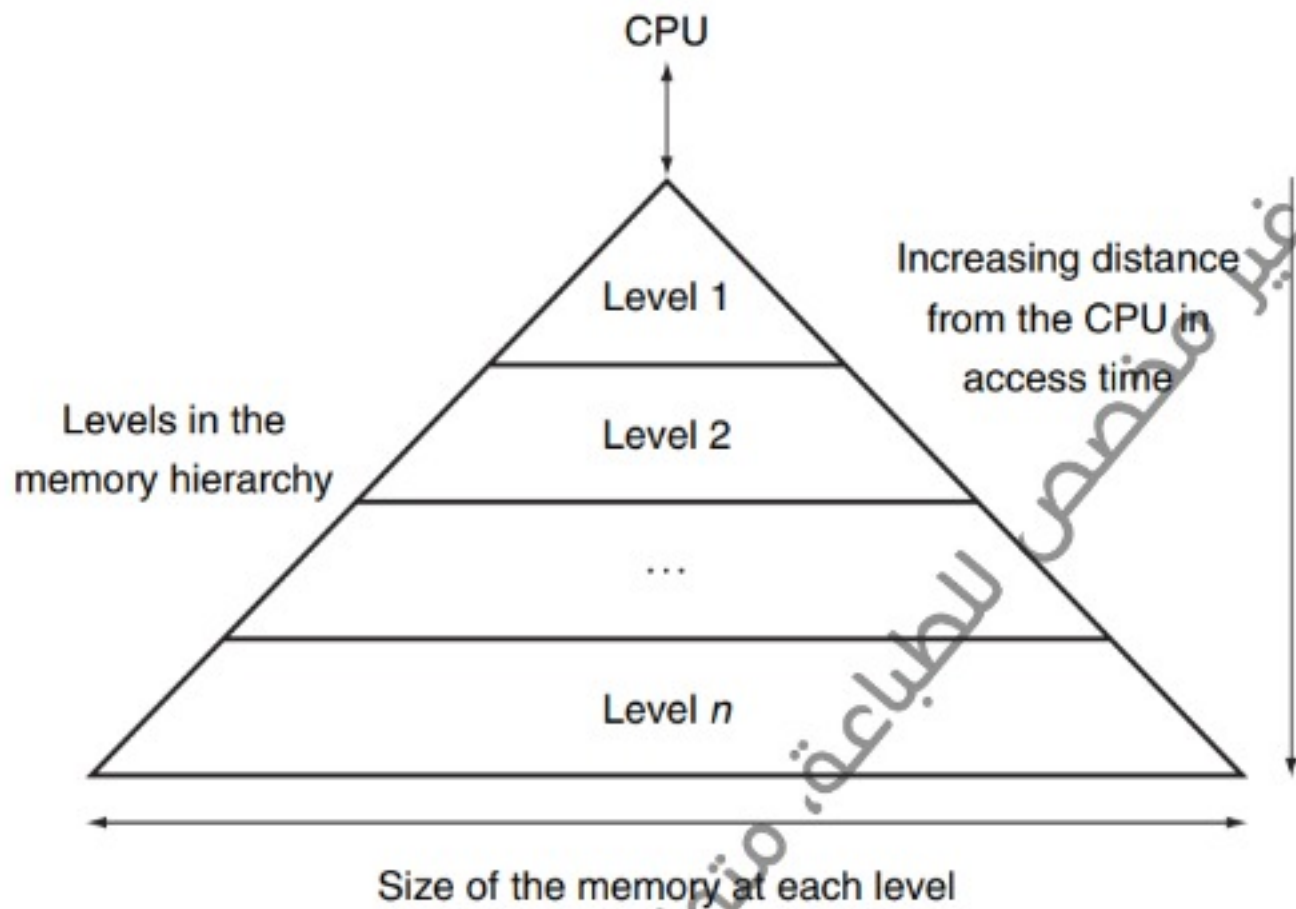


- نعلم أن تنفيذ التعليمات في البرنامج يكون تسلسلي والذي يخل بالتسلسل هي تعليمات القفز.
- عند جلب التعليمة التالية من الذاكرة إذا كانت من نوع J-type نأخذ الـ 26 بت الدنيا (immediate) و نطبق عليها shift بمقدار 2 لضربها بـ 4، ثم نطبق عليها concat لإضافة البتات الأربعة العليا للـ PC إلى هذا العنوان لنحصل على عنوان بـ 32 بت نقوم بوضع قيمته في الـ PC (فهو مؤشر لكي يحتفظ بعنوان التعليمة التي بعدها ليذهب إليها عندما ينتهي تنفيذ الحالية).

مثال: مسار تنفيذ التعليمة:



هرمية الذاكرة:



- في أعلى الهرم لدينا السجلات Registers ثم ذاكرة cache ثم RAM ثم Hard disk.
- عند الانتقال من أعلى الهرم إلى القاعدة يقل السعر و الكلفة و يزداد الحجم و يزداد زمن الوصول.

ملاحظة:

ROM (Read Only Memory): لا يمكن التعديل عليها، تحتوي معلومات الإقلاع الأساسية الخاصة بالحاسب لا تُمحى ولا يتم فقدانها لأن ذاكرة ROM لديها بطارية صغيرة تغذيها بشكل دائم.



٤ التأثير البالغ على بنية الحاسوب:

درسنا في البنيان 1 أن أول ترانزستور تم تصنيعه كان حجمه كبير نسبياً وبدأ بالتقلص مع مرور الزمن ليصبح حجمه مكروي، ونتيجة لذلك أصبحت الشريحة (الدائرة) الواحدة تتسع لعدد هائل من الترانزستورات (حجم شريحة الدائرة ثابت وعدد الترانزستورات يزداد).

- كما وأن قانون مور هو ملاحظة أن الحد الأقصى لعدد الترانزستورات في الدائرة المتكاملة يتضاعف كل عامين تقريباً.
- يشير مقياس دينارد إلى تقليل جهد إمداد أشباه الموصلات بأكسيد المعدن MOS (Metal Oxide Semiconductor) بالتنسيق مع تصغير حجم الترانزستورات المميزة، بحيث تظل كثافة الطاقة ثابتة تقريباً.

- استخدمت تقنية الـ MOS في الدارات المنطقية المتكاملة و التي تبني على نوع مختلف من الترانزستورات يدعى ترانزستور أثر الحقل، و قد وفرت هذه التقنية في الطاقة المستهلكة إلى حد كبير.
- عام 1974، لاحظ روبرت دينارد أن ثابت القدرة للكثافة هو مساحة السيليكون حتى مع زيادة عدد الترانزستورات بسبب الأبعاد الأصغر لكل ترانزستور.
- الترانزستورات يمكن أن تعمل بشكل أسرع و لكنها تستهلك طاقة أقل.
- لم يعد يستخدم مقياس دينارد منذ عام 2004 لأن التيار و الجهد لا يمكنهما الاستمرار في الانخفاض و ما زال يحافظان على فعالية الدارة المتكاملة، مما أدى إلى استخدام معالجات أو أنوية متعددة فعالة بدلاً من معالج واحد غير فعال في صناعة المعالجات الدقيقة.
- من السبعينات و بعد أصبح كل عام و نصف يتضاعف عدد الترانزستورات و تحسن الأداء إلى أكثر من 100 مرة في العقد الأخير.

فائدة أريسيزية:

تقنية MOS أو أشباه الموصلات ذات الأكاسيد المعدنية، تستخدم في بناء الدارات الالكترونية المتكاملة، تعتمد على تركيب طبقة من المعدن فوق طبقة من الأوكسيد الموضوعة فوق مادة شبه موصلة كالسيليكون. تستخدم هذه التقنية بشكل واسع في تصنيع الترانزستورات. أهم ميزاتها هي القدرة على تقليل استهلاك الطاقة وتقليل الضوضاء الكهربائية مما يجعلها مثالية للدارات الرقمية.



Program performance

أداء البرنامج يعتمد على:

العتاد الفعلي

البنية

الـ Compiler

لغة البرمجة

الخوارزمية

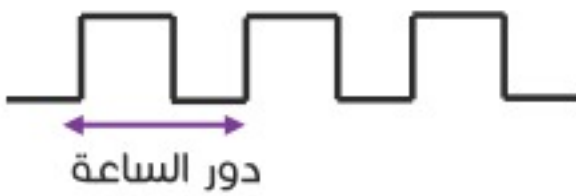
Hardware or software component	Affects what?	How?
Algorithm	Instruction count, possibly CPI	The algorithm determines the number of source program instructions executed and hence the number of processor instructions executed. The algorithm may also affect the CPI, by favoring slower or faster instructions. For example, if the algorithm uses more floating-point operations, it will tend to have a higher CPI.
Programming language	Instruction count, CPI	The programming language certainly affects the instruction count, since statements in the language are translated to processor instructions, which determine instruction count. The language may also affect the CPI because of its features; for example, a language with heavy support for data abstraction (e.g., Java) will require indirect calls, which will use higher CPI instructions.
Compiler	Instruction count, CPI	The efficiency of the compiler affects both the instruction count and average cycles per instruction, since the compiler determines the translation of the source language instructions into computer instructions. The compiler's role can be very complex and affect the CPI in complex ways.
Instruction set architecture	Instruction count, clock rate, CPI	The instruction set architecture affects all three aspects of CPU performance, since it affects the instructions needed for a function, the cost in cycles of each instruction, and the overall clock rate of the processor.

مكونات برمجية أو عتادية	تأثيراته	كيف يؤثر؟
الخوارزمية	عدد التعليمات عدد دورات كل تعليمة (CPI)	تحدد الخوارزمية عدد تعليمات البرنامج المصدر المنفذة وبالتالي عدد تعليمات المعالج المنفذة. قد تؤثر الخوارزمية أيضًا على CPI، من خلال تفضيل تعليمات أبطأ أو أسرع. فمثلاً: إذا كانت الخوارزمية تستخدم العديد من عمليات الفاصلة العائمة فيسوف تحصل على مؤشر CPI أعلى.
لغة البرمجة	عدد التعليمات عدد دورات كل تعليمة (CPI)	ستؤثر على عدد التعليمات، حيث يتم ترجمة بيانات اللغة إلى تعليمات المعالج مما يحدد عدد التعليمات. وتؤثر على CPI مثل لغات ذات دعم كبير مثل الجافا تتطلب اتصالات غير مباشرة و التي ستستخدم تعليمات CPI أعلى.

المترجم (Compiler)	عدد التعليمات عدد دورات كل تعليمة (CPI)	المترجم هو الذي يحدد ترجمة تعليمات اللغة المصدر إلى لغة الحاسوب، يمكن أن يكون عمله معقد فيؤثر على CPI بشكل معقد.
بنية التعليمات	عدد التعليمات عدد دورات كل تعليمة (CPI) تردد الساعة	تؤثر على الجوانب الثلاثة لأداء وحدة المعالجة المركزية، إذ تؤثر على التعليمات اللازمة لأداء وظيفة ما، و التكلفة في دورات كل تعليمة، و معدل الساعة الإجمالي للمعالج.

تعريف:

إن تردد المعالج clock rate يمثل عدد دورات الساعة، أي كم دورة ساعة خلال واحدة الزمن، بينما زمن دور الساعة (cycle time) يكون من جهة إلى أخرى سواء هذه الجهة هابطة أو صاعدة.



$$f = \frac{1}{T(s)} \text{ (Hz)}$$

ولدينا

CPI: Clock cycles Per Instruction

CPU clock cycle for program:

و يمثل عدد الدورات (نبضات الساعة) اللازمة لتنفيذ برنامج ما، بالتالي عدد النبضات اللازمة.

$$CC = IC \times CPI$$

عدد النبضات اللازمة لتنفيذ كل تعليمة × عدد التعليمات = CC

و لدينا:

$$CPU \text{ Time} = \text{Instruction count} \times CPI \times \text{clock cycle time}$$

و بالاعتماد على القانون:

و القانون السابق

$$\text{Clock rate} = \frac{1}{\text{clock cycles time}}$$

$$CPU \text{ Time} = \frac{\text{Instruction count} \times CPI}{\text{clock rate}} = \frac{CC}{\text{clock rate}} = CC \times \text{clock cycle time}$$

Defining Performance

1. Response time: The time between the start and completion of a task.
2. Execution time: The total time required for the access computer to complete a task, including: the disk memory, I/O activities, Operating system overhead, cpu execution time.

$$Performance = \frac{1}{\text{execution time}}$$

CPU execution time for a program = cpu clock cycle for program × clock cycle time

$$CPU \text{ execution time for a program} = \left(\sum_{i=1}^n (CPI_i \times I_i) \right) \times \text{clock cycle time}$$

عدد دورات التعليم

عدد التعليمات

$$CPU \text{ execution time for a program} = \frac{\text{cpu clock cycle for a program}}{\text{clock rate}}$$



مثال:

يعمل برنامج خلال 10 ثواني على الحاسوب A، الذي له تردد ساعة 2GH، نريد المساعدة في تصميم جهاز حاسوب B يقوم بتشغيل البرنامج نفسه خلال 6 ثواني، رأى المصمم أنه من الممكن حدوث زيادة كبيرة في معدل الساعة و لكن هذه الزيادة ستؤثر على بقية تصميم وحدة المعالجة المركزية (CPU) مما يجعل الحاسوب B يتطلب 1.2 ضعف عدد دورات الساعة التي يحتاجها الحاسوب A لهذا البرنامج، فما هو معدل الساعة الهدف الذي يجب أن نخب المصمم به؟

الحل:

لدينا من نص المسألة

الحاسوب A	Cpu time = 10 s
الحاسوب B	Cpu time = 6 s
Clock rate (A) = 2 GH	

و المطلوب (B) clock rate

$$\text{cpu time } (A) = \frac{\text{cpu clock cycles}_A}{\text{clock rate}_A}$$

$$10_{(s)} = \frac{\text{cpu clock cycles}_A}{2 \times 10^9 \text{ دورة بالثانية}}$$

$$\text{cpu clock cycles}_A = 2 \times 10^{10} \text{ cycles}$$

$$\text{cpu time } (B) = \frac{\text{cpu clock cycle}_B}{\text{clock rate}_B}$$

و من نص المسألة:

$$\text{cpu clock cycle}(B) = 1.2 \text{ cpu clock cycle}(A)$$

$$\Rightarrow 6_{(s)} = \frac{1.2 \times 20 \times 10^9}{\text{clock rate}_B}$$

$$\text{clock rate}_B = \frac{(1.2 \times 2 \times 10^{10})}{6} = 4 \times 10^9 \left(\frac{\text{cycles}}{\text{seconds}} \right) \text{ أو } 4 \text{ GHz}$$

لكي يعمل البرنامج المطلوب خلال 6 ثواني في الحاسوب B يجب أن يكون معدل الساعة لـ B هو $4 \times 10^9 \text{ Hz}$ أي 4 GHz.



The-End