

# INSTITUTO TECNOLÓGICO DE BUENOS AIRES

## 22.01 TEORÍA DE CIRCUITOS

---

### Trabajo práctico 6: Osciladores, PLL y circuitos alineales

---

#### *Grupo 4*

GONZÁLEZ ORLANDO, Tomás Agustín	57090
PARRA, Rocío	57669
PIERDOMINICI, Matías Nicolás	57498
STEWART HARRIS, María Luz	57676

#### *Profesores*

JACOBY, Daniel Andrés  
IRIBARREN, Rodrigo Iñaki  
BELAUSTEGUI GOITIA, Carlos

Presentado: 13/11/2018

# Índice

<b>1</b>	<b>Oscilador de Wien</b>	<b>3</b>
1.1	Introducción . . . . .	3
1.1.1	Criterio de Barkhausen . . . . .	3
1.1.2	Oscilador de Wien . . . . .	3
1.2	Presentación y análisis del circuito propuesto . . . . .	4
1.2.1	Análisis del subcircuito de realimentación . . . . .	4
1.2.2	Control automático de Ganancia (CAG) . . . . .	9
1.2.3	Amplitud de la oscilación . . . . .	10
1.2.4	Máxima frecuencia de oscilación . . . . .	12
1.3	Elección de los componentes . . . . .	12
1.3.1	OPAMPS . . . . .	12
1.3.2	Componentes determinantes de la frecuencia de oscilación . . . . .	13
1.3.3	Componentes para el CAG . . . . .	13
1.4	Simulación . . . . .	15
1.4.1	Distorsión Armónica . . . . .	15
1.4.2	Tensiones de alimentación . . . . .	17
1.4.3	Tensión y resistencias del transistor en estacionario . . . . .	17
1.5	Mediciones . . . . .	18
1.5.1	Respuesta en tiempo . . . . .	18
1.5.2	Distorsión Armónica . . . . .	19
<b>2</b>	<b>PLL</b>	<b>20</b>
2.1	Funcionamiento . . . . .	20
2.1.1	Componentes . . . . .	20
2.1.2	En enganche . . . . .	22
2.1.3	Características de los diferentes filtros . . . . .	23
2.2	Aplicaciones . . . . .	25
2.2.1	Uso como demodulador de FM . . . . .	25
2.2.2	Uso como multiplicador de frecuencia . . . . .	27
<b>3</b>	<b>Diseño de VCO</b>	<b>29</b>
3.1	Introducción: el VCO . . . . .	29
3.2	Diseño . . . . .	30
3.2.1	Oscilador . . . . .	30

3.2.2	Transformación lineal [0V; 5V] a [1V; 10V]	32
3.2.3	Conversor triangular a senoidal	33
3.2.4	Calibración	34
3.3	Resultados	35
3.3.1	Transformación lineal	35
3.3.2	Oscilador	35
3.3.3	Conversión triangular a senoidal	36
3.4	Conclusiones	38

# Ejercicio 1

## Oscilador de Wien

### 1.1 Introducción

Se implementa un oscilador sinusoidal a partir de un circuito propuesto por la cátedra. Dicho oscilador tiene el nombre de "Oscilador de puente de Wien" y se basa en el criterio de Barkhausen para la oscilación de circuitos electrónicos. A continuación se presentarán los principios básicos en los cuales se apoya el diseño del circuito.

#### 1.1.1 Criterio de Barkhausen

Sea un sistema realimentado. Este sistema cumple con la siguiente estructura:

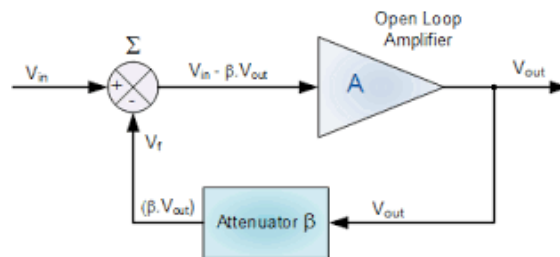


Figura 1.1: Estructura de general de un circuito con realimentación

El criterio de Barkhausen establece una condición necesaria (pero NO suficiente) para que un circuito electrónico oscile.

Este criterio establece que dada una ganancia  $A(s)$  para la etapa de amplificación de un circuito y dada la ganancia de realimentación del mismo,  $\beta(s)$ , entonces si  $T = \beta(s) \cdot A(s)$  es la ganancia del lazo de realimentación del circuito, el mismo sólo podrá oscilar en su estado estacionario para aquellas frecuencias en las que se cumpla simultáneamente que:

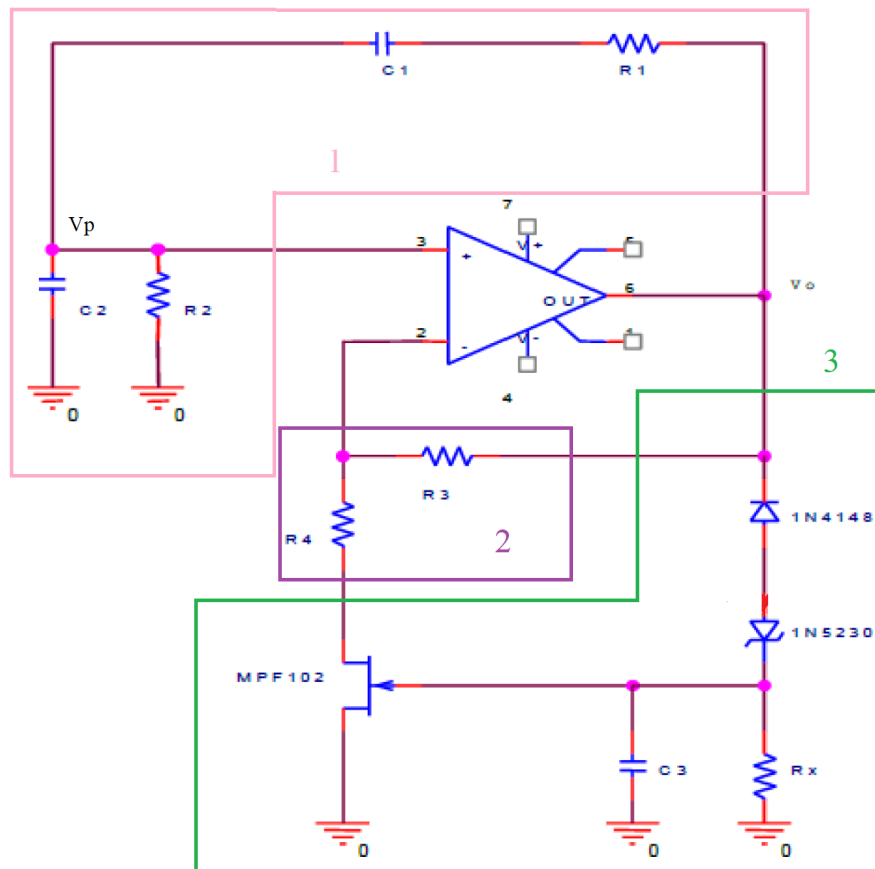
- La ganancia de lazo sea unitaria, de manera tal que  $|T| = 1$ . Este concepto se llama estabilidad neutra ya hay iguales cantidades de realimentación negativa que de positiva, es decir, ninguna prevalece por sobre la otra.
- La fase de la ganancia de lazo  $T$  tenga al mismo tiempo un valor múltiplo de  $2 \cdot k \cdot \pi$ , con  $k \in \mathbb{Z}$

#### 1.1.2 Oscilador de Wien

El oscilador de Wien es un oscilador que permite generar ondas senoidales en un amplio rango de frecuencias, sin ninguna señal de entrada. El oscilador cumple su función al lograr valores de resistencia dinámicos que afectarán a

En particular, el oscilador requerido es de una frecuencia de 70kHz, por lo que habrá que tener consideraciones especiales a la hora de elegir el opamp con el que se trabajará además de los valores de los componentes.

La cátedra propone el siguiente circuito:



donde se identifican las siguientes secciones a destacar:

Del circuito, se obtiene la siguiente relación por nodos:

De la cual se despeja el cociente:

$$\beta(s) = \frac{V_p}{V_o} = -\frac{C_1 \cdot R_2 \cdot s}{C_1 \cdot C_2 \cdot R_1 \cdot R_2 \cdot s^2 + (C_1 \cdot R_1 + C_1 \cdot R_2 + C_2 \cdot R_2) \cdot s + 1}$$

Tomando, los valores de capacitancias y resistencias iguales de forma tal que  $C_1 = C_2 = C$  y  $R_1 = R_2 = R$ , la expresión queda reducida a:

$$\beta(s) = \frac{V_p}{V_o} = -\frac{C \cdot R \cdot s}{C^2 \cdot R^2 \cdot s^2 + 3 \cdot C \cdot R \cdot s + 1}$$

Nótese de aquí que  $\beta(s)$  tiene la forma de un pasabanda, con frecuencia central determinada por  $\frac{1}{2 \cdot \pi \cdot C \cdot R}$ .

Por otro lado, la ganancia de realimentación negativa está dada por el no inversor entre las resistencias  $R_3$  y  $R_4$ :

$$A(s) = 1 + \frac{R_3}{R_4}$$

Es de estas relaciones que se puede obtener la ganancia de lazo de realimentación, que está dada por  $T(s) = A(s) \cdot \beta(s)$  y queda así determinada por:

$$T(s) = -\frac{(1 + \frac{R_3}{R_4}) \cdot C \cdot R \cdot s}{C^2 \cdot R^2 \cdot s^2 + 3 \cdot C \cdot R \cdot s + 1}$$

Utilizando entonces el criterio de Barkhausen, se pide que para que el circuito al menos cumpla la condición necesaria de oscilación, la ganancia de lazo  $T(s)$  tendrá que ser unitaria para la frecuencia de oscilación. Observamos cómo en la frecuencia central del pasabandas,  $T(\frac{j}{C \cdot R}) = \frac{1 + \frac{R_3}{R_4}}{3}$ . Es así como si se lograra que  $1 + \frac{R_3}{R_4} = 3$  exactamente, se cumpliría simultáneamente que tanto  $|T(\frac{j}{C \cdot R})| = 1$  como que la fase de  $T(\frac{j}{C \cdot R})$  sea 0 grados, pudiendo así oscilar el circuito.

En la práctica, hacer que los valores de resistencias y capacitancias se ajusten perfectamente a lo teórico es casi imposible, por lo que para solucionar este problema y así garantizar  $1 + \frac{R_3}{R_4} = 3$  exactamente, se utiliza un CAG (control automático de ganancia) que se encargará de regular la ganancia  $1 + \frac{R_3}{R_4}$  dinámicamente, haciéndola converger al valor esperado de 3.

El CAG implementado en este circuito es con un transistor, que funcionará en su zona lineal como una resistencia variable dependiente de tensión. Esta resistencia estará en serie con la resistencia  $R_4$ , lo cual hará que variar la relación  $\frac{R_3}{R_4}$  continuamente durante el funcionamiento del circuito, garantizando la oscilación del mismo. El control automático de ganancia y su implementación en este circuito será explicado en mayor detalle en la sección Control automático de Ganancia (CAG)

Se podrá obtener la transferencia total del sistema como  $H(s) = \frac{A(s)}{1 + \beta(s) \cdot A(s)} = \frac{1}{\beta(s)} \cdot \frac{T(s)}{1 + T(s)}$

$$H(s) = \frac{(1 + \frac{R_3}{R_4}) \cdot (C^2 \cdot R^2 \cdot s^2 + 3 \cdot C \cdot R \cdot s + 1)}{C^2 \cdot R^2 \cdot s^2 + C \cdot R \cdot (\frac{R_3}{R_4} + 4) \cdot s + 1}$$

Debe aclararse que la salida del oscilador puede ser tomada en  $V_o$ , pero que al ser tomada en  $V_p$  la salida será más pura, es decir tendrá menor distorsión armónica. Esto se debe a que en  $V_p$  se obtendrá la salida directa de haber filtrado a la señal por un pasabanda y por lo tanto se obtendrá una menor cantidad de componentes para otras frecuencias. El inconveniente de tomar la salida en  $V_p$  es que para hacer esto se deberá utilizar un buffer para evitar que los circuitos conectados se carguen entre sí. Es por esto que se decidió tomar la salida en  $V_o$  a expensas de obtener una peor distorsión armónica.

## Transistor JFET y curvas

Se hace un análisis mediante simulación de cómo varía la corriente  $I_{ds}$  del transistor en función de la tensión de GATE del jfet y de la tensión Drain-Source.

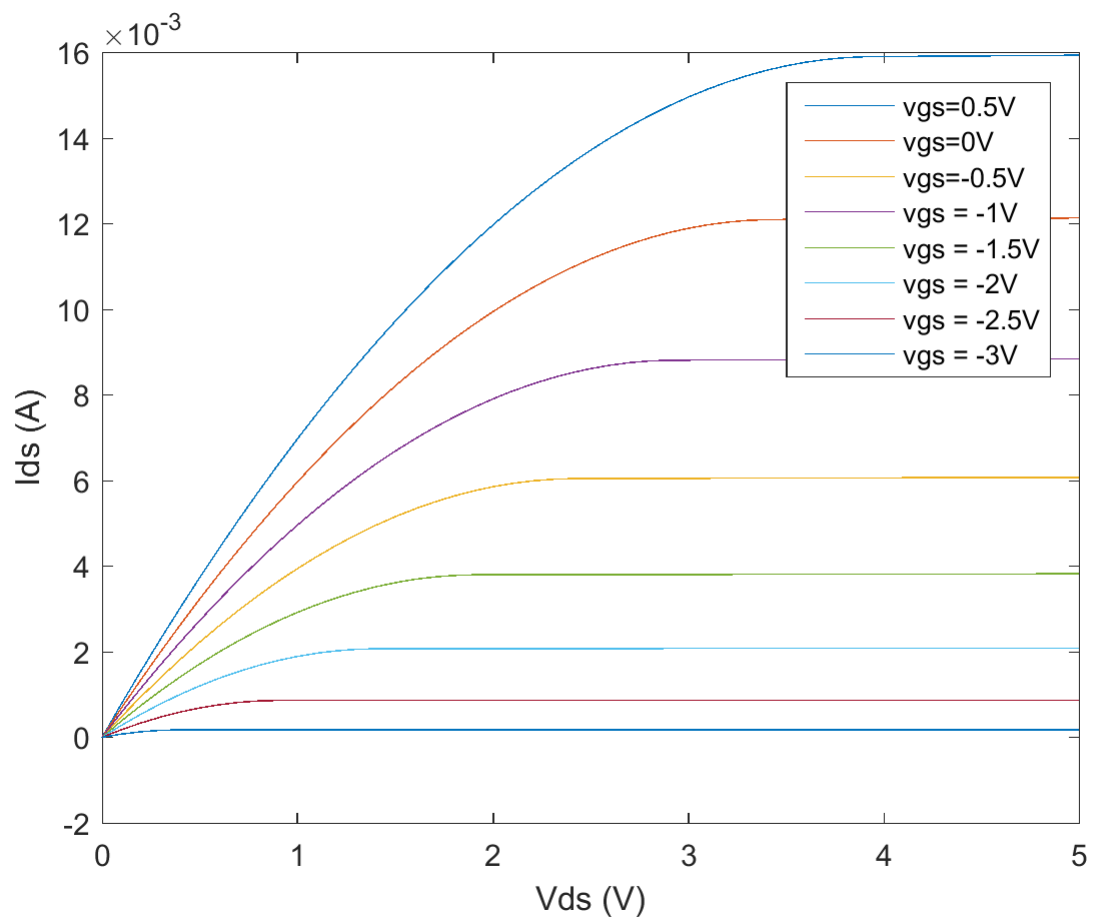


Figura 1.3: Curvas de corriente del jfet MPF102

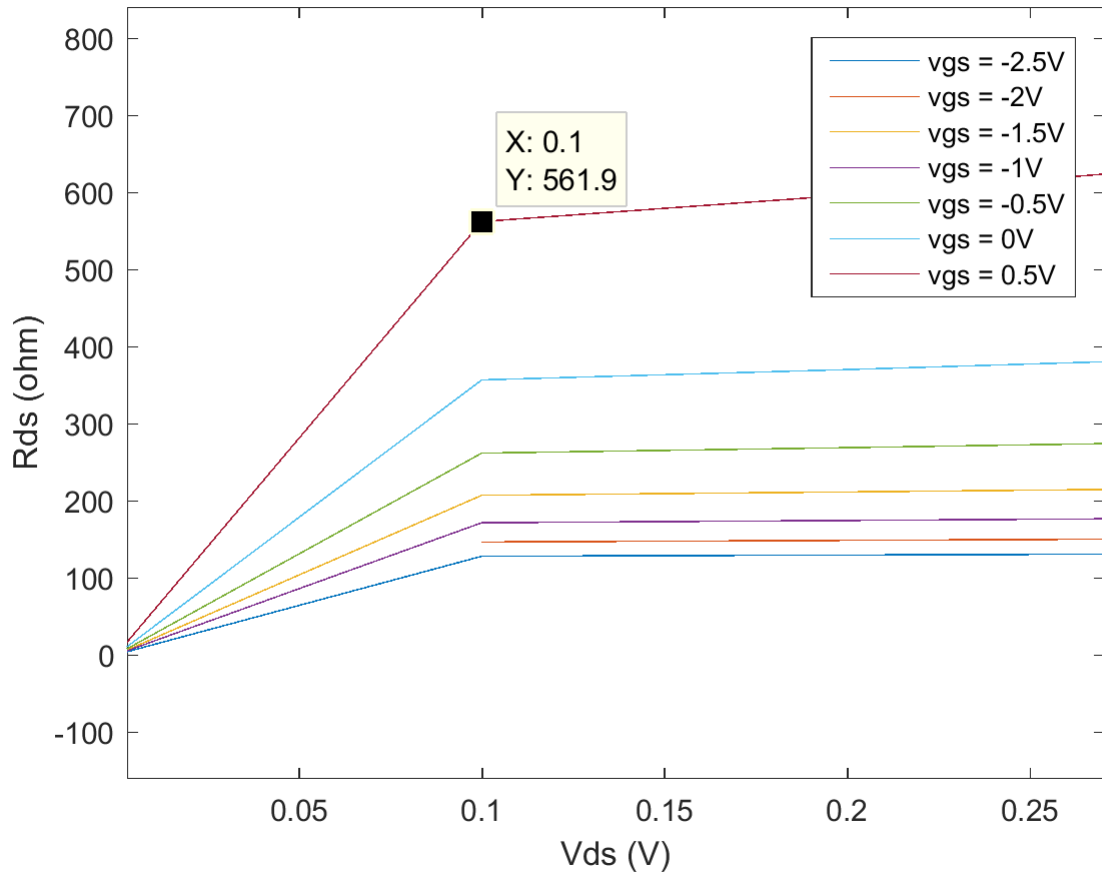


Figura 1.4: Curvas de resistencias del jfet MPF102

Se hace un enfoque en el rango -3V a -3.5V para  $V_{gs}$  porque se utilizará luego:



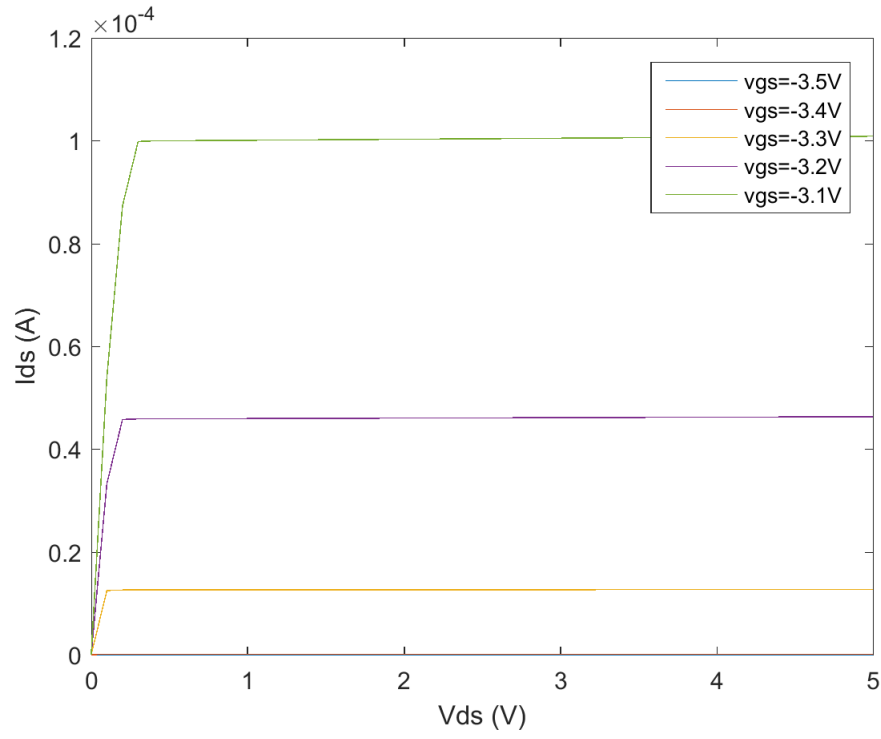


Figura 1.5: Curvas de corriente del jfet MPF102

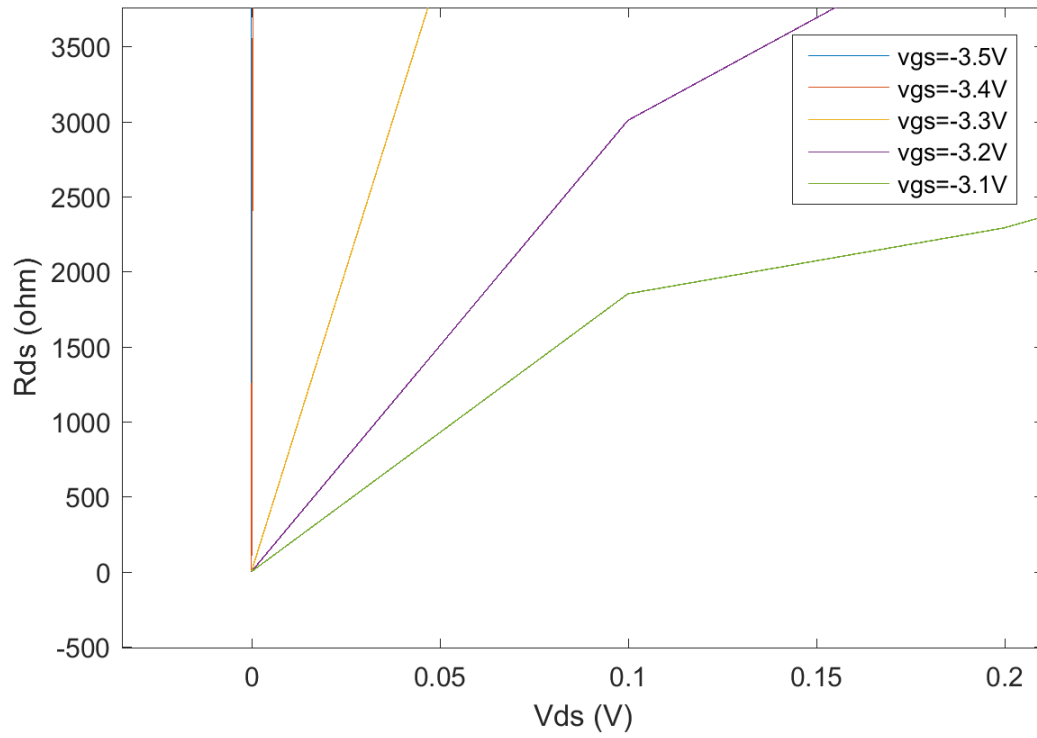


Figura 1.6: Curvas de resistencias del jfet MPF102

Como el p-channel tiene las tensiones invertidas con respecto al n-channel, se propone invertir a los diodos cuando

se utiliza un p-channel, de tal manera que la tensión comience a subir en la realimentación e inmediatamente active al transistor, que terminará invirtiendo la tensión inicial y así resultará en el mismo circuito anterior.

### 1.2.2 Control automático de Ganancia (CAG)

El control automático de ganancia pretende ajustar la ganancia de lazo a un valor exactamente unitario, evitando errores por tolerancias y resistencias agregadas en los capacitores no ideales y demás.

Para esto se divide al CAG en las siguientes secciones:

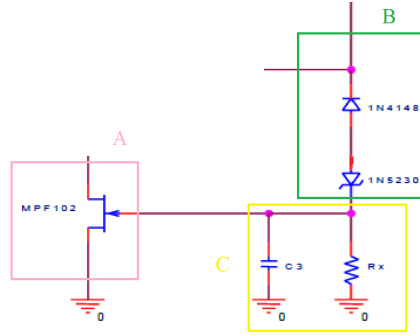


Figura 1.7: Secciones del CAG

1. *A*: Transistor como resistencia variable.
2. *B*: Switch on-off del transistor.
3. *C*: Controlador de respuesta en frecuencia para los diodos.

- Transistor como resistencia variable:

El transistor trabajará en su zona lineal como resistencia, alterando así la relación  $\frac{R_3}{R_4}$  y con ella la ganancia de lazo del circuito hasta que converga a la unidad por la frecuencia de oscilación, como se mencionó anteriormente. De las curvas anteriores, se observa entonces que la tensión Drain-Source del transistor por lo tanto variará poco, entre los 0 y 0.1V para que el transistor opere siempre en su zona lineal (tensión  $V_{ds}$  proporcional a  $I_{ds}$ , por lo que el transistor equivale a una resistencia).

Los valores de tensión en el GATE del transistor son los que regularán cuál curva se tomará, y por ende el valor de resistencia que adoptará el transistor, convirtiendo efectivamente al transistor en una resistencia controlada por tensión.

Observamos de aquí que la mayor resistencia será para  $V_{gs} = 0.5V$ , y la menor para tensiones  $V_{gs}$  negativas. Como el cambio de  $V_{gs}$  altera la curva que se utiliza, se hace notar que cambios abruptos de la tensión del GATE implicarán cambios abruptos en la resistencia del transistor, pudiendo así tener picos de alta pendiente en tensión y consecuentemente alinealidades no deseadas. Es por esto que se intentará mantener el cambio de  $V_{gs}$  lo más chico posible, a modo de cambiar el valor de resistencia dinámicamente pero no de forma demasiado abrupta.

- Switch on-off del transistor:

Si se hace un análisis incremental del cociente  $\frac{R_3}{R_4}$  a lo largo del tiempo, se requiere que el cociente al principio sea  $\frac{R_3}{R_4} > 2$  a modo tal de que el circuito comience a ganar rápido en tensión a la salida para así comenzar con la oscilación. Luego, al llegar a algún valor límite, el transistor deberá activarse como resistencia a modo tal de disminuir  $\frac{R_3}{R_4}$  de tal manera que  $\frac{R_3}{R_4} < 2$ . Estas diferencias con la relación  $\frac{R_3}{R_4} = 2$  deberán ser dispuestas de manera tal que eventualmente estas converjan al valor 2, cumpliéndose finalmente el criterio de Barkhausen.

Para lograr esto, se decide que con el transistor apagado (sin actuar como resistencia o con un valor de resistencia bajo),  $\frac{R_3}{R_4} > 2$ . El método de decisión de cuándo comenzará el transistor a jugar como resistencia lo definirán entonces los diodos del circuito:

En el momento en que la tensión obtenida supere un valor umbral en tensión definido por los diodos (4.7V del Zener + 0.7V del diodo = 5.4V), los diodos comenzarán a conducir, se cargarán entonces  $C_3$  y  $R_3$  y la tensión en Vgs por lo tanto cambiará de manera tal que se altere la relación  $\frac{R_3}{R_4}$  al aumentar la resistencia del transistor, de modo que  $\frac{R_3}{R_4 + R_t} < 2$ , donde  $R_t$  representa la resistencia dinámica del transistor.

Al ser el umbral de cambio definido por los diodos, la amplitud de la oscilación luego de transcurrir el tiempo de establecimiento estará directamente relacionada a este umbral. Es así como en la simulación se podrá observar que la tensión pico resultante será cercana a 5.4 V.

- Controlador de respuesta en frecuencia para los diodos:

Como los diodos tienen un comportamiento no lineal, el cambio de tensión en el GATE resultante de superar la tensión umbral será abrupto y agregará componentes en frecuencia al circuito, algo no deseado para un oscilador senoidal. Además, la resistencia del transistor luego de haberse establecido el circuito deberá tener valores muy precisos, de modo tal que  $\frac{R_3}{R_4 + R_{tFinal}} = 2$  exactamente, se requiere también que la tensión del GATE no varíe abruptamente. Aquí es donde entra en juego el capacitor  $C_3$ , que junto con  $R_x$  limitarán la respuesta en frecuencia al formar un filtro pasabajos con constante de tiempo de carga  $R_x \cdot C_3$  para el análisis transitorio. Como queremos que la variación de la tensión de GATE sea chica mientras el transistor está actuando como resistencia, pedimos que dicha constante de tiempo sea alta, por lo que valores altos para  $R_x$  y  $C_3$  cumplirán con el objetivo. Es importante destacar que si los valores no son lo suficientemente grandes, el circuito no oscilará por dos posibles motivos:

1. La carga acumulada en el capacitor y la resistencia no serán suficientes como para alterar Vgs de modo tal que se obtenga la resistencia deseada en el transistor.
2. El capacitor se descargará antes de transcurrido el tiempo necesario para lograr estabilizar la ganancia, de manera tal que el transistor variará su resistencia erráticamente, no pudiendo así estabilizarse para la frecuencia requerida.

### 1.2.3 Amplitud de la oscilación

Como se dijo previamente, la amplitud de oscilación está íntimamente relacionada con la caída en tensión de los diodos.

Dado que los diodos fijan un valor umbral de tensión a partir del cual comenzarán a conducir y así el transistor comenzará a actuar como resistencia, variando la ganancia de lazo, se espera que al incluir una resistencia entre los diodos variará la amplitud al demandar mayor tensión para que se cumpla este umbral de transición. Se corrobora esto con simulación.

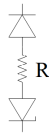


Figura 1.8: Circuito modificador de amplitud propuesto

Es así como introduciendo un preset entre diodos se podrá aumentar la amplitud de salida al retardar el punto en que el transistor llega al valor de resistencia estabilizador del circuito.

Introduciendo un preset entre los diodos se podrá lograr entonces aumentar la amplitud de la señal de oscilación resultante.

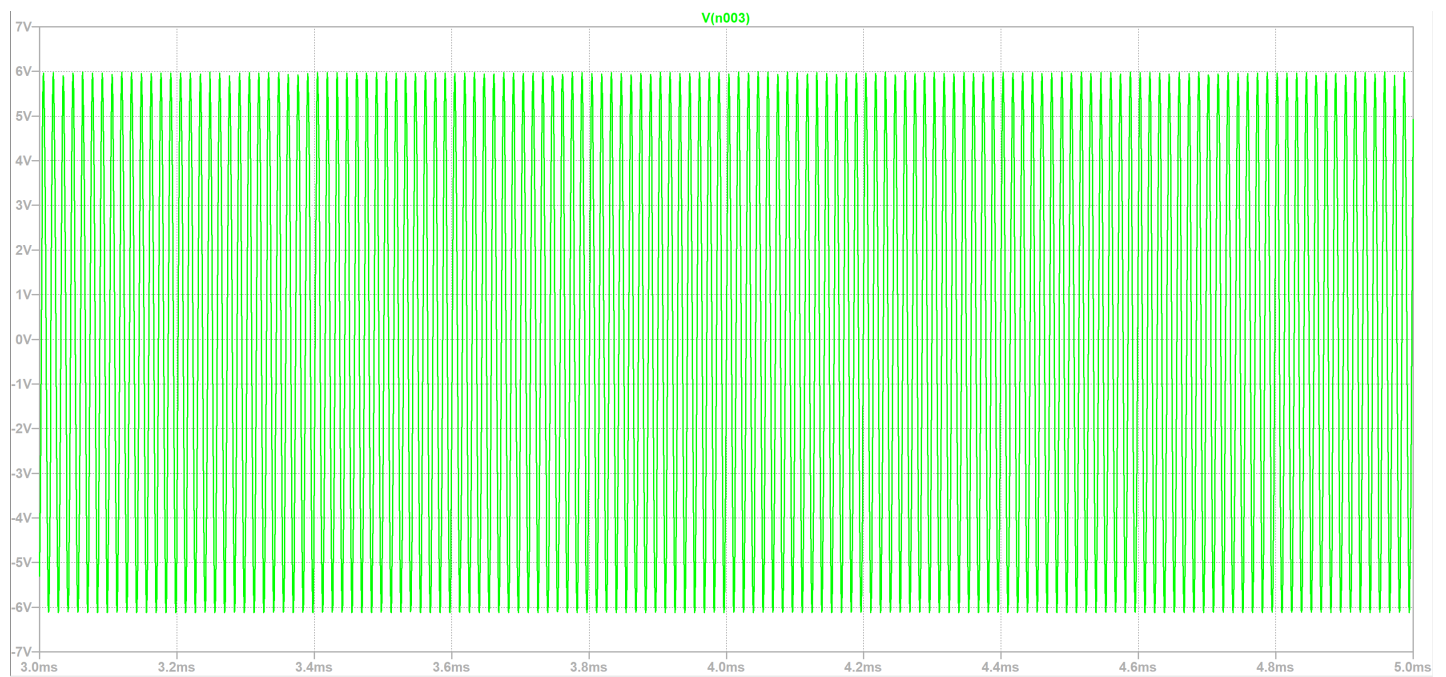


Figura 1.9: Amplitud 6V con  $R = 0k\Omega$

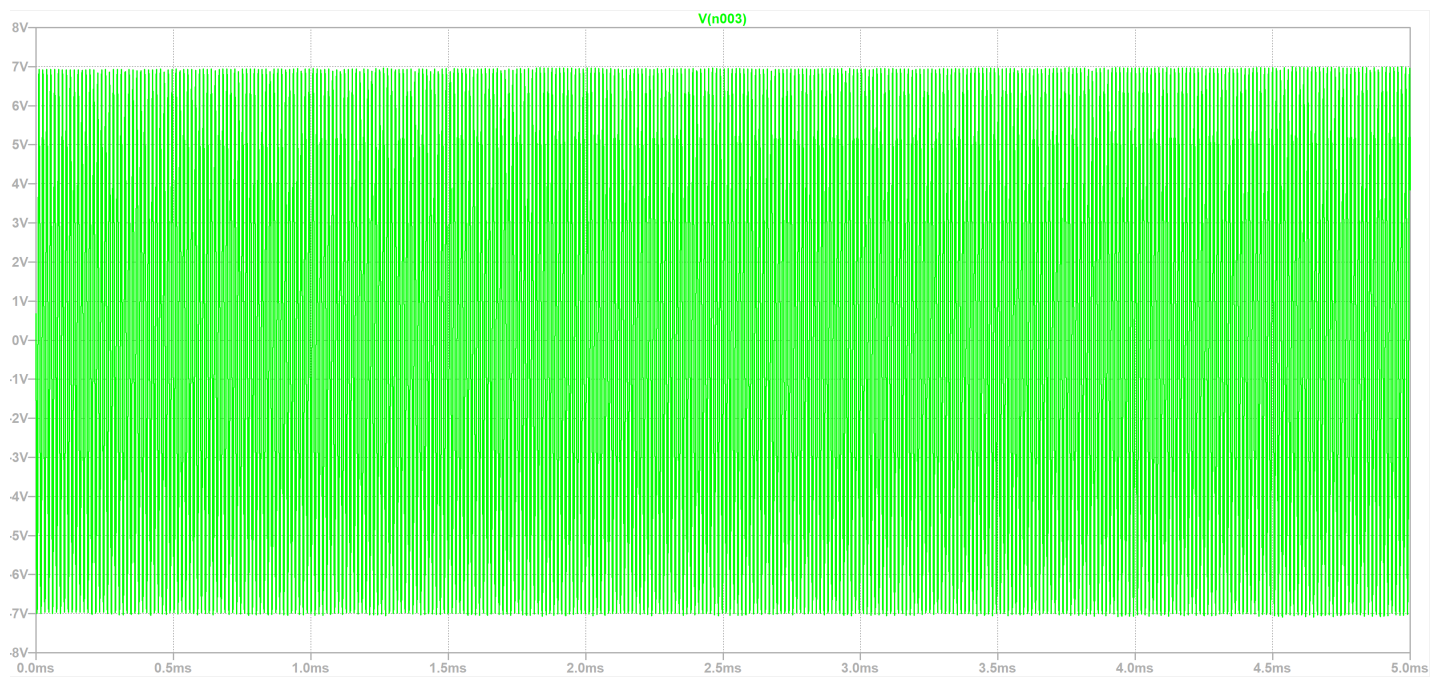


Figura 1.10: Amplitud 7V con  $R = 50k\Omega$

También se podría modificar la ganancia del circuito con un no inversor al final, es decir, agregando una etapa de ganancia regulable con un preset.

Otra solución consistiría en utilizar diodos de distintas tensiones.

## 1.2.4 Máxima frecuencia de oscilación

Limitada por el Slew Rate del opamp a elegir, su GBP y la respuesta en frecuencia del transistor.

Si bien no hay un máximo teórico para la frecuencia de oscilación, esta está limitada por los factores tecnológicos mencionados anteriormente.

A partir de simulaciones se buscó un máximo con los componentes ya elegidos (cuyos valores serán explicitados más adelante en el informe) y se descubrió que no se podía hacer oscilar al circuito a frecuencias mayores a 100kHz, o al menos esperando un tiempo razonable de establecimiento (se fijó el máximo en 1 segundo).

### Análisis de sensibilidades

$$\frac{\partial \beta(s)}{\partial c1} = \frac{c2 r2 s + 1}{c1 r1 s + c1 r2 s + c2 r2 s + c1 c2 r1 r2 s^2 + 1}$$

$$\frac{\partial \beta(s)}{\partial r1} = -\frac{r1 (c1 c2 r2 s^2 + c1 s)}{c1 c2 r1 r2 s^2 + (c1 r1 + c1 r2 + c2 r2) s + 1}$$

$$\frac{\partial \beta(s)}{\partial c2} = -\frac{c2 (c1 r1 r2 s^2 + r2 s)}{c1 c2 r1 r2 s^2 + (c1 r1 + c1 r2 + c2 r2) s + 1}$$

$$\frac{\partial \beta(s)}{\partial r2} = \frac{c1 r1 s + 1}{c1 r1 s + c1 r2 s + c2 r2 s + c1 c2 r1 r2 s^2 + 1}$$

Como resultado, se puede observar que el cambio en los componentes resultaría en un corrimiento de la frecuencia de corte del pasabandas, o en la deformación del pasabandas en un pasabajos. El primero cambiaría la frecuencia de oscilación mientras que el segundo agrega otras componentes en frecuencia al oscilador, aumentando su THD. Es por esto que se deberá utilizar un preset de calibración de frecuencia además de que los componentes tendrán que tener la menor tolerancia posible.

## 1.3 Elección de los componentes

Los componentes a utilizar serán resistencias SMD por las mejores tolerancias de estos componentes y capacitores multicapa por tener una mejor respuesta en frecuencia.

### 1.3.1 OPAMPS

Se buscó que el GBP sea lo más grande posible para interferir lo menos posible con la frecuencia de oscilación, aunque según el libro de la cátedra, se necesitaría un opamp de  $GBP \geq 2 \cdot \pi \cdot 43 \cdot 70kHz = 18.91Mhz$  para que este no interfiera, lo cual resulta prácticamente imposible y por eso se busca que interfiera lo menos posible, solucionando la diferencia entre la teoría y la práctica luego con un preset.

Se buscó también una alta impedancia de entrada para cumplir idealidades en la realimentación.

La impedancia de salida baja también fue tomada en cuenta para no cargar al circuito al que se conecte el generador.

Se intentó utilizar un Opamp con THD bajo para así no aumentar el THD simulado.

La tensión de alimentación también es importante porque define el rango de valores con el cual podré alimentar al oscilador para que este funcione, consiguiendo así mayor versatilidad a la hora de utilizarlo.

Además, se prestó atención al Slew Rate para que no interfiera con la senoidal de oscilación.

<i>Opamp</i>	<i>Z<sub>in</sub></i>	<i>Z<sub>out</sub></i>	<i>GBP</i>	<i>Avol</i>	<i>THD</i>	<i>Slew Rate</i>	<i>Vcc</i>
tl082	$10^{12}\Omega$	-	3Mhz	$200 \frac{V}{mv}$	<0.0003	$13 \frac{V}{\mu s}$	18V
tl072	$\approx 10^{12}\Omega$	-	3Mhz	$200 \frac{V}{mv}$	<0.0003	$13 \frac{V}{\mu s}$	15V
lm833	$2^{12}\Omega$	37 $\Omega$	16Mhz	$316 \frac{V}{mv}$	<0.0002	$7 \frac{V}{\mu s}$	36V
LM741	$2^6\Omega$	75 $\Omega$	1.5Mhz	$200 \frac{V}{mv}$	0.0006	$0.5 \frac{V}{\mu s}$	22V
LF353	$10^{12}\Omega$	-	4Mhz	$100 \frac{V}{mv}$	<0.0002	$13 \frac{V}{\mu s}$	18V

Se eligió al TL072 porque ya se había utilizado al TL082 previamente con resultados satisfactorios y no se contaba con este en el pañol. Sin embargo, haciendo un análisis profundo de la tabla se debería haber escogido al LM833 como el opamp a utilizar.

### 1.3.2 Componentes determinantes de la frecuencia de oscilación

Como se mencionó en la sección Análisis del subcircuito de realimentación, la frecuencia de corte del pasabandas de  $\beta(s)$  está determinada por  $f_0 = \frac{1}{2\pi \cdot C \cdot R}$ . Dado que la frecuencia del oscilador determinada por consigna es de 70kHz, si se fija a  $C = 1\text{nF}$ , la resistencia  $R$  deberá valer teóricamente 2273  $\Omega$  para el correcto funcionamiento del circuito. Sin embargo, por los problemas mencionados anteriormente producidos por el GBP limitado del opamp, se elige utilizar una resistencia de  $R_2 = 2.2k$  y un preset en donde se sitúa la resistencia  $R_1$  en el circuito. Este preset se pretende que pueda variar entre 2k $\Omega$  y 3k $\Omega$  con suficiente precisión como para ajustar correctamente la frecuencia, por lo que se eligió un preset de 5k $\Omega$  para cubrir todos los casos.

### 1.3.3 Componentes para el CAG

El transistor MPF102, el diodo 1N4148 y el diodo Zener 1N5230 están determinados por consigna. Sin embargo, en pañol no se contaba con el diodo Zener requerido, por lo que se utilizó el diodo DZ4V7-05 que sí brindaba el pañol. Este último es un diodo Zener de 4.7V.

Como el diodo Zener junto al común determinarán la tensión a la cual se activará el control de ganancia, con el transistor funcionando como resistencia. Es por esto que se espera que el control se active en una tensión cercana a los 5.4 V y que la onda sinusoidal resultante del oscilador por ende tendrá una tensión pico algo superior a 5.5V.

Para decidir los valores de las resistencias, se pide que la variación en la relación  $\frac{R_3}{R_4}$  sea simétrica con respecto a 2 para las oscilaciones de la tensión en el gate del transistor. Esto se pide así para que la relación converja a 2 luego de un cierto tiempo de establecimiento. Observando las curvas de resistencia para el transistor, se aprecia una resistencia de 0.54k $\Omega$  para una tensión de gate de 0.5V. Como se sabe que recién conectado el circuito se apreciará la oscilación más grande de todas y el transistor por ende tendrá su valor más alto de resistencia, se utiliza este valor para las cuentas iniciales que determinarán los -valores de  $R_3$  y  $R_4$ .

Se plantea entonces el siguiente sistema de ecuaciones, teniendo en cuenta una variación simétrica de 0.1 V y llamando a la resistencia agregada del transistor  $R_t$ :

$$\begin{cases} \frac{R_3}{R_4} = 2.1 \\ \frac{R_3}{R_4 + R_t} = 1.9 \end{cases} \quad (1.1)$$

Entonces, usando  $R_t = 0.54k\Omega$ , llegamos a  $R_4 = 51.3k\Omega$  y a  $R_3 = 107.73k\Omega$ . Estos valores luego serán modificados al simular, pero se espera que se acerquen a los teóricos calculados de la manera predicha anteriormente.

Luego de la simulación se llega a la conclusión que  $R_4 = 51k\Omega$  y  $R_3 = 106k\Omega$ , que será implementada mediante una combinación serie de resistencias. Como se dijo en la sección Control automático de Ganancia (CAG), el capacitor en paralelo con la resistencia del CAG son componentes clave para determinar el correcto funcionamiento del CAG al necesitar que el tiempo en que se descargue el capacitor sea lo suficientemente lento como para que el capacitor se cargue y se descargue en un ciclo de onda, manteniéndose constante la mayor parte del tiempo para lograr así mantener durante ese período a la resistencia del transistor en el valor de convergencia, y así se busca que el factor de tiempo RC sea grande. Se determina por lo tanto que  $R_x = 1M\Omega$  y  $C_3 = 1\mu F$ . El diagrama de polos y ceros teórico con la resistencia del transistor nula es:

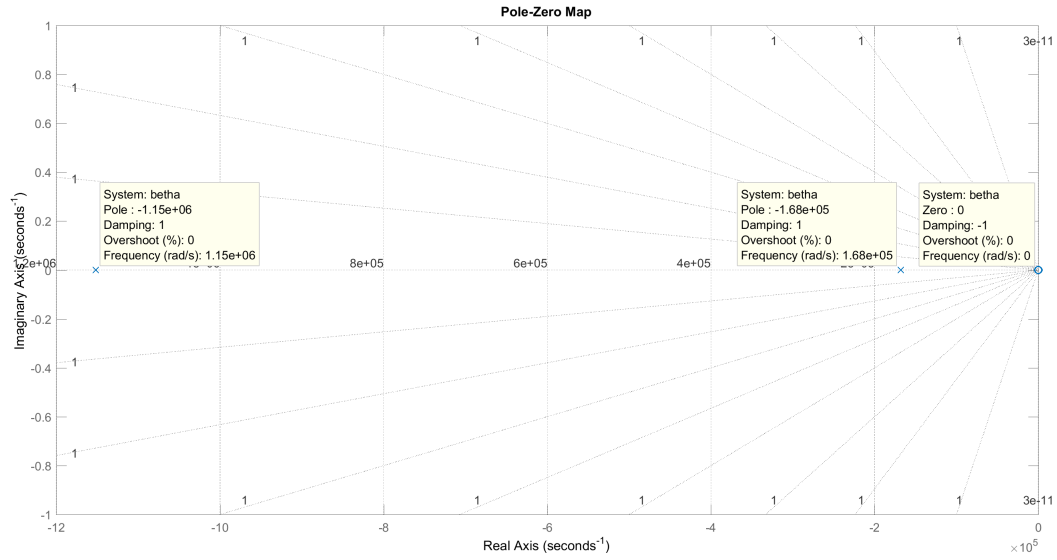


Figura 1.11: Polos y ceros para la ganancia de lazo abierto para resistencia nula del transistor

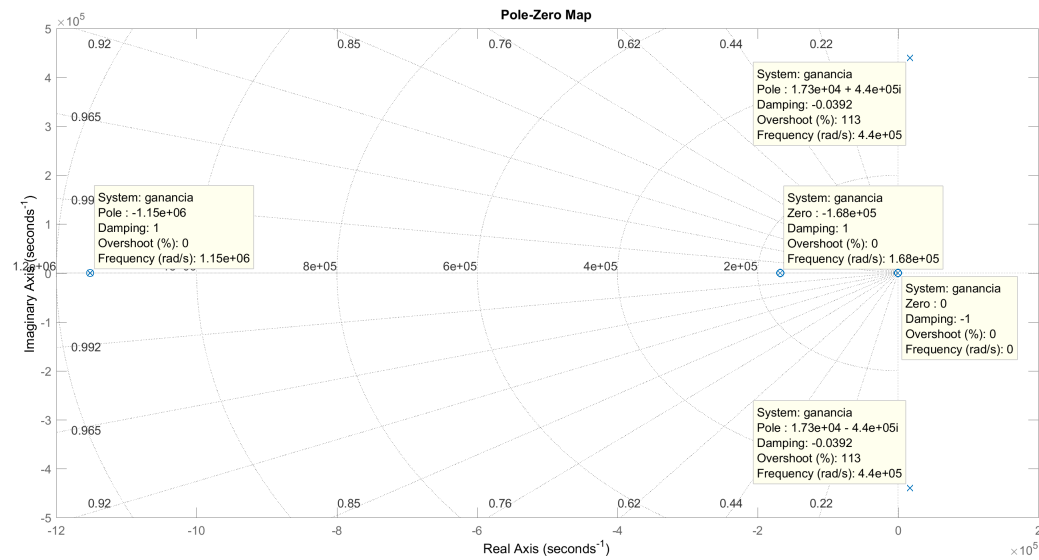


Figura 1.12: Polos y ceros para la ganancia completa del sistema, lazo cerrado.

Se muestra el diagrama de polos y ceros para cuando el transistor llega a su valor final de resistencia, es decir, cuando el circuito oscila. Deben notarse las singularidades en el eje imaginario.

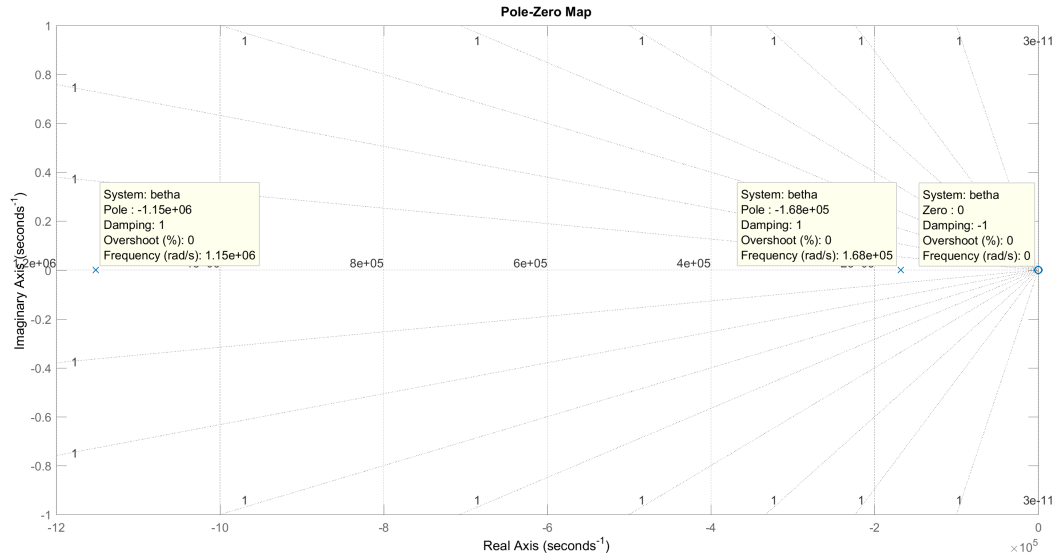


Figura 1.13: Polos y ceros para la ganancia de lazo abierto. Resistencia del transistor ya establecida, cumpliendo Barkhausen.

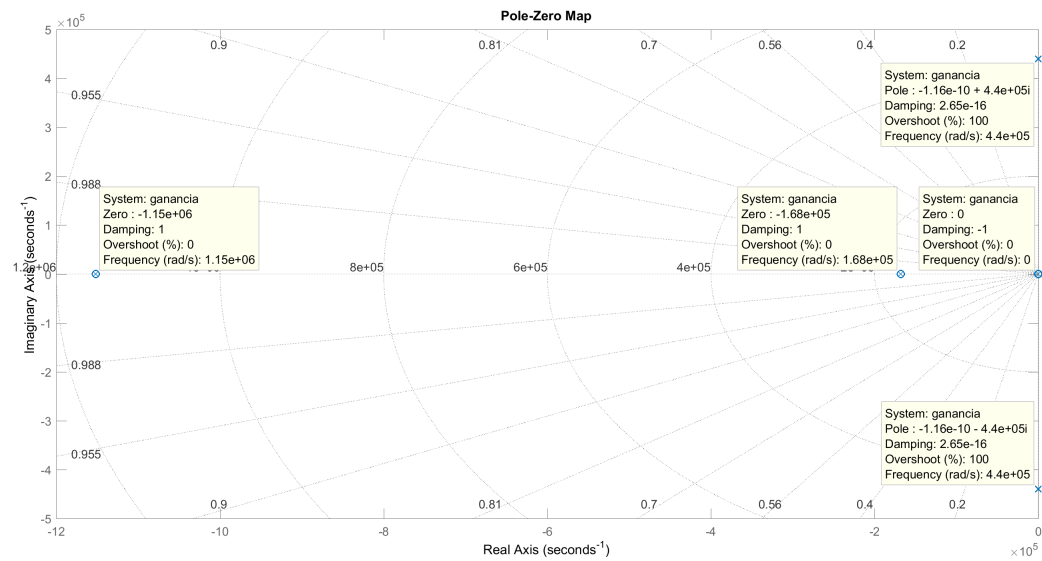


Figura 1.14: Polos y ceros para la ganancia completa del sistema. Resistencia del transistor ya establecida, cumpliendo Barkhausen.

## 1.4 Simulación

### 1.4.1 Distorsión Armónica

El oscilador no dará señales senoidales completamente puras o ideales. Esto quiere decir que la señal resultante no tendrá componentes en una única frecuencia (la de oscilación, 70kHz) sino que habrá potencia perdida en otras frecuencias. Esta pérdida de potencia estará distribuida principalmente en los armónicos de la frecuencia fundamental.



Es por esto que una medida bastante fiel de qué tan "bueno" es un oscilador es el THD (Total Harmonic Distortion), que compara la potencia del armónico fundamental contra la potencia total del oscilador bajo la fórmula  $THD = \frac{P_{armonicos}}{P_{total}}$ , donde  $P_{total}$  es la suma de las potencias de todos los armónicos incluyendo a la frecuencia de oscilación y  $P_{armonicos}$  es la potencia de todos los armónicos menos la de la frecuencia de oscilación.

Así, al multiplicar por 100 al THD, este da un porcentaje de pérdida de potencia en frecuencias que no son de interés.

Se utilizó el LTSPICE para simular la distorsión armónica del circuito propuesto con los valores de los componentes ya fijados.



Figura 1.15: FFT en LTSPICE del oscilador armado

De este gráfico, con el cursor, se obtuvo la siguiente tabla de datos:

$frecuencia(kHz)$	Potencia(dB)
70.2	10.03
140.3	-28.15
210.5	-32.5
280.6	-49.17
350.8	-41.5
420	-44.33
491.1	-56,06
561,5	-49,5
631.45	-56.89
701.59	-57.09

Usando la fórmula previamente mencionada para medir el THD, se consiguió un

$$THD_{simulado} = 0.027$$

### 1.4.2 Tensiones de alimentación

Si  $V_{cc}$  es la tensión con la que se alimenta al opamp, se requiere una tensión de alimentación que no sature a la hora de generar la señal. Es por esto que se requiere  $V_{cc}$  supere con un margen lo suficientemente grande a la tensión pico del generador. Es así como se decide que  $V_{cc}$  estará entre los valores 7V y 15V para el correcto funcionamiento del oscilador.

### 1.4.3 Tensión y resistencias del transistor en estacionario

Dados los valores de resistencias elegidos, como se espera que la relación  $\frac{R_3}{R_4 + R_{tFinal}} = 2$  luego de acabado un cierto tiempo de establecimiento, entonces como  $R_3 = 106k\Omega$  y  $R_4 = 51k\Omega$ ,  $R_{tFinal} = 2k\Omega$ . Esto se puede observar en la simulación:

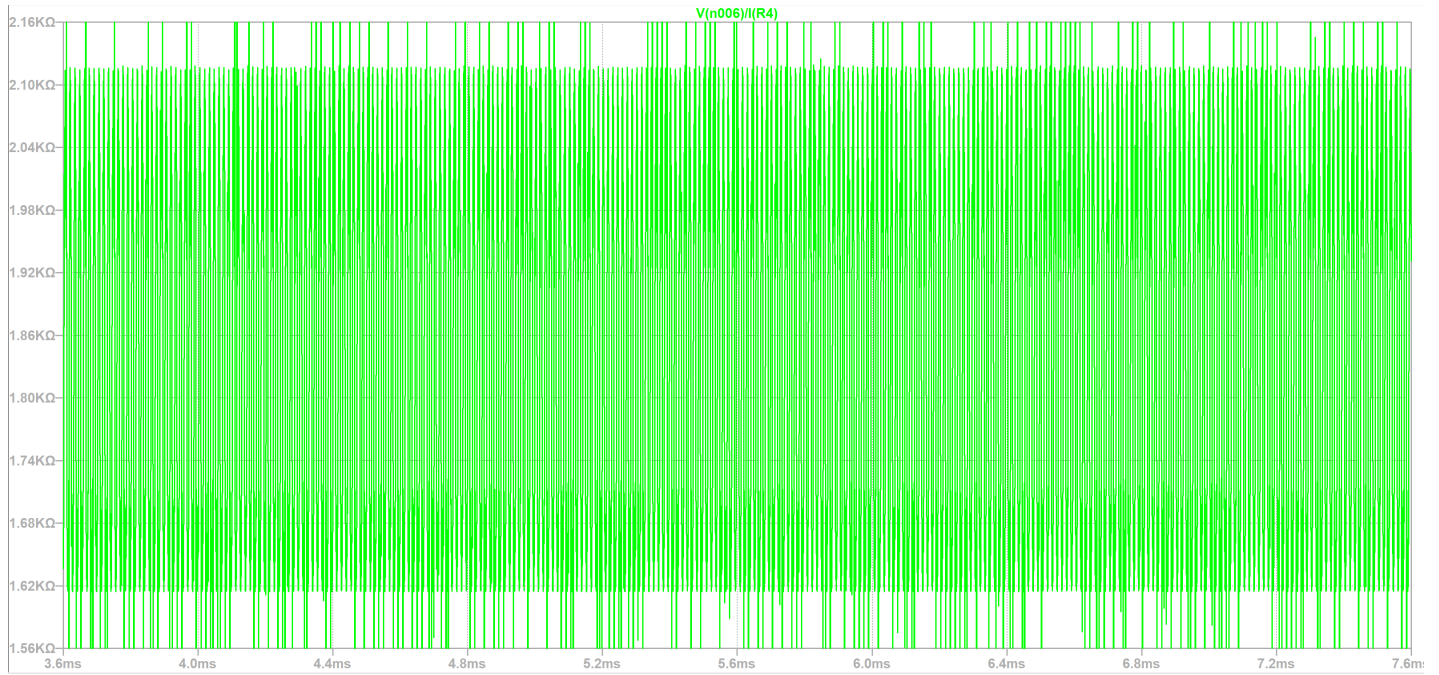


Figura 1.16: Resistencia del transistor en estacionario

donde los valores de resistencia oscilan alrededor de los  $2k\Omega$ .

Además, al fijar el valor de resistencia del transistor también se tiene que fijar el valor de tensión del GATE, por lo que se espera que oscile poco entre un valor fijo. Para determinar el valor se observan las curvas simuladas, en la subsección Transistor JFET y curvas y se recuerda que pedimos dos condiciones para que se pueda considerar a la curva como aquella representativa en estado estacionario:

1. La tensión  $V_{ds}$  no podrá superar los 0.1V y aún así deberá llegar el transistor a la resistencia de  $2k\Omega$  necesaria en tiempo estacionario. Esto es así porque a partir de los 0.1V comienza el comportamiento no lineal para el transistor.
2. El cambio de resistencia no tendrá que ser abrupto con respecto a la tensión  $V_{ds}$ , porque eso implicaría comportamiento erráticos en la tensión y en la corriente que podría alterar al oscilador.

Vemos de aquí que las dos curvas que cumplen con estas condiciones son las de  $V_{gs} = -3.1V$  y  $-3.2V$ , por lo que se descubre que el valor de oscilación para la tensión de GATE estará entonces centrado en algún valor en el medio de estos dos, cercano a  $-3.15V$ .

Se confirma esta teoría con la simulación:

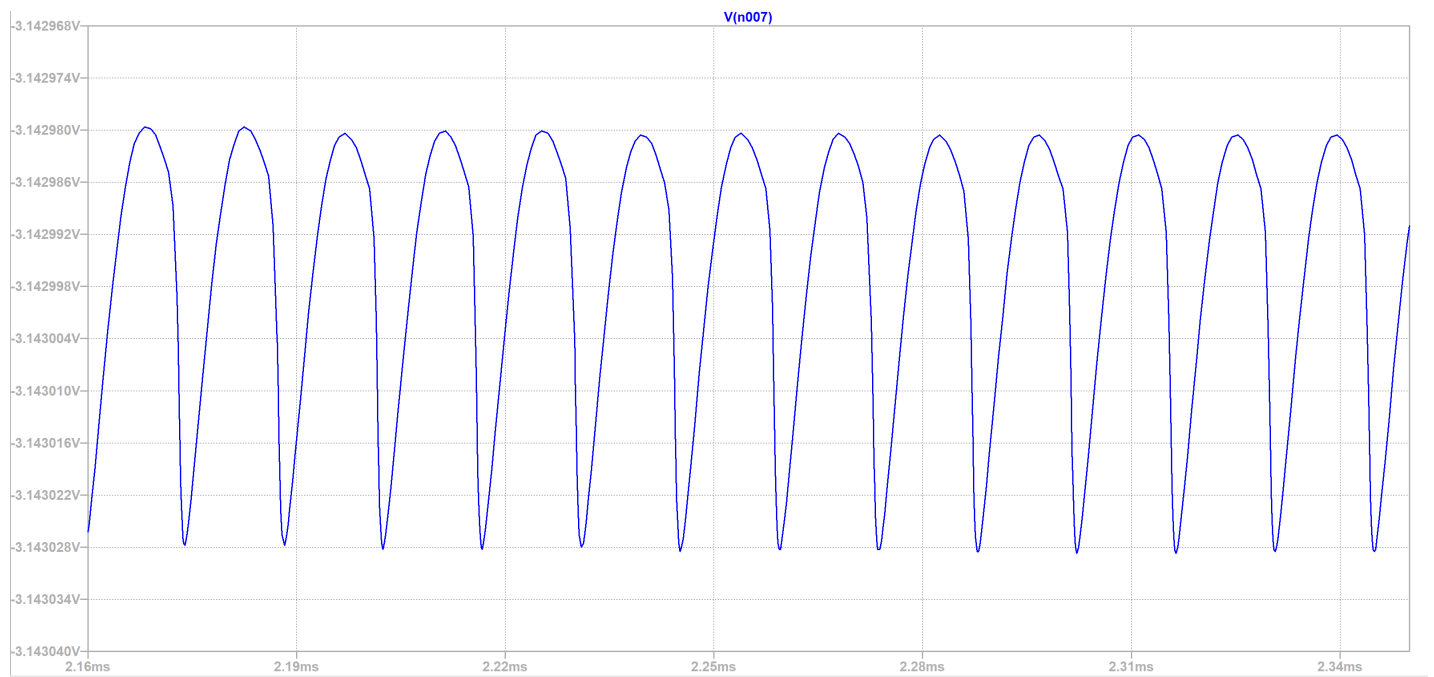


Figura 1.17: Valor central para VGS en estado estacionario

## 1.5 Mediciones

### 1.5.1 Respuesta en tiempo

La oscilación resultante observada en el osciloscopio, con los presets ya ajustados fue:

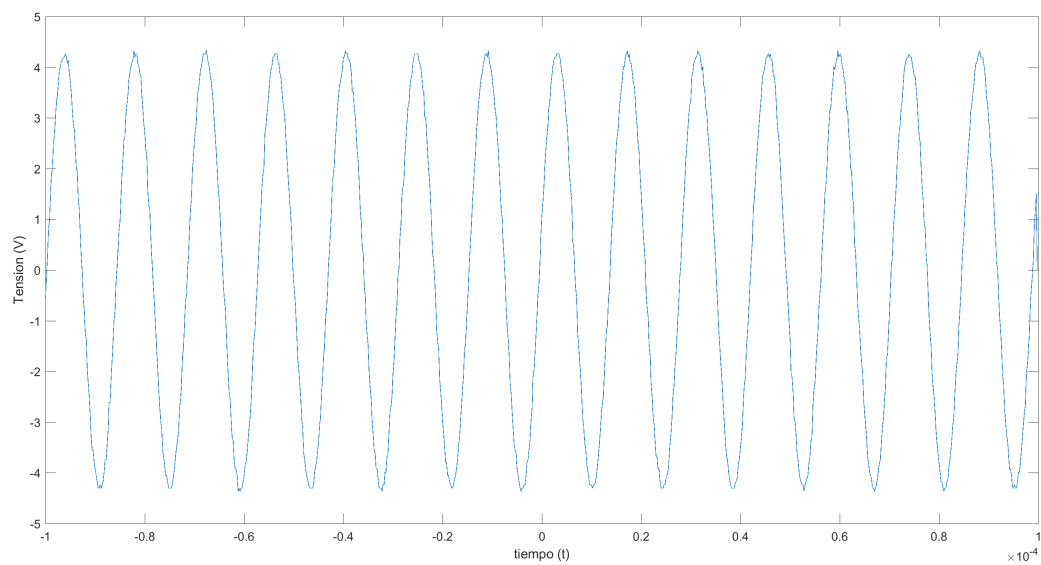


Figura 1.18: Oscilación resultante con el oscilador de Wien ya implementado

Que arrojó una frecuencia de 70.2kHz, con una tensión pico de aproximadamente 4.2V.

### 1.5.2 Distorsión Armónica

Se utilizó el osciloscopio para observar el espectro en frecuencia de la señal generada. Se utilizó entonces la función FFT, configurada en Blackman Harris, con un scope de 1Mhz. Se observó entonces el siguiente espectro:

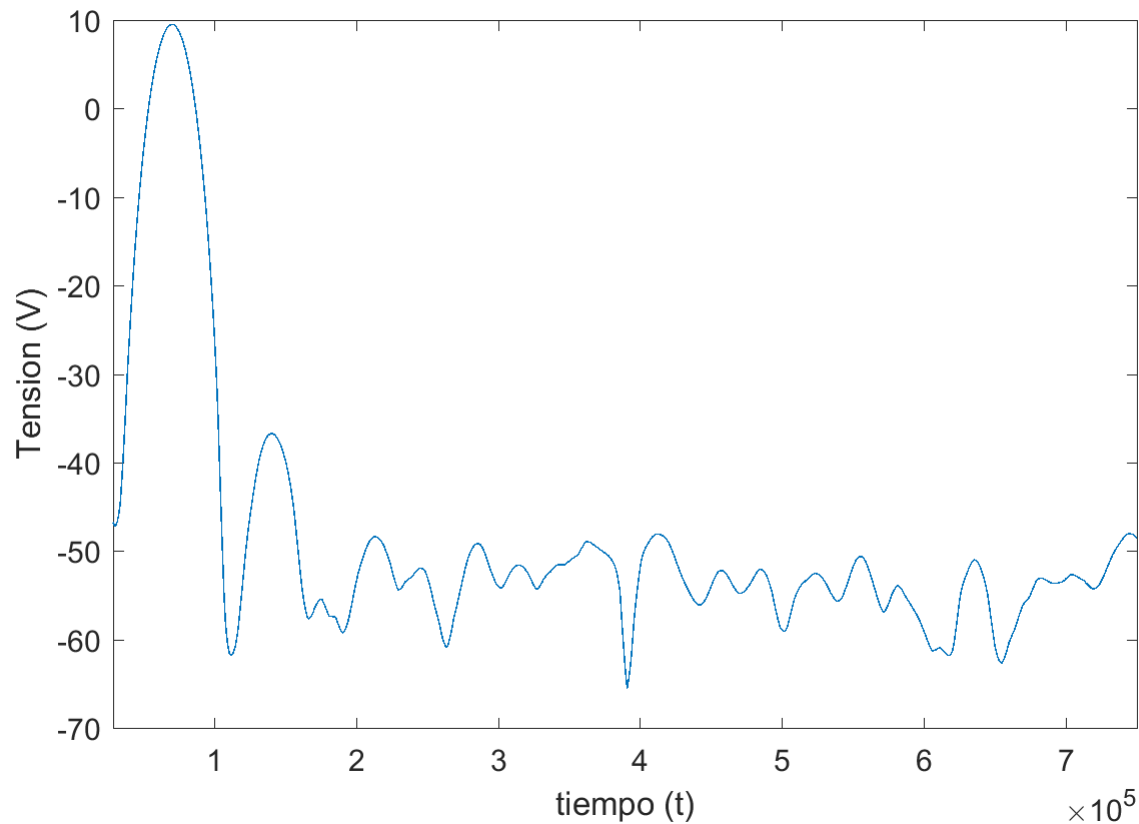


Figura 1.19: Espectro de la señal incluyendo 10 armónicos

Del cual se obtuvo la siguiente tabla de datos para obtener el THD de la señal generada, utilizando la fórmula  $THD = \frac{P_{armonicos}}{P_{total}}$ , donde P es la potencia calculada con la FFT para determinada frecuencia:

frecuencia(kHz)	Potencia(dB)
70.2	10.03
140.3	-28.15
210.5	-32.5
280.6	-49.17
350.8	-41.5
420	-44.33
491.1	-56,06
561,5	-49,5
631.45	-56.89
701.59	-57.09

## Ejercicio 2

# PLL

Un PLL es un circuito que permite generar una señal de salida con la misma frecuencia que la señal de entrada. Esta sincronización se mantiene incluso con ruido en la entrada o con variaciones en la frecuencia de entrada dentro de cierto rango.

### 2.1 Funcionamiento

El PLL es un sistema realimentado en el cual se muestrea fase. Se dice que está enganchado cuando la frecuencia de la entrada es la misma que la de la salida del VCO.

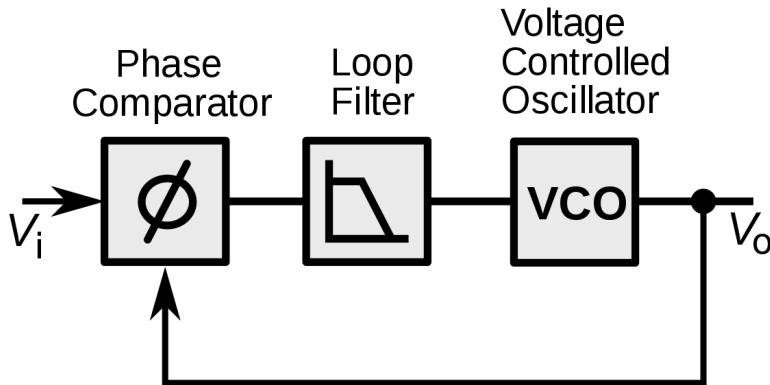


Figura 2.1: Configuración básica de un PLL

#### 2.1.1 Componentes

##### Comparador de fase

El comparador de fase genera una señal de salida ( $v_E$ , o señal de error) cuyo valor medio es proporcional a la diferencia de fase entre dos señales de entrada. Si  $K_D$  es la ganancia del detector, se obtiene la expresión del valor medio de la salida:

$$\text{valor medio } v_E = K_D \cdot \Delta\phi \quad (2.1)$$

Cuando las dos entradas tienen la misma frecuencia constante, la salida del comparador también es constante dado que  $\Delta\phi$  no varía.

The oscilloscope displays four waveforms labeled 1, 2, 3, and 4. The top status bar indicates a 5.00V scale for all channels. The bottom status bar shows the frequency for channel 4 is 80.0kHz and the peak-to-peak voltage is 15.3V. Waveform 4 is a square wave, while waveforms 1, 2, and 3 are more complex digital signals.

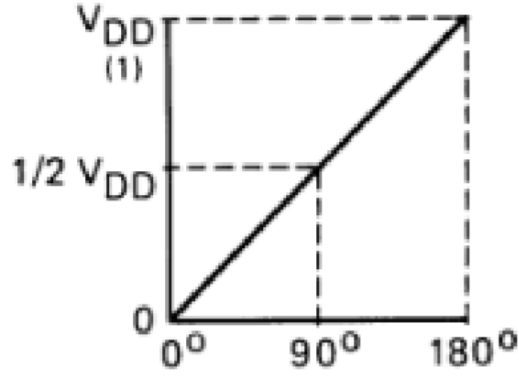


Figura 2.4: Relación entre el desfase y el valor medio de la tensión de salida

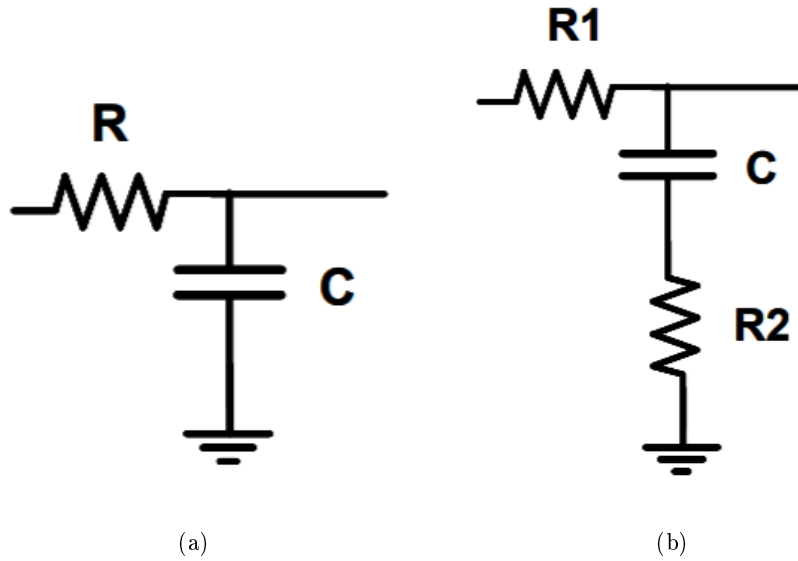


Figura 2.3: Esquemático de los filtros del circuito

Transferencia RC:

$$H(s) = \frac{1}{1 + sRC}$$

Transferencia RRC:

$$H(s) = \frac{1 + sR_1C}{1 + s(R_1 + R_2)C}$$

### 2.1.2 En enganche

Mientras mayor sea la frecuencia a la cual esté funcionado enganchado el PLL, mayor va a ser la tensión necesaria a la entrada del VCO para poder generar dicha frecuencia. En consecuencia, mayor va a tener que ser el duty cycle de la salida del comparador. Se puede concluir, como muestra la figura 2.4, que mientras mayor sea la frecuencia, mayor va a ser el desfase necesario para mantener el enganche. Se produce un desenganche cuando para mantener la frecuencia de la entrada el VCO necesita una tensión que no puede ser alcanzada or el comparador ni siquiera con un desfase de  $180^\circ$

### 2.1.3 Características de los diferentes filtros

#### Respuesta al escalón de tensión

El filtro RRC tiene un tiempo de establecimiento menor que el RC. Como consecuencia, si se entra con una cuadrada de la misma frecuencia, la salida del RC va a estar más acotada en amplitud que la del RRC. Esto es evidente en las respuestas al escalón de frecuencia (figura 2.5).

#### Respuesta al escalón de frecuencia, cálculo de Q y del tiempo de establecimiento

Para la demodulación FM es de interés la transferencia entre la frecuencia de la moduladora y la tensión de entrada de VCO. En la figura 2.5 se muestra la tensión en la entrada del VCO ante un escalón de frecuencia moduladora en la entrada (la portadora se mantiene fija en la  $f_0$  correspondiente al filtro). En ambos casos se verificó que no se perdiera el enganche luego del salto.

Debido a bajos tiempos de establecimiento hacia la respuesta al escalón de tensión, la respuesta al escalón de frecuencia es un banda de una ancho fijo y no una línea. En todos los casos que se deban tomar valores de las mediciones, se toma el promedio lineal entre el máximo y el mínimo.

$$OS = \frac{V_{max} - V_{final}}{V_{final}}$$
$$\zeta = \frac{-\ln(OS)}{\sqrt{\pi^2 + \ln^2(OS)}}$$
$$Q = \frac{1}{2\zeta}$$

	OS	$\zeta$	Q	T
RC	0.76	0.08	5.74	2.75 ms
RRC	0.45	0.24	2.05	100 $\mu$ s

Tabla 2.1:

OS: overshoot

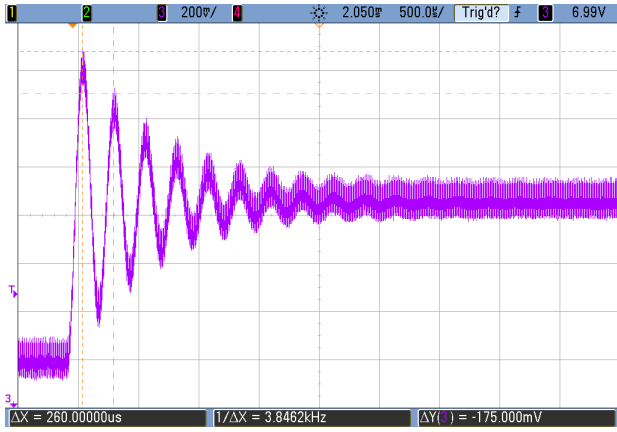
$\zeta$ : factor de amortiguamiento

Q: factor de calidad

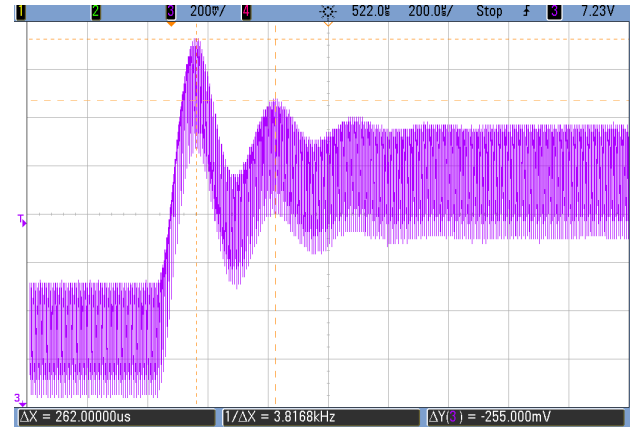
T: tiempo de establecimiento al 2%

Se tendría más precisión en las mediciones anteriores si se hubiera tomado una medición con más cercanía o si se hubieran posicionado convenientemente los cursores.





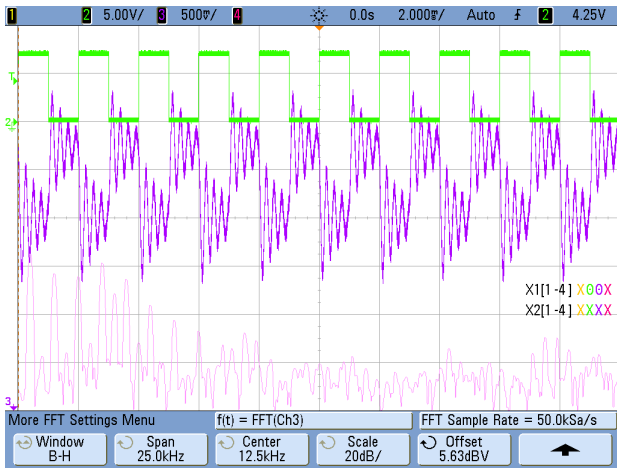
(a) Filtro RC. Salto de frecuencia: 69KHz a 75KHz



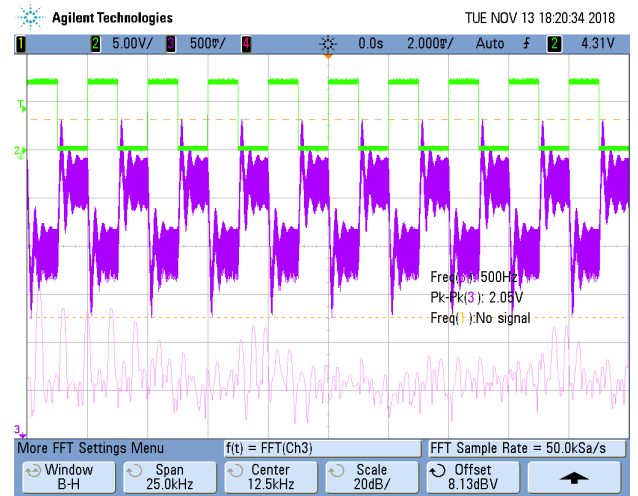
(b) Filtro RRC. Salto de frecuencia: 70KHz a 76KHz

Figura 2.5: Respuesta al escalón de la entrada del VCO con diferentes filtros de lazo. En ambos casos se verificó que la entrada y la salida estuvieran enganchadas antes y después del salto. La portadora usada fue  $f_0$ .

Para ambos filtros se observa una respuesta subamortiguada con el mismo pseudoperíodo  $f' = 3.8KHz$ . El filtro RC tarda más tiempo en establecerse que el RRC. Esto es favorable para ciertas aplicaciones, como por ejemplo para demodular señales FM con saltos, como se observa en la figura 2.8. El RRC reproduce una copia mas cercana a la cuadrada debido a su menor tiempo de establecimiento. Sin embargo, tanto en el dominio del tiempo (comparando las dos señales de la figura 2.6) como en el dominio de la frecuencia (comparando las FFT de las figuras 2.6b y 2.8a), se observa que hay considerables diferencias.



(a) Filtro RC



(b) Filtro RRC

Figura 2.6: Comparación de la demodulación FM de una señal moduladora cuadrada de 500Hz con distintos filtros. En verde la señal moduladora, en violeta la señal demodulada.

### Rangos de enganche y de captura

	Rango captura	Rango enganche	$f_0$
sin filtro	5KHz a 98KHz	5KHz a 98KHz	
RC	61KHz a 72KHz	5KHz a 98KHz	67KHz
RRC	56KHz a 79KHz	5KHz a 98KHz	71KHz

Tabla 2.2:  $f_0$  y rangos de captura y enganche medidos.

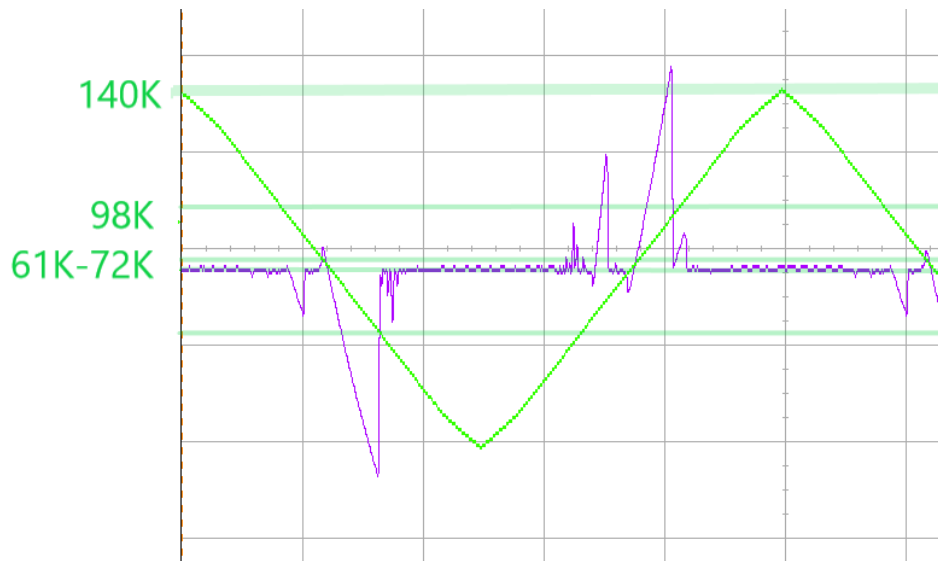


Figura 2.7: Medición del rango de captura y de enganche del pll con el filtro RRC en el tiempo. En verde la frecuencia de la modulante, en violeta la entrada del VCO. Para mayor claridad en el gráfico, se usó el osciloscopio en modo high-resolution, lo que elimino el ripple de la entrada del VCO.

El rango de enganche se mantiene constante en todos los filtros, pero la captura se facilita al usar el RRC por sobre el RC.

En la figura 2.7 se observa en verde la variación en el tiempo de la frecuencia de entrada desde 0 hasta 140KHz, y la variación en el valor medio del duty cycle. Cuando se encuentra en enganche, el duty aumenta o disminuye con la frecuencia. Esto sucede en los dos picos mayores (tanto ascendentes como descendentes). Se puede observar la diferencia entre el rango de enganche y de captura: si bien cuando aumenta la frecuencia el enganche se mantiene hasta los 98KHz, cuando se desengancha y disminuye, no se captura hasta los 72KHz aproximadamente. Lo mismo sucede si se disminuye la frecuencia hasta el desenganche.

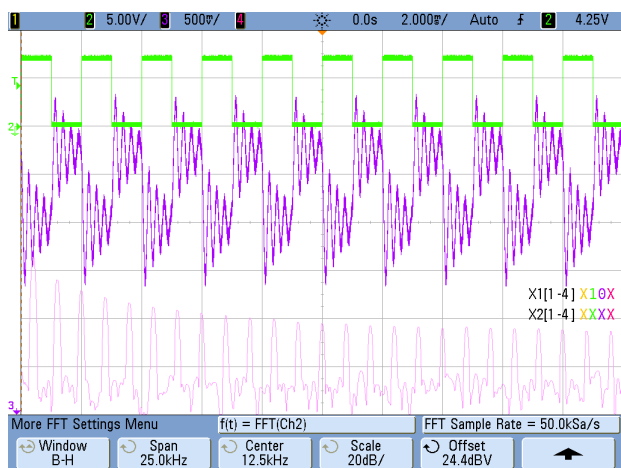
Los picos secundarios observados suceden cuando el PLL se engancha a armónicos de la frecuencia de entrada ya que se está usando el comparador XOR.

## 2.2 Aplicaciones

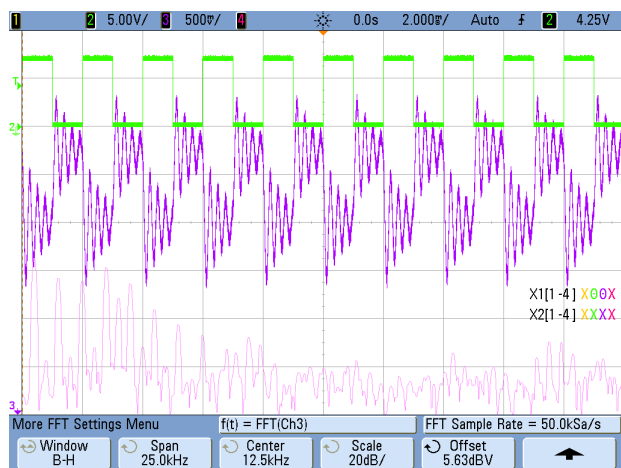
### 2.2.1 Uso como demodulador de FM

Se utilizó el circuito para demodular señales FM. La portadora es siempre una frecuencia dentro del rango de enganche, mientras que la moduladora es una frecuencia menor a la portadora que puede estar fuera del rango de enganche, como por ejemplo en la figura 2.8.

Se observa en las figuras 2.10 y 2.11 que la demodulación mantiene la frecuencia aunque no puede mantener la forma de la onda.

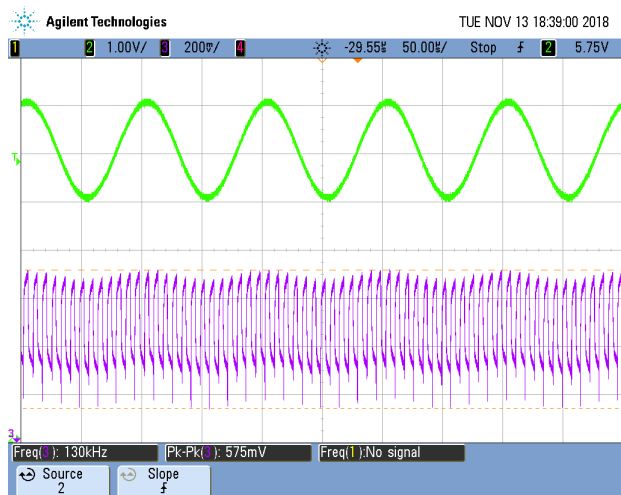


(a) FFT de la señal del generador

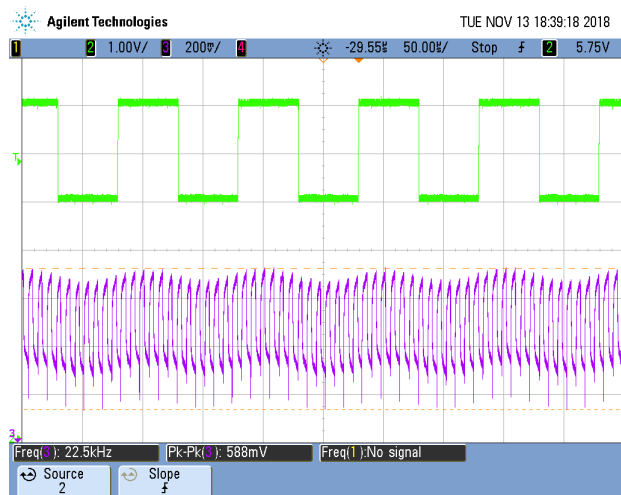


(b) FFT de la señal demodulada

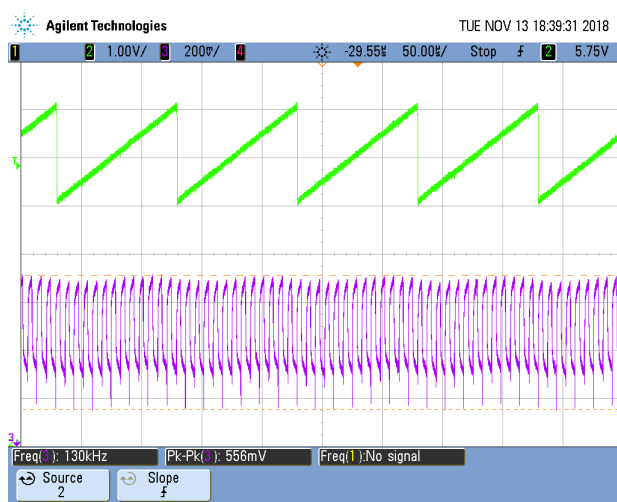
Figura 2.8: Comparación de las FFT de la demodulación y del generador de una moduladora de 500Hz. En verde la señal moduladora, en violeta la señal demodulada, y en rosa la FFT.



(a)



(b)



(c)

Figura 2.9: Demodulación FM con el filtro RC a 10KHz. Moduladora en verde, demodulada en violeta.

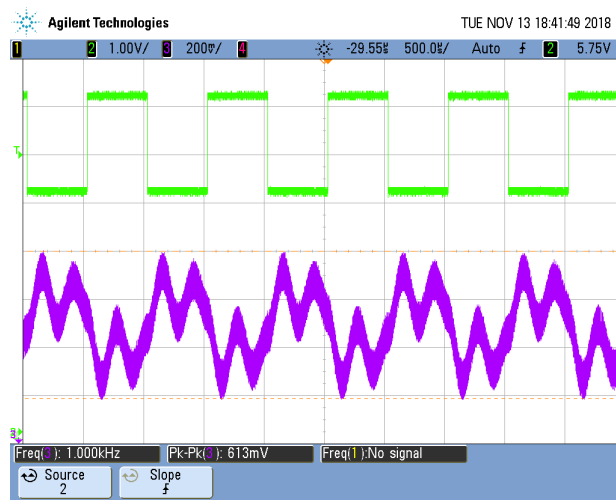
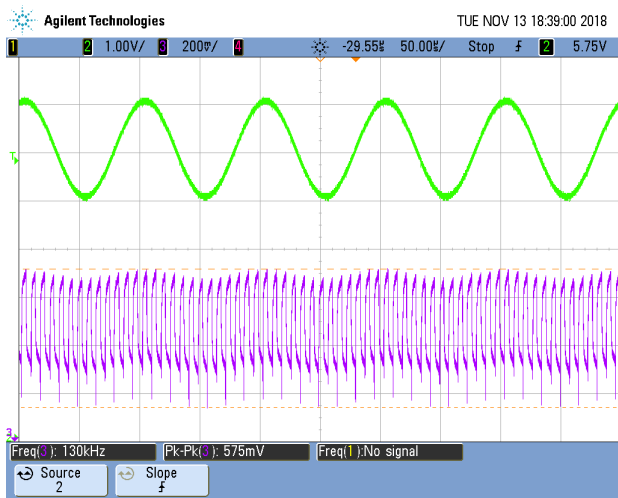
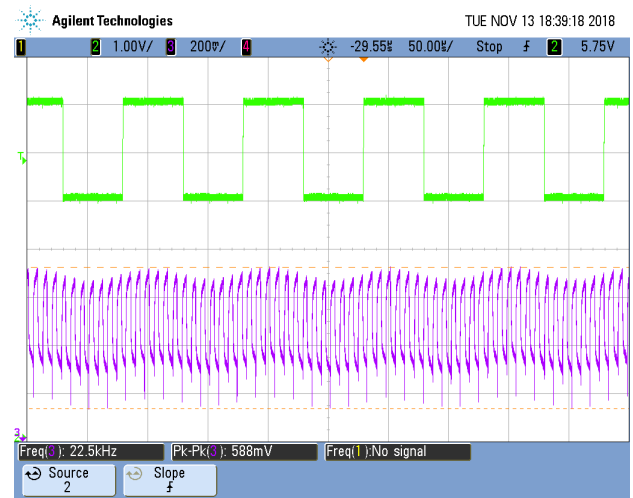


Figura 2.11: Demodulación FM con el filtro RC a 5KHz. Moduladora en verde, demodulada en violeta.



(a)



(b)

Figura 2.10: Demodulación FM con el filtro RC a 10KHz. Moduladora en verde, demodulada en violeta.

### 2.2.2 Uso como multiplicador de frecuencia

Para estar en condición de enganche, las frecuencias de entrada del comparador de fase deben estar a la misma frecuencia. Por lo tanto, al enganchar el PLL con un divisor de frecuencia en la posición que indica la figura 2.12, se asegura tener una frecuencia  $N$  veces más grande que la de entrada en la salida del VCO.

Como el desenganche se da cuando para seguir la frecuencia de entrada el VCO necesita mas tensión que la que el comparador con un duty cycle de 100% puede darle, el rango de enganche con el multiplicador van a ser las frecuencias de entradas tales que la salida del VCO no superen el rango de enganche sin el divisor.

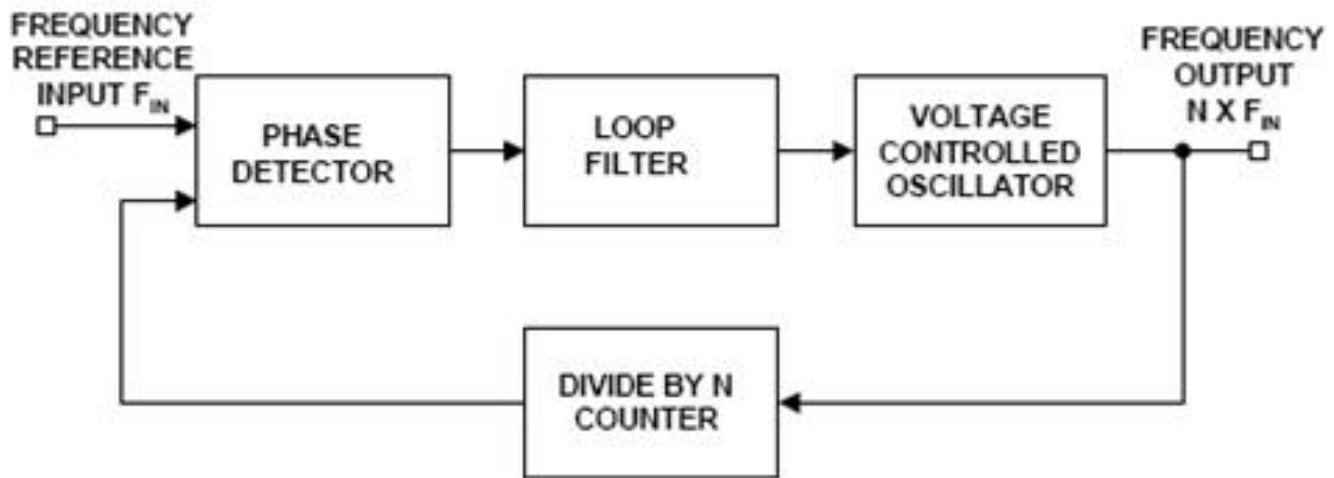
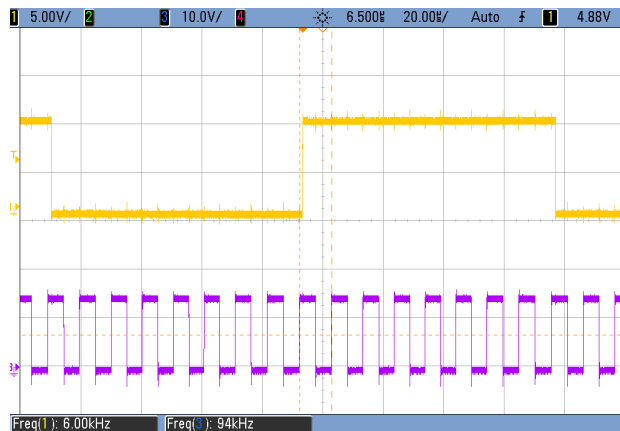
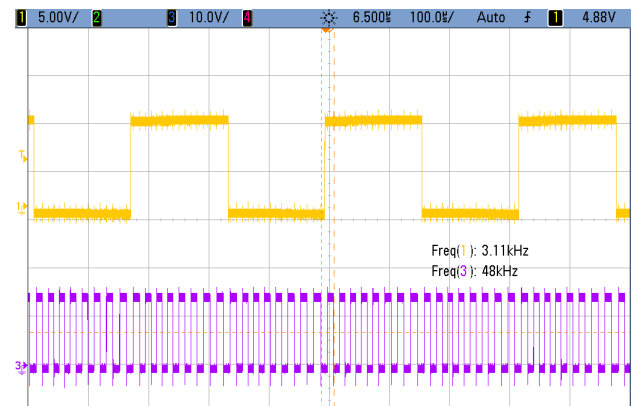


Figura 2.12: Modificación del PLL para funcionar como multiplicador de frecuencias



(a) A 6KHz



(b) A 3KHz. Notar que el enganche depende de la frecuencia de entrada al VCO (48KHz, perteneciente al rango de enganche) y no a la frecuencia de entrada (3KHz, no perteneciente al rango de enganche)

Figura 2.13: Multiplicador de frecuencia por 16. En amarillo la señal de entrada y en violeta la entrada del VCO

## Ejercicio 3

# Diseño de VCO

En esta sección, se propondrá una implementación de un oscilador controlado por tensión, mejor conocido como VCO (por sus siglas en inglés: *voltage-controlled oscillator*). El mismo recibirá como entrada una tensión constante de entre 0V y 5V, y producirá a la salida una señal senoidal de 1V de amplitud, cuya frecuencia variará linealmente según la tensión de entrada entre 1kHz y 10kHz.

### 3.1 Introducción: el VCO

El VCO es un oscilador electrónico cuya frecuencia de salida depende de la tensión de entrada recibida. Entre sus aplicaciones se destacan su uso en los PLLs, así como la generación de funciones en sí misma.

Según la forma de la señal de salida, los VCOs (así como los osciladores en general) pueden categorizarse como:

- armónicos: la salida es una señal senoidal. Se implementan generalmente con circuitos LC con compensación de las pérdidas u osciladores de cristal.
- de relajación: la salida es una señal triangular o una rampa.

En ambos casos, el parámetro fundamental de un VCO es su sensibilidad  $k$ , que es aquella que establece la relación entre la tensión de la entrada y la frecuencia fundamental de la salida:

$$f_{OUT} = kV_{IN} \quad (3.1)$$

Otras características que pueden resultar de interés en un VCO refieren, en cambio, a la calidad de la salida:

- jitter: indica qué tan estable se mantiene la frecuencia cuando la tensión de entrada se mantiene constante (salvo quizás por el ruido que pueda tener montado la continua de entrada).
- THD (total harmonic distortion): indica qué porcentaje de la potencia de la frecuencia fundamental de la salida se encuentra en sus armónicos. Desde ya, este parámetro es relevante sólo en el caso de que el VCO sea armónico.

## 3.2 Diseño

### 3.2.1 Oscilador

En este caso en particular, el VCO que se implementará es el siguiente:

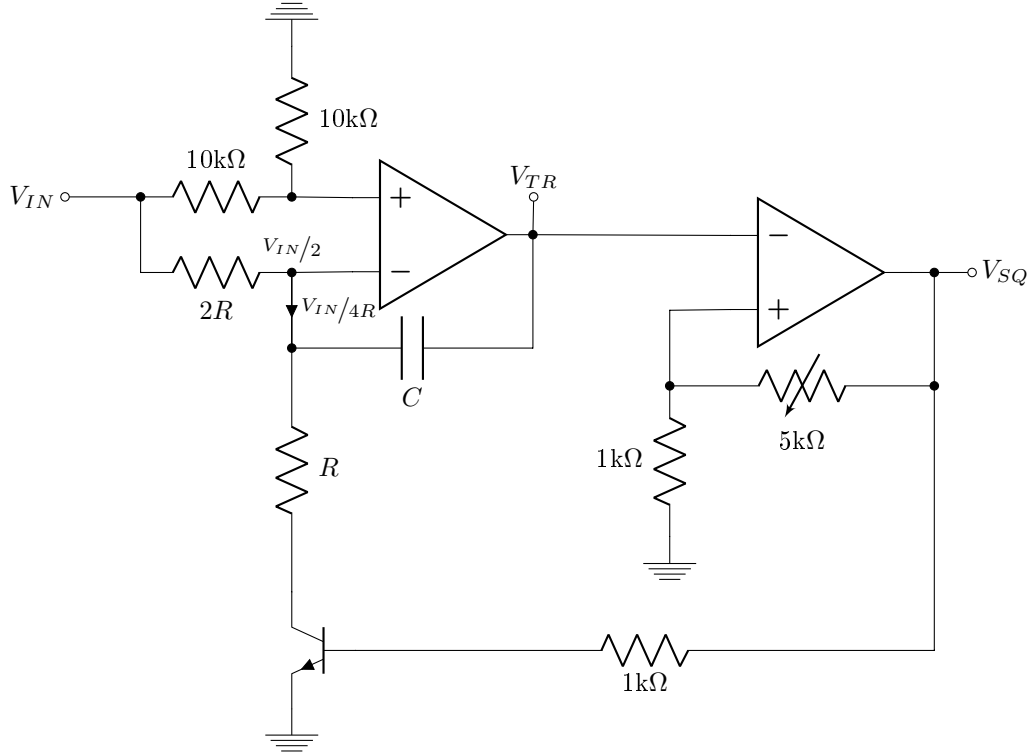


Figura 3.1: *Voltage-controlled oscillator* con salidas triangular y cuadrada

En la entrada no inversora del primer operacional, un divisor resistivo fija una tensión de  $V_{IN}/2$ , que se verá replicada en el terminal inversor (considerando el operacional como ideal), y por lo tanto entre este terminal y la entrada la corriente será siempre de  $V_{IN}/4R$ . Dependiendo de qué ocurra con el transistor, que se está utilizando como *switch*, las consecuencias de esto serán:

- si el transistor conduce, por la resistencia  $R$  circula  $V_{IN}/2R$ , y por lo tanto por el capacitor debe aportar  $V_{IN}/4R$  desde la salida del operacional a la entrada inversora (nuevamente considerando ideal al *opamp*).
- si el transistor no conduce, toda la corriente que llega al terminal no inversor deberá seguir por el capacitor, y por lo tanto su valor también será  $V_{IN}/4R$ , pero en el sentido contrario al caso anterior.

Utilizando la ecuación fundamental del capacitor  $i_C = C \cdot \frac{dV_C}{dt}$ , se obtiene que:

$$\Delta V_C = \pm \frac{V_{IN}}{4RC} \cdot \Delta t \quad (3.2)$$

Por lo tanto, la salida del primer operacional es una rampa definida por la ecuación:

$$V_{TR} = \frac{V_{IN}}{2} + V_C = \frac{V_{IN}}{2} \cdot \left(1 \pm \frac{\Delta t}{2RC}\right) \quad (3.3)$$

Por lo tanto las variaciones en  $V_{TR}$  están dadas por:

$$\Delta V_{TR} = V_{IN} \cdot \frac{\Delta t}{4RC} \quad (3.4)$$

Queda entonces definir qué es lo que sucede con la tensión en la base del transistor, puesto que será esta la que determine si la pendiente de la rampa es positiva o negativa.

Esta tensión está controlada por el segundo *opamp*. Por la retroalimentación positiva identificamos que no cumple otra función sino la de Schmidt trigger. Como  $V_{out} = A_{vol} \cdot (V^+ - V^-)$ , pero esta tensión está a su vez limitada por la saturación del operacional,  $V_{SQ}$  tiene sólo dos estados estables:

- si  $V^+ > V_{TR}$ , entonces  $V_{SQ} = V_{SAT}$ , lo cual a su vez fija  $V^+$  en una fracción de  $V_{SAT}$ , cuyo valor dependerá de la resistencia variable y llamaremos  $V_{TH}$  (tensión de trigger high).
- si  $V^+ < V_{TR}$ , entonces  $V_{SQ} = -V_{SAT}$ . Lo que ocurre con  $V^+$  es análogo al caso anterior, de donde se obtiene  $V_{TL}$  (tensión de trigger low).

Por lo tanto, la rampa descrita por la ecuación 3.4 cambiará de pendiente positiva a negativa cuando  $V_{TR} = V_{TH}$ , y viceversa cuando  $V_{TR} = V_{TL}$ . Reemplazando entonces  $\Delta V_{TR}$  por  $V_{TH} - V_{TL}$  y  $\Delta t$  por  $\frac{1}{2f_0}$  en la ecuación 3.4, obtenemos que:

$$f_0 = \frac{V_{IN}}{8 \cdot RC \cdot (V_{TH} - V_{TL})} \quad (3.5)$$

Si bien hemos cumplido hasta aquí con diseñar un VCO, hay una serie de problemas con esta implementación en cuanto a lo pedido por la consigna, las cuales se enfrentarán de la siguiente manera:

- Las tensiones de trigger dependen fuertemente de las tensiones de saturación del *opamp*. Si bien sabemos que si  $V_{CC} = 15V$ ,  $V_{SAT}$  estará alrededor de los 12V, no podemos saber a priori con cuánta tensión exacta saturará cada integrado. Incluso si se midiese antes de armar el circuito, si se quemase el integrado habría que volver a medir y cambiar una de las resistencias del divisor de tensión. Por esta razón se utiliza un preset en esta etapa.
- Con esta configuración, cuando la tensión de entrada es 0V la salida también lo es. Esto se contradice con nuestro objetivo de tener siempre salidas de entre 1kHz y 10kHz. Por lo tanto, se efectuará una transformación lineal tal que cuando  $V_{IN} = 0V$ , al VCO se entre con 1V. Como queremos además que la frecuencia máxima sea 10kHz, esto implica que cuando  $V_{IN} = 5V$ , se deben tener 10V a la entrada del VCO.
- Este es un oscilador de relajación, y no uno armónico como necesitamos. Se necesita, pues, efectuar una conversión de triangular a senoidal.

Dadas estas consideraciones, se eligieron los valores de los componentes:

$$\begin{cases} C = 10nF \\ R = 1.25k\Omega \end{cases} \quad (3.6)$$

De esta manera, se puede usar un capacitor multicapa y tener una tolerancia del 5% con la cual las otras tecnologías disponibles no cuentan, y los valores de las resistencias  $R$  y  $2R$  se aproximaron con una única combinación serie para cada caso.

En cuanto a los operacionales, se utilizó el integrado TL074. De esta manera, se cubrieron los 4 *opamps* que requerirá la totalidad del circuito (como se verá a la brevedad). Se priorizó en la elección cumplir las recomendaciones del libro *Design with Operational Amplifiers and Analog Integrated Circuits* de Sergio Franco, a saber: un operacional FET con baja corriente de *bias* ( $65pA^1$ ) y buen *slew rate* ( $13V/\mu s$ ). A su vez, este operacional presenta buenas características en cuanto al ruido (mejores que las del TL084, por ejemplo), como un 0.003% de THD, lo cual es fundamental en este circuito si queremos obtener una baja distorsión de la señal final.

Por otro lado, el transistor utilizado fue un 2N2222, puesto que está diseñado específicamente para utilizarlo como *switch*. Para limitar la corriente de base del mismo se agregó una resistencia de  $1k\Omega$  entre la misma y el *output* del Schmidt trigger, tal como se ilustra en la figura 3.1.

En cuanto a consideraciones adicionales que se tuvieron para mejorar la señal de entrada, se agregaron capacitores de desacople de 100nF entre  $V_{CC}$  y  $V_{EE}$  y *ground*. Los mismos se colocaron lo más cerca posible del integrado, a fin de contrarrestar los efectos de la inductancia de las pistas de cobre. El propósito de estos capacitores es estabilizar la

<sup>1</sup>Información obtenida de la *data sheet* del operacional (consultado: 08/11/18).



tensión de alimentación, lo cual es crítico en este circuito, puesto que la frecuencia depende fuertemente de la misma a través de la tensión de saturación. De esta manera, se buscó reducir el *jitter* de la salida.

Por último, cabe destacar que la impedancia de salida de este circuito es sólo la salida de un operacional. Esto es útil puesto que se debe agregar una etapa de conversión de triangular a senoidal, y dada esta característica se puede considerar que las etapas no se cargarán entre sí.

### 3.2.2 Transformación lineal [0V; 5V] a [1V; 10V]

Se quiere obtener un circuito que efectúe la transformación lineal:

$$V_{OUT} = \frac{9}{5} \cdot V_{IN} + 1V \quad (3.7)$$

Se utilizó entonces un circuito sumador inversor, utilizando  $V_{CC} = 15V$  para generar el *offset*. El mismo se encuentra ilustrado en la figura 3.2.

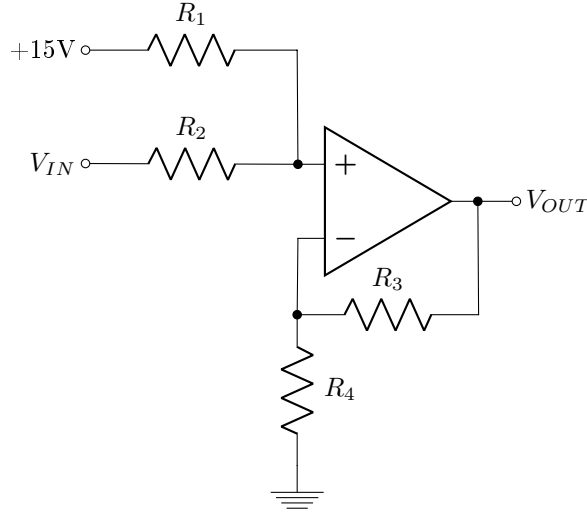


Figura 3.2: Sumador no inversor

Por superposición se puede obtener que la salida de este circuito es:

$$V_{OUT} = \left( \frac{1 + \frac{R_3}{R_4}}{R_1 + R_2} \right) \cdot (R_1 \cdot V_{IN} + R_2 \cdot 15V) \quad (3.8)$$

Combinando este resultado con el obtenido en 3.7, se obtiene que las relaciones entre los componentes son:

$$1 + \frac{R_3}{R_4} = \frac{1}{15} \cdot \left( 1 + \frac{R_1}{R_2} \right) = \frac{9}{15} \cdot \left( 1 + \frac{R_2}{R_1} \right) \quad (3.9)$$

Se utilizaron entonces los siguientes valores, utilizando una combinación serie para  $R_2$  y  $R_3$ :

$$\begin{cases} R_1 = 33k\Omega & R_2 = 1.22k\Omega \\ R_3 = 13k\Omega & R_4 = 15k\Omega \end{cases} \quad (3.10)$$

Se observa, además, que la impedancia de salida de este circuito es solamente la del operacional. Por lo tanto, como la impedancia de entrada del VCO es en cambio una combinación de resistencias en el orden de los kilohm, podemos considerar que estas etapas no se cargan entre sí.

### 3.2.3 Conversor triangular a senoidal

Si bien una señal triangular puede convertirse en una senoidal mediante un filtro apropiado, en este caso es de interés que este proceso sea independiente de la frecuencia. Por lo tanto, se utilizó el circuito de la figura 3.3.

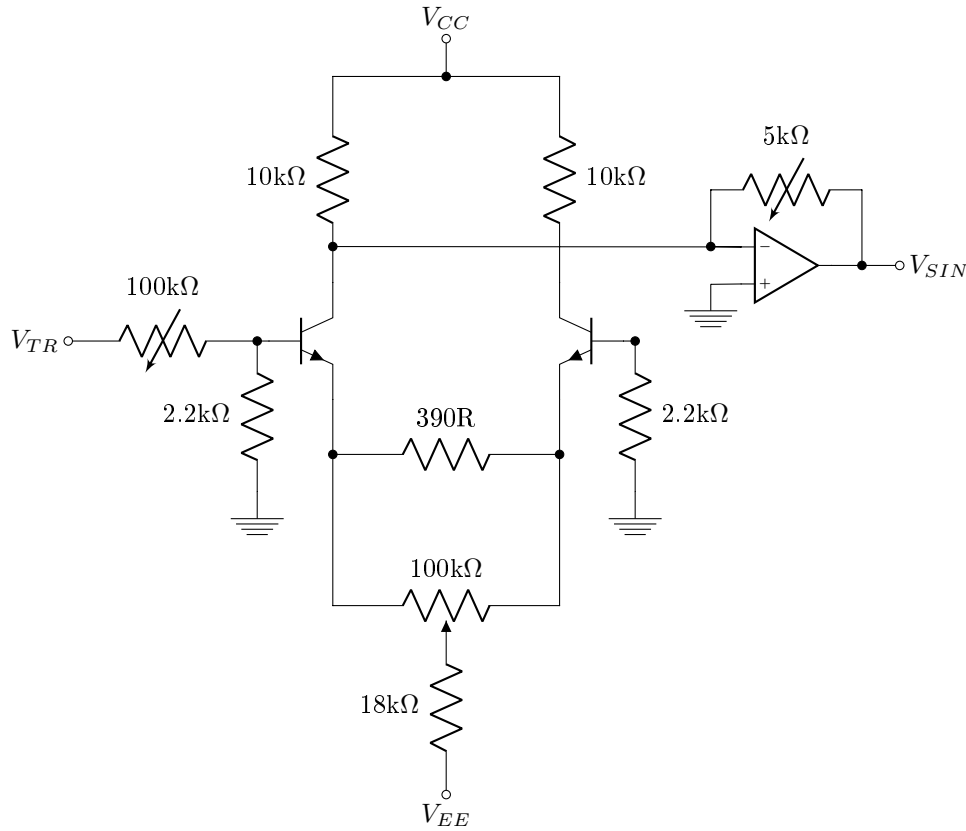


Figura 3.3: Conversor de onda triangular a senoidal

Este circuito consiste en un par diferencial, cuya salida está controlada en ganancia por el preset del operacional. El propósito del par diferencial es obtener una transferencia cuyas características permitan aproximar una senoidal, lo cual se logra explotando las características no lineales de los transistores, como se ilustra en la figura 3.4.

Sin embargo, esto requiere entrar con una triangular de amplitud tal que sea lo suficientemente grande como para superar la zona lineal cercana al origen, pero no lo suficiente como para saturar a los transistores. Si bien sabemos que esto ocurrirá con aproximadamente 400mV pico a pico, esto dependerá fuertemente de los transistores utilizados, y es fundamental que este ajuste sea preciso. A su vez, la tensión de entrada dependerá de la calibración que previamente se haya realizado en el VCO. Por esta razón se incluyó el preset del divisor resistivo en la entrada.

A su vez, este par diferencial funcionará apropiadamente si ambos transistores están trabajando con la misma corriente de colector en todo momento. Esto es imposible de obtener de manera exacta en dos transistores distintos, y por eso se incluyó el segundo preset entre los emisores.

En este caso, los transistores utilizados fueron dos BC548, puesto que los mismos son específicos para amplificación (al contrario del caso anterior).

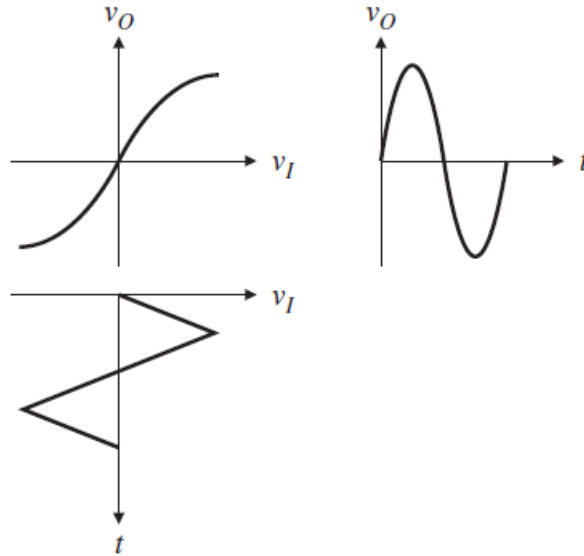


Figura 3.4: Conversión de triangular a senoidal utilizando las zonas no lineales del transistor

### 3.2.4 Calibración

En su totalidad, este circuito cuenta con cuatro resistencias variables. Para obtener una salida que cumpla las características pedidas, los mismos deben ajustarse en el siguiente orden:

1. Con el preset del VCO se ajusta la frecuencia de salida correspondiente a cada tensión de entrada. Por ejemplo, puede conectarse la entrada a *ground* (es decir setear  $V_{IN}$  en 0V) y ajustar el preset hasta obtener en la salida una señal de frecuencia 1kHz. Para esto puede observarse tanto la salida final del circuito como las salidas triangular o cuadrada del VCO.
2. Se ajusta el preset que se encuentra entre los emisores de los BC548 para lograr simetría en la salida.
3. Se ajusta el preset de la entrada del conversor triangular a senoidal hasta obtener una forma senoidal en la salida.
4. Se lleva la ganancia del sistema a 1V de amplitud con el preset de la salida.

### 3.3 Resultados

Se verificó etapa por etapa el correcto funcionamiento del circuito.

#### 3.3.1 Transformación lineal

Realizando un DC *sweep* y utilizando el modo XY del oscilopio, se midieron las salidas correspondientes para las tensiones del rango especificado por la consigna.

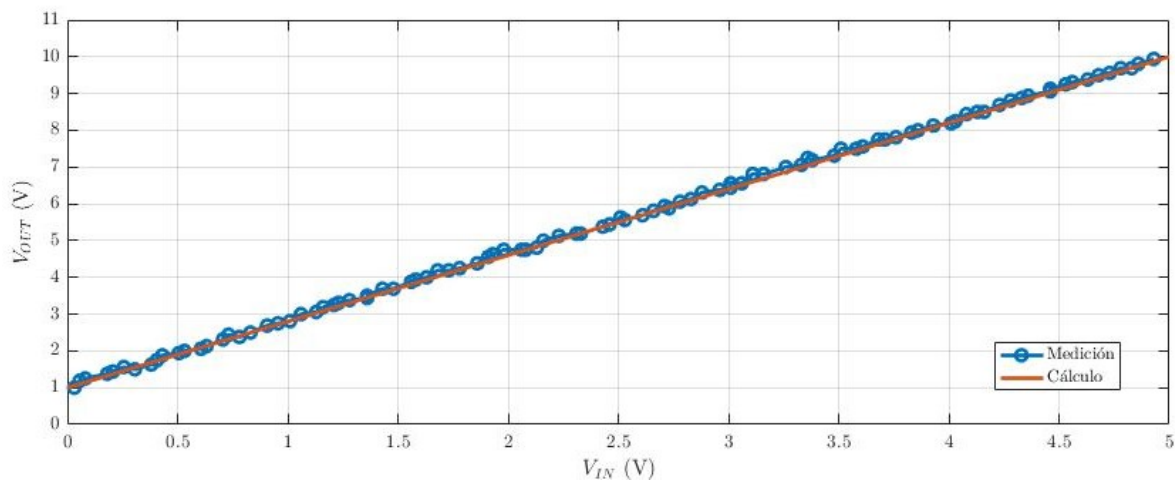


Figura 3.5: Transferencia de la transformación lineal

Si bien el *offset* se logró obtener de manera precisa, no así la pendiente: no se logra llegar a los 10V teóricos con 5V en la entrada. Por lo tanto, se espera que al calibrar el VCO para que la frecuencia correspondiente a 0V sea 1kHz, no se llegue a los 10kHz con 5V, sino con una tensión levemente superior.

#### 3.3.2 Oscilador

Para verificar el correcto funcionamiento de esta etapa se observó el comportamiento del Schmidt trigger con tensión de entrada constante 0V, midiendo las salidas cuadrada y triangular simultáneamente.

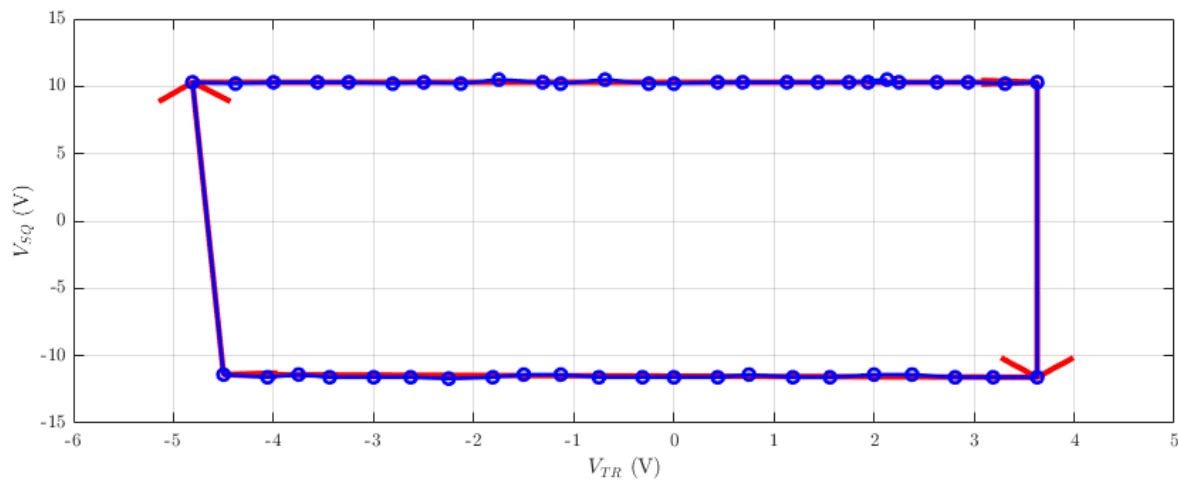


Figura 3.6: Transferencia del Schmidt trigger

Este comportamiento es consistente con el esperado. Sin embargo, se puede observar que el operacional utilizado no satura de forma simétrica, sino que su máxima tensión positiva es de 10.3V, mientras que la mínima negativa es de -11.6V. Esto resulta a su vez en un *offset* en la señal triangular.

El estudio de las frecuencias de salida para cada tensión de entrada se realizó sobre la señal senoidal de la salida en lugar de sobre estas señales.

### 3.3.3 Conversión triangular a senoidal

Habiendo calibrado el circuito de acuerdo a lo explicado en la sección 3.2.4, se tomaron las siguientes mediciones de frecuencia para distintas tensiones de entrada, utilizando las mediciones estadísticas del osciloscopio para más de 5000 mediciones en todos los casos:

$V_{IN}$ (V)	Frecuencia media (kHz)	Mínima (kHz)	Máxima (kHz)	Desviación estándar (kHz)
0.0	1.12	1.12	1.13	$2.10 \times 10^{-03}$
1.1	3.22	3.21	3.23	$6.60 \times 10^{-03}$
2.0	4.88	4.85	4.90	$4.70 \times 10^{-03}$
3.1	6.76	6.71	6.80	$1.50 \times 10^{-02}$
4.1	8.49	8.40	8.60	$2.40 \times 10^{-02}$
5.0	10.1	10.0	10.2	$4.40 \times 10^{-02}$

Tabla 3.1: *Jitter* de la salida para distintas tensiones de entrada

Se puede apreciar que en todos los casos el desvío estándar es más de dos órdenes de magnitud menor que el valor medio, y la diferencia entre el máximo y el mínimo es de alrededor de un 1%. A su vez, se cumple satisfactoriamente una relación lineal entre la tensión de entrada y la frecuencia de salida, si bien los defectos de la transformación lineal previamente explicados no permitieron cubrir la totalidad del rango propuesto, sino un 98.7% del mismo aproximadamente.

En cuanto a la forma de la señal de salida, se tomaron las siguientes mediciones con el analizador de espectro de audio:

Frecuencia fundamental (kHz)	THD (%)
1.11	0.846
2.92	0.405
4.98	0.252
6.21	0.307
7.68	1.023
10.0	1.478

Tabla 3.2: Distorsión armónica de la salida a distintas frecuencias

El THD se mantuvo debajo del 1.5% en todos los casos, y menor al 1% en la mayoría de ellos. Las diferencias pueden deberse a una incorrecta calibración del circuito. También puede ocurrir que esta calibración sea susceptible a las variaciones de temperatura: se observó que el integrado y los transistores calentaban (sin llegar a niveles preocupantes) al dejar el circuito funcionando, y puede que no todas las mediciones se hayan tomado a la misma temperatura. Esto afectaría principalmente el comportamiento de los transistores, puesto que hace variar considerablemente su corriente de trabajo y con ella su modelo incremental equivalente.

A simple vista, parecería que la principal componente de la distorsión proviene de una oscilación que se observaba cuando la señal atravesaba sus máximos y mínimos, tal como se observa en la figura 3.7.

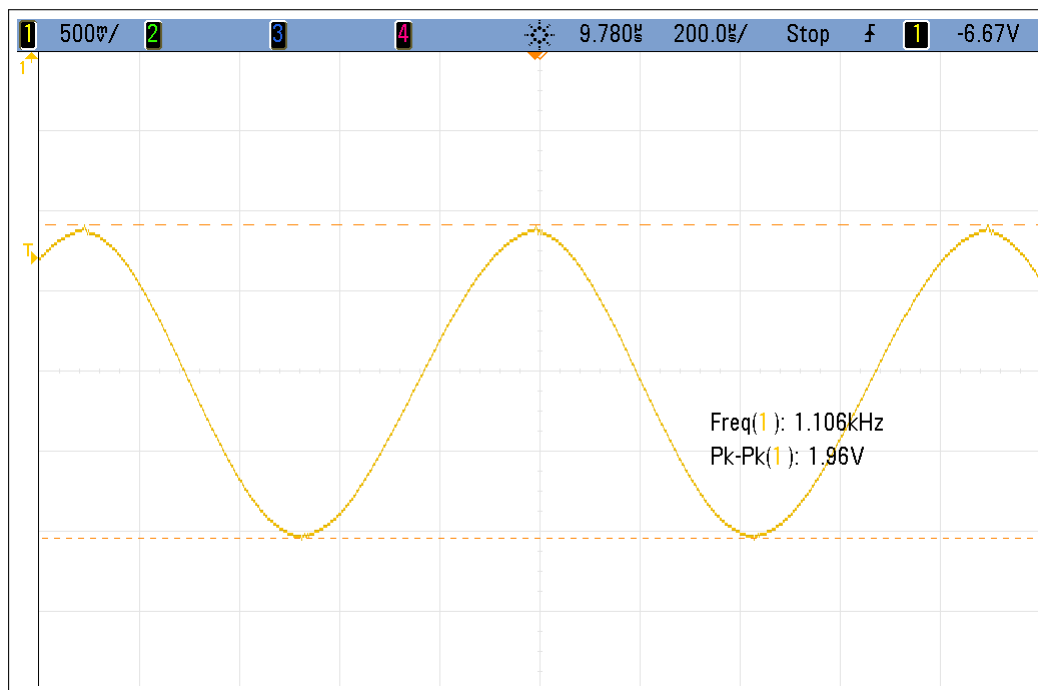


Figura 3.7: Señal de salida y detalle de la oscilación en su punto máximo

### 3.4 Conclusiones

Se logró diseñar un oscilador controlado por tensión, cuya salida es una senoidal de amplitud 1V y frecuencia entre 1kHz y 10kHz para entradas de entre 0V y 5V. El jitter y el THD obtenidos se mantuvieron dentro de rangos razonables, sobre todo el primero de estos, pero podrían haberse tomado medidas adicionales para mejorar la calidad de la señal, a saber:

- Un filtro pasabajos de frecuencia de corte baja (por ejemplo menor a 50Hz para evitar el ruido inducido de la línea) podría haber estabilizado la tensión de entrada, resultando en menor jitter. El otro parámetro del que dependería fuertemente la estabilidad de la señal es de la tensión de alimentación, pero este problema sí fue evitado mediante el uso de capacitores de desacople en el integrado.
- Un integrador compensado a la salida podría haber reducido las oscilaciones observadas en la senoidal, al eliminar los componentes de alta frecuencia de la misma. Este filtro debería tener una frecuencia de corte de alrededor de 100kHz, de forma tal que las señales de entre 1kHz y 10kHz no se vean afectadas por el mismo.