

Part I

PLL: Phase Locked Loop

1 Introducción

Un lazo de seguimiento de fase, o *phase locked loop*, es un sistema de control que genera una señal en su salida cuya fase está relacionada con la fase de la señal en su entrada.

En el presente informe, se implementa un PLL mediante el uso de un circuito integrado de bajo consumo, el CD4046B, que consta de un oscilador controlado por voltaje (VCO, por sus siglas en inglés), dos comparadores de fase y un filtro pasa-bajos. También, se describe en detalle su comportamiento, se lo compara con otros circuitos, y se lo utiliza para implementar un demodulador FM y un multiplicador de frecuencias.

2 Funcionamiento de un PLL

Se muestra en la Figura 1 el diagrama de bloques de un PLL básico. Se asume que hay una señal FM con una portadora de frecuencia f_0 en la entrada. Al ingresar, se la multiplica en un comparador de fase por la salida de un VCO cuya frecuencia, seleccionada en el diseño, también es f_0 .

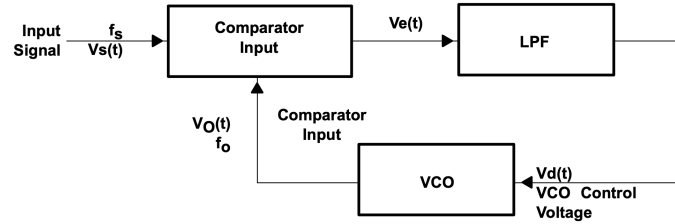


Figure 1: Diagrama de bloques de un PLL básico

El producto de la multiplicación es filtrado por un filtro pasa-bajos de forma tal que se elimina el *ripple* y el ruido de alta frecuencia, solo quedando en la salida una tensión proporcional a la diferencia de fase instantánea (la integral de la diferencia de frecuencia) entre las señales multiplicadas. Esta tensión controla la frecuencia del VCO. Si no hay señal en la entrada, no hay voltaje de error a la salida del comparador, por lo que tampoco lo hay a la salida del LPF. En esta situación, el VCO está fijo en su frecuencia central, f_0 .

Como la entrada del control del VCO al variar reduce la diferencia de frecuencia entre el VCO y la señal de entrada y a su vez es proporcional a esta diferencia, la frecuencia del VCO tiende a la frecuencia de la señal de entrada,

es decir, realiza un seguimiento de la misma. Cuando se llega a esta condición, se dice que el sistema está *amarrado*.

Naturalmente, como consecuencia de la modulación, la frecuencia de la señal de entrada varía respecto de la frecuencia de la portadora, f_0 . Existe un rango de frecuencias característico en el que es posible para el VCO realizar el seguimiento de frecuencias. Este rango se conoce como *rango de enganche* y se discutirá más adelante.

Para aplicaciones en las que quiera detectarse un cambio de frecuencia en la señal de entrada, como en demoduladores de FM o FSK, se toma v_e como salida del PLL. Si lo que se desea es "limpiar" una señal ruidosa, se toma como salida ω_0 : para una señal ruidosa, v_d fluctúa alrededor de un valor medio. Si el filtro pasa-bajos es lo suficientemente preciso, v_e será una señal limpia, dando lugar a una fase y frecuencia estables para el VCO.

2.1 Rango de enganche

Utilizando un comparador de fase cuya salida es proporcional al seno del ángulo de error de fase, la tensión de error v_e , tras pasar por el filtro pasa-bajos, será:

$$v_e(t) = K_1 f(t) * \sin[\phi_i(t) - \phi_0(t)] \quad (1)$$

donde

$$K_1 = AE/2$$

siendo E la amplitud de la señal de entrada y A la amplitud de la señal de la salida del VCO. K_1 aquí representa la ganancia de conversión del comparador de fase, y $f(t)$ es la respuesta al impulso del filtro pasa-bajos. Asumiendo que la frecuencia del VCO es una función lineal de la tensión de error, esta será:

$$\omega_0 = \omega_c + \frac{d\phi_0}{dt} \quad (2)$$

Reemplazando $\frac{d\phi_0}{dt}$ por $K_2 v_e(t)$, donde K_2 tiene unidades de $\frac{rad}{V.s}$ y es la sensibilidad de tensión del VCO, y reemplazando v_e según (1), tenemos que:

$$\frac{d\phi_i(t)}{dt} = \frac{d\phi}{dt} + K f(t) * \sin\phi(t) \quad (3)$$

donde

$$K = K_1 K_2 rad/s$$

$\frac{d\phi_i(t)}{dt}$ representa la diferencia entre la frecuencia de la señal de entrada y la frecuencia de la portadora, $\Delta\omega_i$. Por lo tanto, asumiendo que la ganancia del filtro es 1, la solución de la ecuación 3 para estado estacionario es:

$$\sin\phi = \frac{\Delta\omega_i}{K} \quad (4)$$

Se deduce que el sistema mantiene dicho estado, es decir, mantiene el enganche de frecuencias, siempre que:

$$|\Delta\omega_i| \leq K \quad (5)$$

La ecuación 5 define el rango de enganche.

2.2 Rango de captura

El rango de captura es el rango de frecuencias dentro del cual la frecuencia del VCO puede sincronizarse con la frecuencia de la señal de entrada, partiendo de una situación de asincronismo. Si se tiene un filtro ideal que filtra solo las componentes de alta frecuencia y no atenúa las componentes de baja frecuencia de la señal, los rangos de captura y enganche coinciden. Si el filtro no es ideal y se quiere acotar el rango de enganche, reduciendo el ancho de banda del sistema, es muy probable que se vea restringido el rango de captura. Esto es un problema, ya que se dificulta el enganche fuera de condiciones iniciales. Con un rango de captura reducido, si se perturba el circuito y se produce un desenganche, no necesariamente se alcanzará nuevamente el sincronismo aunque la frecuencia de entrada se encuentre dentro del rango de enganche.

Si el sistema se encuentra en enganche, la transferencia del lazo no se ve afectada por el circuito pasa-bajos. Esta se ve gobernada por K , que define el rango de enganche, como se explicó en la sección anterior. Sin embargo, cuando el sistema no está enganchado, las frecuencias de las señales de entrada del comparador no son las mismas, y el VCO se ve controlado por una tensión de error variable, que puede ser atenuada por el filtro pasa-bajos. Esto es equivalente a modificar la ganancia del lazo, y es así como se genera la diferencia entre rango de captura y de enganche.

Si se expresa la transferencia del filtro pasa-bajos como

$$F(j\omega) = F_\omega e^{j\psi(\omega)} \quad (6)$$

se tiene que la tensión de error es

$$v_e(t) = K_1 F_{\Delta\omega_i} \sin \Delta\omega_i t \quad (7)$$

Para la frecuencia de captura ω_{ic} , el valor pico de la tensión de error es

$$\hat{v}_{ec} = K_1 F_{\Delta\omega_{ic}} \quad (8)$$

Por definición, al alcanzar la frecuencia de captura, el circuito entra en estado estacionario. La tensión de error para estado estacionario es

$$v_{ec} = K_1 \sin \psi_c \quad (9)$$

Igualando las expresiones 8 y 9 y reemplazando con la expresión 4, tenemos que

$$v_{ec} = K_1 \left(\frac{\Delta\omega_i}{K} \right) \quad (10)$$

entonces, el rango de captura es

$$(\omega_i - \omega_c, \omega_i + \omega_c) \quad \omega_c = K F_{\Delta\omega_{ic}} \quad (11)$$

2.2.1 Efectos de distintos filtros sobre el rango de captura

Para un filtro pasa-bajos de transferencia $F_\omega = 1$, el rango de captura es igual al de enganche, por razones expuestas anteriormente.

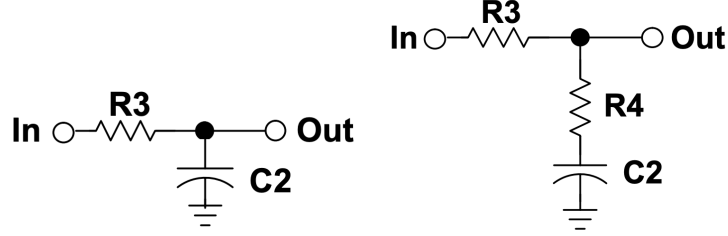


Figure 2: Filtros normalmente utilizados en diseño de PLL

Para un filtro pasa-bajos de orden 1, cuya transferencia es

$$F_\omega = \frac{1}{(1 + \omega^2(RC)^2)^{1/2}} \quad (12)$$

el rango de captura, según 11, es

$$\frac{\Delta\omega_{ic}}{K} = \left[\frac{\omega_{co}}{K} \left(1 + \frac{1}{4} \left(\frac{\omega_{co}}{K} \right)^2 \right)^{\frac{1}{2}} - \frac{1}{2} \left(\frac{\omega_{co}}{K} \right)^2 \right]^{\frac{1}{2}} \quad (13)$$

Este resultado se ve graficado en función del ancho de banda del filtro en la Figura 3.

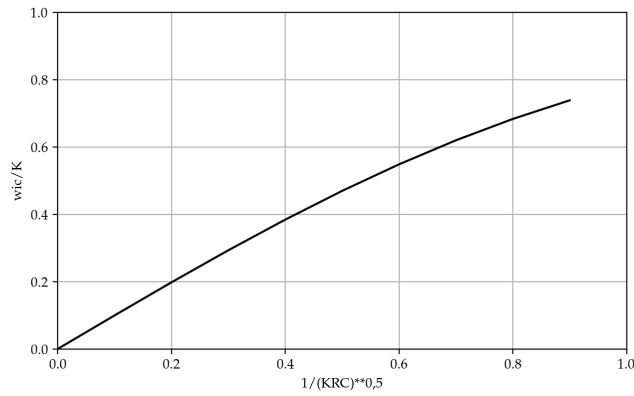


Figure 3: Relacion rango captura/rango enganche del VCO en función del ancho de banda del filtro pasa-bajos de primer orden

Se observa que a menor ancho de banda del filtro, menor es la relación entre el rango de captura y el rango de enganche del VCO.

Para un filtro del tipo RRC, cuya transferencia es

$$F_\omega = \left[\frac{1 + \omega^2 \tau_1^2}{1 + \omega^2 \tau_2^2} \right]^{\frac{1}{2}} \quad (14)$$

donde

$$\tau_1 = R_4 C_2 \quad \tau_2 = (R_4 + R_3) C_2$$

reemplazando las siguientes expresiones,

$$2\zeta \frac{\omega_n}{K} = \frac{1 + K\tau_1}{K\tau_2} \quad \left(\frac{\omega_n}{K} \right)^2 = \frac{1}{K\tau_2} \quad (15)$$

se obtiene la siguiente relación:

$$\frac{\Delta\omega_{ic}}{K} = \frac{\omega_n}{K} \left[\left(\left[2\zeta \left(\frac{\omega_n}{K} \right) \right]^2 + 1 \right)^{\frac{1}{2}} - 2\zeta \left(\frac{\omega_n}{K} - \zeta \right) \right]^{\frac{1}{2}} \quad (16)$$

La ecuación 16 representa la relación rango de captura - rango de enganche en función del *damping* del filtro RRC. ω_n representa la frecuencia natural del sistema, mientras que ζ es la relación entre el *damping* real y crítico de la transferencia de lazo cerrado del PLL. Esta relación se puede observar para distintos valores de $\frac{\omega_n}{K}$ en la Figura 4.

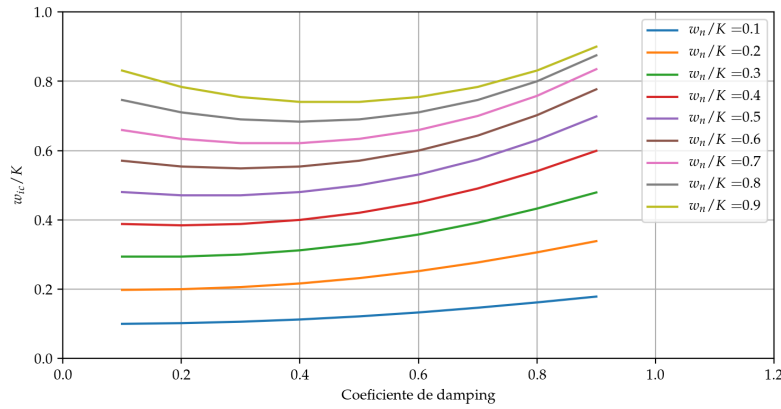


Figure 4: Relación rango captura/rango enganche del VCO en función del ancho de banda del filtro RRC para distintos valores de $\frac{\omega_n}{K}$

Se sabe que $\zeta = \frac{1}{2Q}$, donde Q es el factor de calidad del filtro. La ventaja que tiene usar un filtro RRC es que, como se observa en la Figura 4, se puede

seleccionar ω_n modificando el valor de τ_2 del filtro pasa-bajos (ver ecuación 15) para mantener el rango de captura muy cercano al de enganche para cualquier sensibilidad.

3 Composición del integrado CD4046B

El integrado *CD4046B*, utilizado en el presente informe, se compone de un VCO y dos comparadores de fase para escoger, de los cuales se utiliza solo uno a la vez. El esquemático de este integrado se muestra en la Figura 5.

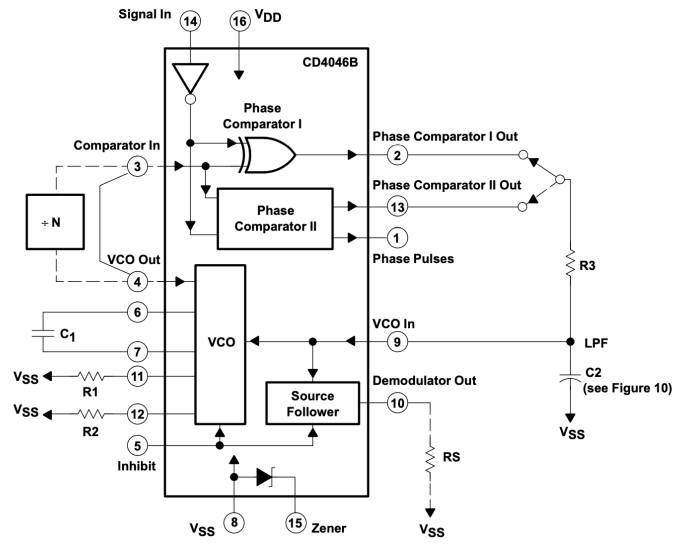


Figure 5: Esquemático del integrado CD4046B

3.1 Comparadores de fase

El esquemático de la etapa de comparadores del circuito se observa en la Figura 6.

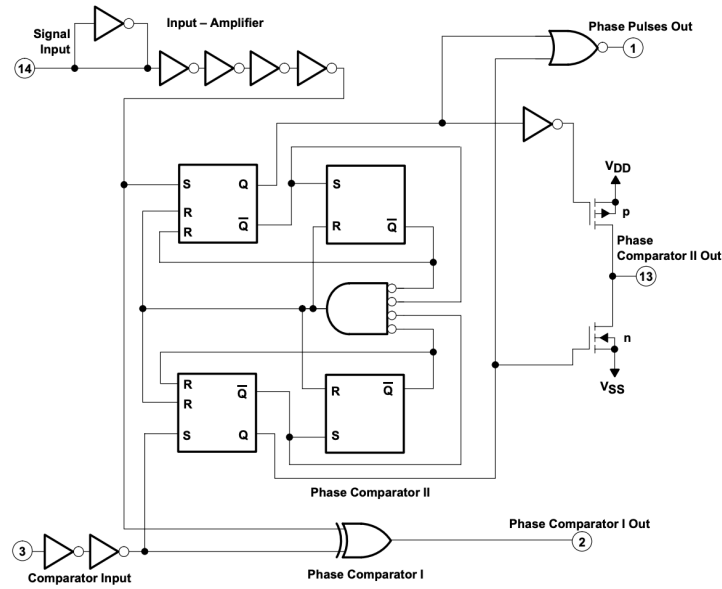


Figure 6: Etapa de comparadores del integrado CD4046B

Se observa que el comparador I es una compuerta XOR, de modo que la señal a la salida está en estado activo cuando las señales a la entrada están en estados distintos. El *duty cycle* de esta señal es función de la diferencia entre las señales de entrada.

Al pasar por el filtro pasa-bajos, la señal cuadrada de *duty cycle* variable se transformará en otra, cuya tensión es función del valor medio de la anterior, es decir aumenta cuando hay diferencia en las señales y disminuye cuando no la hay. Es esta la señal que controla el VCO. Esto puede verse en la Figura 7.

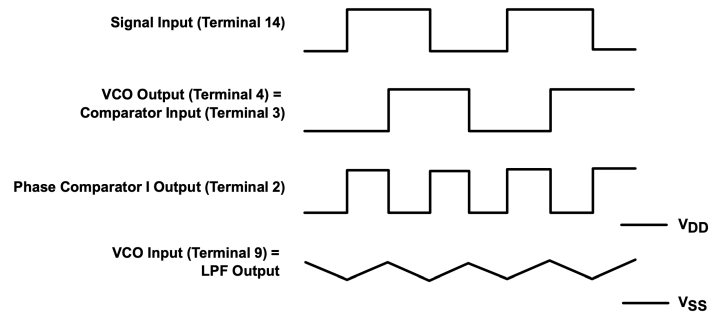


Figure 7: Ondas del PLL con comparador 1

Hace falta tener en cuenta dos particularidades: que este comparador puede

hacer tender el sistema a frecuencias de entrada cercanas a armónicos de la frecuencia central del VCO, f_0 , y que la diferencia de fase que admite en sus entradas varía entre 0 y 180 grados, y es de 90 para la frecuencia f_0 . La relación diferencia de fase - tensión de salida del LPF para este comparador se muestra en la Figura 8.

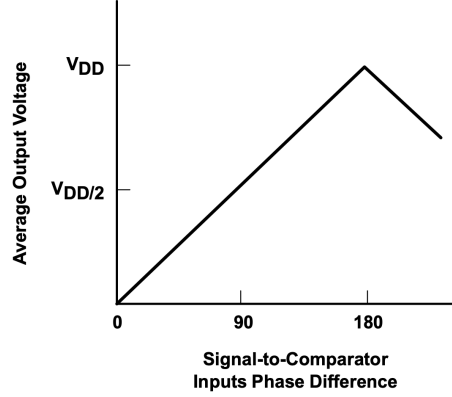


Figure 8: Relación diferencia de fase en comparador - tensión a la salida del LPF

El comparador 2 es algo más complejo y no será desarrollado, puesto que el comparador a utilizar a los propósitos del presente informe es el primero.

3.2 Oscilador controlado por voltaje (VCO)

El oscilador interno del integrado permite regular su frecuencia central, f_0 , mediante la selección de los componentes C1 y R1, que se conectan externamente. La relación de la frecuencia central con C1 para varios valores de R1 se muestra en la Figura 9.

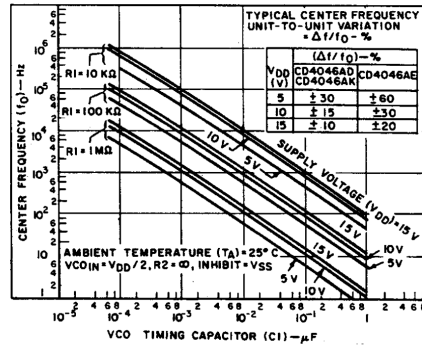


Figure 9: Relación de f_0 con C1 para varios valores de R1

4 Implementación del integrado

Se implementó el integrado para diseñar un PLL con un rango de enganche que abarca desde $6kHz$ hasta $98kHz$.

Se seleccionó una frecuencia central $f_o = 50kHz$. Con una alimentación de $5V$, según la Figura 9, para que oscile a esa frecuencia los valores de $C1$ y $R1$ deben ser de aproximadamente $70pF$ y $10k\Omega$, respectivamente.

Se implementaron en el PCB mediante un *jumper* tres opciones distintas en el lugar para la etapa de filtrado de la señal: una opción para saltar la etapa, un filtro RC y un filtro RRC.

4.1 Medición del factor de calidad Q

Para obtener el valor de Q , se midió la respuesta al escalón del PLL en la entrada de control del VCO. Se define:

$$Q = \frac{1}{2\zeta} \quad (17)$$

$$\zeta = \frac{-\ln(OS)}{\sqrt{\pi^2 + \ln^2(OS)}} \quad (18)$$

$$OS = \frac{V_{pico} - V_{estacionario}}{V_{estacionario}} \quad (19)$$

En las figuras 11 y 12 se pueden ver las mediciones de la respuesta al escalón de frecuencia mencionado anteriormente, y en la Tabla ?? se muestra la información reunida de dicho experimento.



Figure 10: Medición: respuesta del PLL al escalón de frecuencia (sin filtro)



Figure 11: Medición: respuesta del PLL al escalón de frecuencia (filtro RC)



Figure 12: Medición: respuesta del PLL al escalón de frecuencia (filtro RRC)

	OS	ζ	Q	T_{est}
Sin Filtro				
Filtro RC				
Filtro RRC				

Table 1: Mediciones de parámetros del transitorio

Se observa que

4.2 Medición del tiempo de enganche y captura

Se realizaron mediciones del rango de enganche y captura.

La Figura 13 muestra la variación de la tensión de entrada del VCO respecto de la variación de frecuencia para los distintos filtros. Los resultados obtenidos de estos gráficos se pueden observar en la Tabla 2.

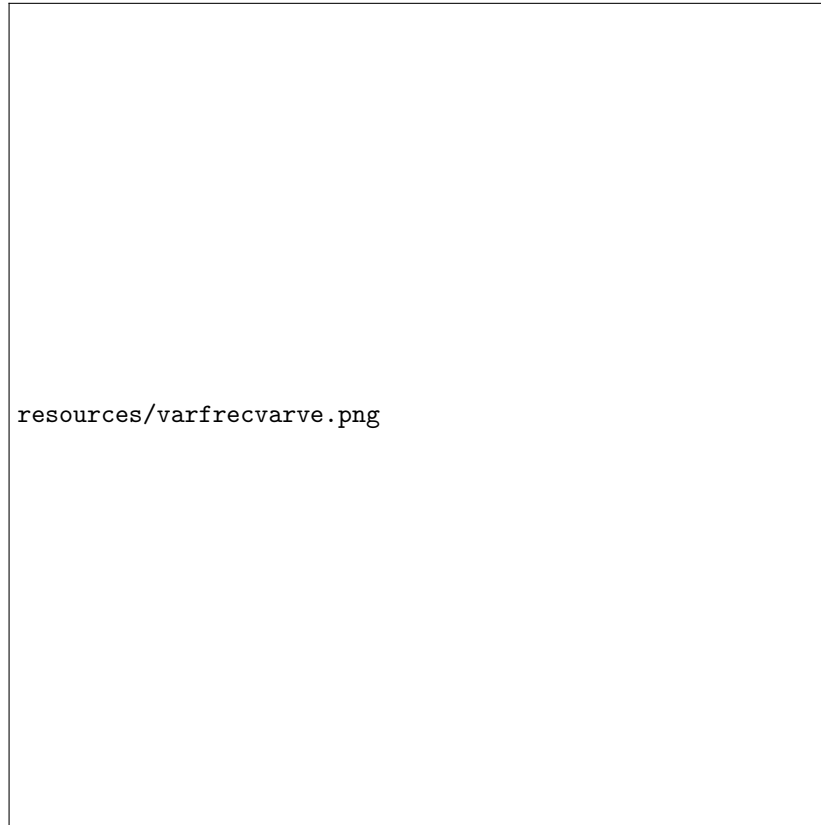


Figure 13: Variación de v_e con la frecuencia de entrada para un rango de 0 a 100kHz

Se observa que

	Intervalo Captura	Intervalo Enganche	f_0
Sin Filtro			
Filtro RC			
Filtro RRC			

Table 2: Mediciones de rango de enganche y captura

4.3 Aplicación: demodulación FM

4.3.1 Introducción: modulación FM

El principio básico tras el concepto de modulación en frecuencia (FM, por sus siglas en inglés) es que la amplitud de una señal analógica, a la que llamaremos la señal modulada, puede ser representada por un cambio en la frecuencia de otra,

a la que llamaremos la señal portadora. De esta forma, distintas amplitudes de la primera corresponden a frecuencias específicas de la segunda. Esto se ve ilustrado en la Figura 14

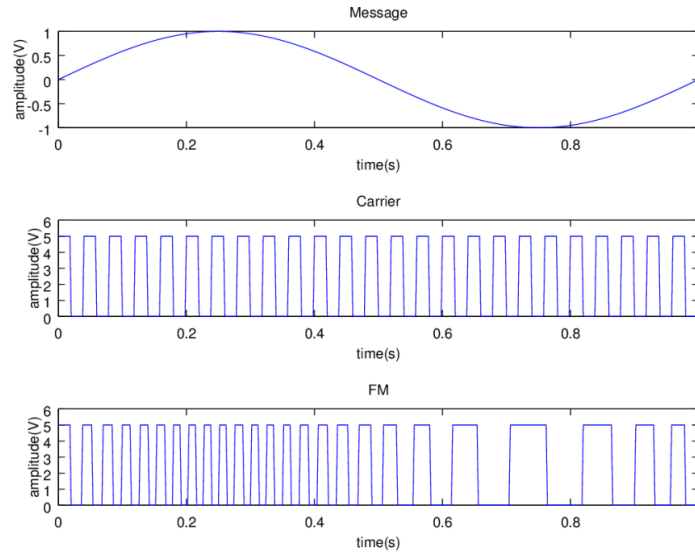


Figure 14: Modulación FM: portadora, modulada y FM

4.3.2 Implementación

Se implementó el integrado en un circuito para demodular una señal FM con portadora de $50kHz$ modulada por una señal de audio de frecuencia $f_1 = 400Hz$. A continuación, se detalla su funcionamiento.

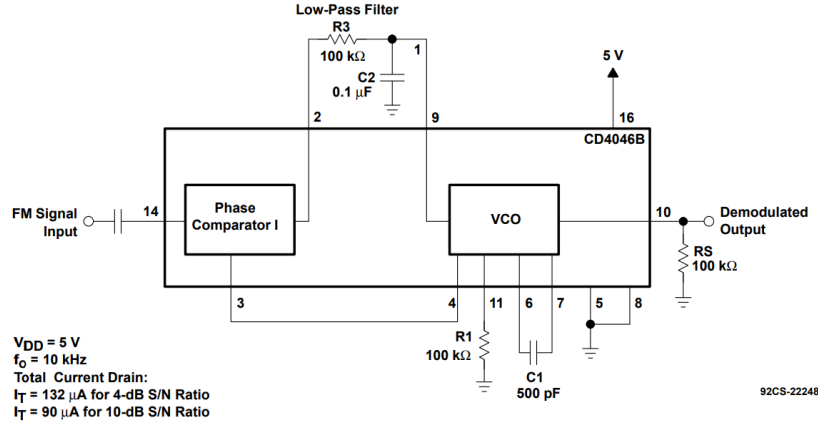


Figure 15: Esquemático del circuito del demodulador FM

Cuando se pone en la entrada de un PLL una señal FM y se produce el enganche de frecuencias, se realiza un seguimiento de su frecuencia. La amplitud de la señal de entrada del VCO en esta situación, es decir la tensión de error del comparador de fase tras pasar por el filtro, es proporcional a la diferencia entre la frecuencia del VCO y la frecuencia de la señal FM. Si se configura el VCO con una f_0 igual a la de la portadora de la señal FM, esta señal corresponde a la señal FM demodulada, es decir, la señal modulada original.

Con esta configuración, según la Figura 9, la frecuencia central del VCO será de aproximadamente 50 kHz . Se coloca un capacitor de desacople en la entrada para eliminar el nivel de continua de la señal FM. A su vez, el rango de captura de esta configuración es de $f_c = \pm \frac{f_1}{R_3 C_2} = \pm 0,4\text{ kHz}$, donde f_1 es la frecuencia de la señal modulada y R_3 y C_2 son los valores de los componentes del filtro pasa-bajos. Con este rango de captura, se permite realizar la captura de la señal aunque su frecuencia no sea exactamente la de la portadora, por efectos de la modulación.

El pin 10 del integrado, que corresponde a la salida de la señal demodulada, está internamente conectado mediante un *buffer* a la entrada del VCO, es decir, la salida del filtro pasa-bajos.

Esta configuración solo demodula la señal especificada, pero bastaría con modificar los valores de los componentes R_1 o C_1 para variar la frecuencia a seguir, o los valores de R_3 y C_2 para modificar el rango de captura. Reemplazando R_1 por un potenciómetro adecuado, podría incluso implementarse un demodulador FM de frecuencia variable.

4.3.3 Mediciones

Se utilizaron generadores de señal para modular en frecuencia con varias señales de audio de 400 Hz una portadora de 10 kHz . Las señales FM resultantes se transmitieron al PLL implementado en PCB para ser demodulado.

Se muestran en las figuras 16, 17 y 18 las mediciones de la señal moduladora, la FM y la demodulada para moduladoras de forma cuadrada, senoidal y de rampa, respectivamente.



Figure 16: Medición: demodulación de señal cuadrada

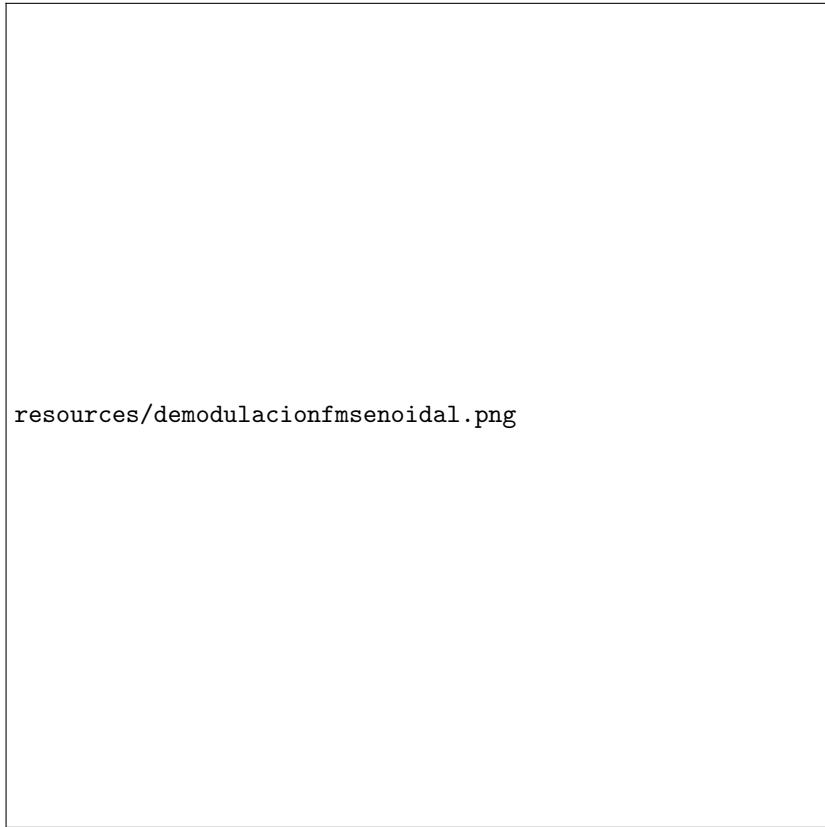


Figure 17: Medición: demodulación de señal senoidal

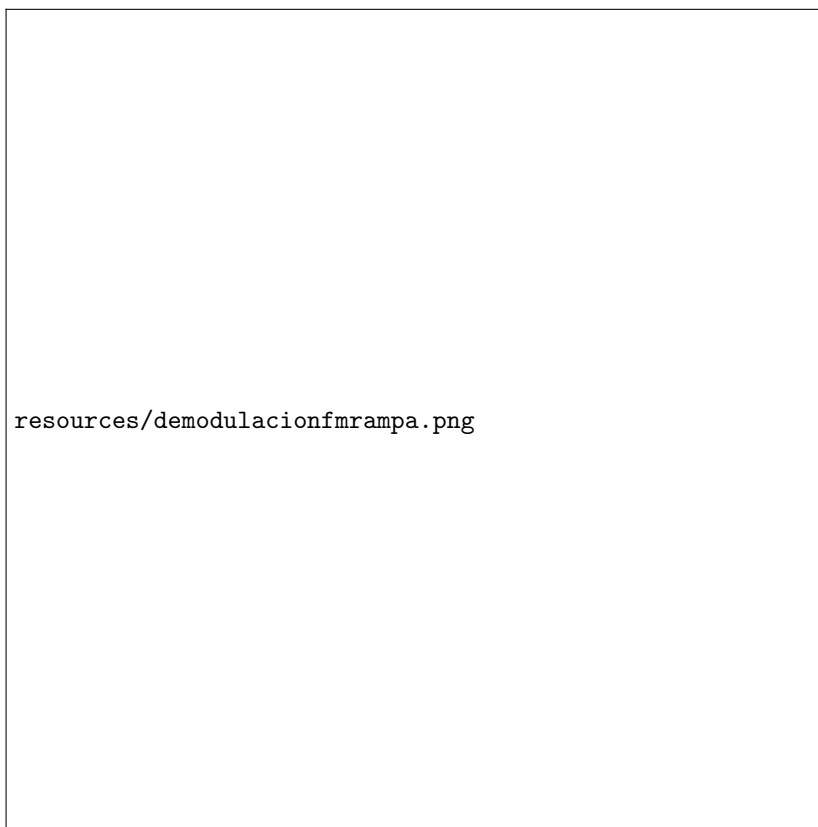


Figure 18: Medición: demodulación de señal rampa

Se puede ver que

4.4 Implementación: multiplicador de frecuencias

Se implementó el PLL como un multiplicador de frecuencias mediante la conexión de un contador de décadas que actúa de divisor de frecuencias entre la salida del VCO y la entrada del comparador. De esta manera, el PLL realiza un seguimiento de

La salida del PLL será una señal de frecuencia Nf_{in} , donde N es un entero función del divisor de frecuencias y varía entre 1 y 10, y f_{in} es la frecuencia de la señal de entrada del PLL.

Se utilizó para esta aplicación el comparador de fase II, ya que no tiende a seguir a los armónicos de la señal de entrada, lo cual es relevante ya que el *duty cycle* de la salida del divisor no es del 50%.

Se utilizó también un filtro RRC para esta aplicación, ya que tiene un tiempo de establecimiento más corto y permite rápida adaptación a los saltos de frecuencia introducidos por el selector de frecuencia del divisor.

4.4.1 Mediciones

En las figuras ??, ?? y ?? se observan las mediciones de la señal de entrada y salida del PLL para las configuraciones $N=2$, $N=4$ y $N=8$, respectivamente.

5 Conclusión

El PLL es un circuito versátil, que puede ser implementado para demodular señales FM y FSK, multiplicar frecuencias, sincronizar *clocks* y sintetizar frecuencias, entre otras aplicaciones.

Mediante la selección de componentes adecuados en el diseño, se puede escoger de un amplio rango de valores de operación, además de optimizar el diseño para distintas aplicaciones que exijan tiempos de establecimiento y selectividad de frecuencias específicas.

6 Referencias

Phase-Locked Loop Design Fundamentals: https://www.nxp.com/files-static/rf_if/doc/app_note/AN535.pdf

CD4046B Phase-Locked Loop: A Versatile Building Block for Micropower Digital and Analog Applications: <http://www.ti.com/lit/an/scha002a/scha002a.pdf>

Miniaturized RC Filters Using Phase-Locked Loop. (Moschytz, G.S.): <https://ia801902.us.archive.org/17/items/bstj44-5-823/bstj44-5-823.pdf>

CMOS Phase-Locked-Loop Applications Using the CD54/74HC/HCT4046A and CD54/74HC/HCT7046A: <http://www.ti.com/lit/an/scha003b/scha003b.pdf>