

Laboratório 6: 30 de Outubro a 9 de Novembro

Objetivos

Realização de blocos somadores. Realização de módulo somador-subtrator. Representação de números com sinal. Utilização de módulos previamente construídos no ambiente WebPack da Xilinx.

Exercício 19: Aritmética – Soma

Pretende-se projetar um circuito que realize a soma de 2 números X e Y de dois bits cada.

PARTE I – RESOLUÇÃO “CLÁSSICA”

Identifique o número de saídas necessárias e construa a tabela de verdade para cada saída.

PARTE II – COMPOSIÇÃO MODULAR

- Projete o circuito somador, utilizando somente blocos do tipo somador-completo de 1bit.
- Projete o circuito somador, utilizando somente blocos do tipo semi-somador de 1bit e alguma lógica adicional que lhe pareça conveniente. *Dica: pense primeiro na implementação de um bloco do tipo somador-completo através de blocos do tipo semi-somador (e alguma lógica adicional)!*
- Projete o circuito somador que realize a soma de 2 números X e Y de quatro bits cada ($X_3X_2X_1X_0 + Y_3Y_2Y_1Y_0$) utilizando blocos do tipo somador-completo de 1bit.

Exercício 20: Somador/subtrator em complemento para 1 e para 2

O objetivo geral do exercício é o de fazer um somador/subtrator de dois números de três bits, A ($A_2A_1A_0$) e B ($B_2B_1B_0$) capazes assim de representar os números decimais entre 0 e 7. A operação pretendida deve ser indicada através de uma entrada SOMASubtrai. Quando SOMASubtrai=0 o resultado deve ser $A+B$, e quando SOMASubtrai=1 o resultado deverá ser $A-B$. Identifique o número de saídas (S) necessárias para a implementação do somador/subtrator descrito.

Dica: para as alíneas abaixo, lembre-se que a operação $A-B$ pode ser realizada através de $A+(-B)$, soma de A com o negativo de B, i.e., soma de A com a representação em complemento do número B.

PARTE I – SOMADOR/SUBTRATOR EM COMPLEMENTO PARA 1

Projete o referido somador/subtrator que produza o resultado utilizando representação em complemento para 1 (admitindo que não é de interesse representar resultados superiores a 7).

PARTE II – SOMADOR/SUBTRATOR EM COMPLEMENTO PARA 2

Partindo da solução anterior, projete um somador/subtrator que produza o resultado utilizando representação em complemento para 2 (admitindo que não é de interesse representar resultados superiores a 7). *Dica: pense como realizar a representação em complemento para 2 partindo da representação em complemento para 1.*

PARTE III – IMPLEMENTAÇÃO EM XILINX ISE E BASYS2

Edite as soluções das Partes I e II. Simule e compare os resultados. Configure a FPGA disponível na placa BASYS2 e verifique experimentalmente o funcionamento do somador-subtrator de uma das partes anteriores, considerando o seguinte ficheiro UCF como referência:

net "B0" loc="P11";	net "SOMASubtrai" loc="N3"
net "B1" loc="L3";	net "S0" loc="M5";
net "B2" loc="K3";	net "S1" loc="M11";
net "A0" loc="B4";	net "S2" loc="P7";
net "A1" loc="G3";	net "S3" loc="P6";
net "A2" loc="F3";	

