

## Laboratório 4 - Semana 16 de Outubro a 26 de Outubro

### Objetivos:

Conversão entre bases de numeração. Realização de conversores de código. Realização de funções booleanas utilizando decodificadores. Construir um diagrama temporal de uma função booleana. Utilização de ambiente Xilinx WebPack/ISE de edição de esquemáticos e simulação. Apresentação da placa de desenvolvimento Digilent BASYS2

### Exercício 13: Bases de Numeração

Preencher a tabela anexa, efetuando as conversões necessárias:

Base 2 (binário)	Base 8 (octal)	Base 10 (decimal)	Base 16 (hexadecimal)
11010111			
	224		
		35	
			2C

### Exercício 14: Conversor Código (BCD8421 → 2-em-5)

Pretende-se realizar um circuito conversor de código BCD8421 para o código 2-em-5, descrito através da tabela de verdade anexa.

Implemente uma das funções recorrendo à utilização de decodificador(es) (terá que usar pelo menos um decodificador) e lógica adicional (se necessário). Pode utilizar qualquer tipo de decodificador (com pelo menos duas variáveis de entrada), sendo preferível a solução que utilize globalmente o menor número de portas lógicas, considerando que um decodificador de N variáveis de entrada tem o equivalente a  $2^N$  portas lógicas.

BCD 8421		2 out-of 5 P '7' '4' '2' '1'
0 0 0 0	0	0 1 1 0 0
0 0 0 1	1	1 0 0 0 1
0 0 1 0	2	1 0 0 1 0
0 0 1 1	3	0 0 0 1 1
0 1 0 0	4	1 0 1 0 0
0 1 0 1	5	0 0 1 0 1
0 1 1 0	6	0 0 1 1 0
0 1 1 1	7	1 1 0 0 0
1 0 0 0	8	0 1 0 0 1
1 0 0 1	9	0 1 0 1 0

### Exercício 15: Diagramas temporais e o ambiente de desenvolvimento WebPack/ISE da Xilinx

Para o esquemático abaixo apresentado,

- apresente a tabela de verdade associada à saída w,
- complete manualmente o diagrama temporal apresentado,
- utilizando o ambiente ISE da Xilinx, iniciando pela edição de esquemáticos, proceda à simulação (especificando os vetores de teste em VHDL). Exemplo de especificação de teste para o sinal A:

A <= '0', '1' after 200ns, '0' after 600ns, '1' after 800ns;  
B <= '0', '1' after 300ns, '0' after 500ns, '1' after 900ns;  
C <= '0', '1' after 400ns, '0' after 500ns, '1' after 900ns;  
D <= '0', '1' after 500ns;

- verifique experimentalmente os resultados através da sua montagem (facultativo).

