



Especificação de Requisitos

Processador de Propósito Geral Simples

Universidade Estadual de Feira de Santana

Compilação 1.4

Histórico de Revisões

Data	Descrição	Autor(es)
26/09/2014	Inicialização do documento	patrickecomp
26/09/2014	Inclusão dos requisitos [FR1] à [FR8]	patrickecomp
28/09/2014	Inclusão dos requisitos [FR11] à [FR15]	santana22 e gabri14el
28/09/2014	Concepção da introdução e inclusão dos requisitos [FR9] e [FR10]	manuellemacedo
29/09/2014	Inclusão dos requisitos [FR17] à [FR22]	patrickecomp, mirelarios e tarles-w7
29/09/2014	Inclusão dos requisitos [FR23] e [FR24]	ardersonqdv, lucas
29/09/2014	Inclusão do requisito [FR7]	patrickecomp
30/09/2014	Refinamento da introdução, revisão preliminar do documento e revisão da [FR16]	santana22
30/09/2014	Revisão do requisito [FR13]	santana22 e gabri14el
30/09/2014	Adição do requisito [NFR1]	santana22

SUMÁRIO

1	Introdução	3
1.1	Visão Geral do Documento	3
1.2	Definições	3
1.3	Acrônimos e Abreviações	4
1.4	Prioridades dos Requisitos	4
2	Requisitos Funcionais	4
2.1	Conjunto de Operações Aritméticas	4
2.2	Conjunto de Operações Lógicas	5
2.3	Conjunto de Operações de Desvio	6
2.4	Conjunto de Operações de Memória	7
2.5	Conjunto de Operações de Controle	7
3	Requisitos não Funcionais	8

1. Introdução

Em um ambiente empresarial competitivo e dinâmico, possuir o domínio de técnicas que possam agilizar e minimizar as atividades de produção são necessárias para se obter êxito. Principalmente, quando o segmento de *Systems on Chip* cresce rapidamente em todo o mundo e, essa conjuntura, necessita de um rápido desenvolvimento de novas e mais acessíveis tecnologias. Dessa maneira, torna-se quase uma urgência a formação de mão de obra especializada nesse (e em outros) segmentos. Nesse contexto, a **Fazemos Qualquer Negócio Inc.** em parceria com a **Universidade Estadual de Feira de Santana**, foi contratada para o desenvolvimento de um *IP-Core* de um micro processador de propósito geral que será utilizado em escolas da África com o intuito de impulsionar o desenvolvimento deste continente.

A seguir, como fase preliminar do desenvolvimento deste *IP-Core*, este documento apresenta o levantamento de diversos requisitos identificados a partir das necessidades dos nossos clientes.

1.1. Visão Geral do Documento

- **Requisitos funcionais** - lista de todos os requisitos funcionais.
- **Requisitos não funcionais** - lista de todos os requisitos não funcionais.
- **Dependências** - conjunto de dependências de IP-cores previstos.

1.2. Definições

Termo	Descrição
Requisito Funcional	Requisitos de hardware que compõem os módulos, descrevendo as ações que o mesmo deve estar apto a executar. Estas informações são capturadas a partir do desenvolvimento dos casos de uso, que documentam as entradas, os processos e as saídas geradas.
Requisito Não Funcional	Requisitos de hardware que compõem os módulos, representando as características que o mesmo deve ter, ou restrições que o mesmo deve operar. Estas características referem-se a técnicas, algoritmos, tecnologias e especificidades do Sistema como um todo.
Dependências	Requisitos de reuso de IP-cores, descrevendo as funções que cada um deve exercer.

1.3. Acrônimos e Abreviações

Sigla	Descrição
FR	Requisito Funcional
NFR	Requisito Não Funcional
D	Dependência
PC	Program Counter

1.4. Prioridades dos Requisitos

Prioridade	Característica
Importante	Requisito sem o qual o sistema funciona, porém não como deveria.
Essencial	Requisito que deve ser implementado para que o sistema funcione.
Desejável	Requisito que não compromete o funcionamento do sistema.

2. Requisitos Funcionais

2.1. Conjunto de Operações Aritméticas

[FR1] Operação de soma

Descrição: O módulo deve ser capaz de realizar a operação de soma de dois valores de 8 bits.

Nível de Prioridade: Essencial

[FR2] Operação de subtração

Descrição: O módulo deve ser capaz de realizar a operação de subtração de dois valores de 8 bits.

Nível de Prioridade: Essencial

[FR3] Operação de multiplicação

Descrição: O módulo deve ser capaz de realizar a operação de multiplicação de dois valores de 8 bits.

Nível de Prioridade: Essencial

[FR4] Operação de divisão

Descrição: O módulo deve ser capaz de realizar a operação de divisão de dois valores de 8 bits.

Nível de Prioridade: Essencial

[FR5] Tamanho da palavra de saída

Descrição: O componente deve apresentar uma saída única de 8 bits para todas as operações aritméticas.

Nível de Prioridade: Importante

[FR6] Detecção de overflow aritmético

Descrição: O módulo deve ser capaz de detectar *overflow* aritmético.

Nível de Prioridade: Importante

[FR7] Detecção de zero

Descrição: O módulo deve ser capaz de detectar no resultado da operação o valor zero e habilitar uma *flag*.

Nível de Prioridade: Importante

2.2. Conjunto de Operações Lógicas

[FR8] Operação AND

Descrição: O módulo deve ser capaz de realizar a operação AND lógico de dois operandos de 8 bits.

Nível de Prioridade: Essencial

[FR9] Operação OR

Descrição: O módulo deve ser capaz de realizar a operação OR lógico de dois operandos de 8 bits.

Nível de Prioridade: Essencial

[FR10] Operação NOT

Descrição: O módulo deve ser capaz de realizar a operação NOT lógico de um operando de 8 bits.

Nível de Prioridade: Essencial

[FR11] Operação CMP

Descrição: O módulo deve ser capaz de comparar dois registradores de 8 bits cada e ativar um *flag*.

Nível de Prioridade: Essencial

2.3. Conjunto de Operações de Desvio

[FR12] Operação JR

Descrição: O módulo deve ser capaz de realizar desvios para endereços específicos na memória.

Nível de Prioridade: Essencial

[FR13] Operação JPC

Descrição: O módulo deve ser capaz de realizar desvios para o próximo endereço de PC.

Nível de Prioridade: Essencial

[FR14] Operação BRFL

Descrição: O módulo deve ser capaz de realizar desvios condicionais com base em um *flag*.

Nível de Prioridade: Essencial

[FR15] Operação CALL

Descrição: O módulo deve ser capaz de desviar a execução para uma sub-rotina.

Nível de Prioridade: Essencial

[FR16] Operação RET

Descrição: O módulo deve ser capaz de retornar para a execução normal logo após o termino de uma sub-rotina.

Nível de Prioridade: Essencial

2.4. Conjunto de Operações de Memória

[FR17] Operação LW

Descrição: O módulo deve ser capaz de realizar leitura de dados na memória.

Nível de Prioridade: Essencial

[FR18] Operação SW

Descrição: O módulo deve ser capaz de armazenar dados na memória.

Nível de Prioridade: Essencial

[FR19] Modo de Armazenamento

Descrição: O tratamento e o armazenamento na memória será feito em big-endian.

Nível de Prioridade: Essencial

[FR20] Modo de endereçamento

Descrição: O módulo deve possuir dois modos de endereçamento: Imediato e Direto.

Nível de Prioridade: Essencial

[FR21] Tipo de memória

Descrição: O módulo deve utilizar memória do tipo SSRAM.

Nível de Prioridade: Essencial

[FR22] Tamanho da memória

Descrição: A memória deve ser de 1 Megabyte.

Nível de Prioridade: Essencial

2.5. Conjunto de Operações de Controle

[FR23] Operação NOP

Descrição: Mnemônimo da palavra No Operation que significa uma instrução que não faz nada, a não ser refrescar as memórias dinâmicas e incrementar o contador. Esta instrução é comumente empregada para reservar espaço na memória para introduzir posteriormente uma rotina, ou para remover instruções sem precisar fazer uma nova montagem.

Nível de Prioridade: Essencial

[FR24] Operação HALT

Descrição: Paralisa a execução do programa até que uma requisição de interrupção seja aceita. O microprocessador não fica efetivamente parado, mas continuamente está executando a instrução HALT sem incrementar o contador de programa e com isto, o *refresh* das memórias é realizado.

Nível de Prioridade: Essencial

3. Requisitos não Funcionais

Esta seção apresenta a lista de Requisitos não Funcionais do projeto.

[NFR1] Interfaceamento

Descrição: Este módulo deve ser capaz de interfacear com algum mecanismo de saída.

Nível de Prioridade: Desejável