

การทดลองที่ 8 วงจรบวกเลขขนาด 8 บิต

วัตถุประสงค์

1. เพื่อให้นักศึกษาสามารถเข้าใจการทำงานของเลขฐานสองได้ดีขึ้น
2. เพื่อให้นักศึกษาฝึกการออกแบบและพัฒนางจรอย่างเป็นระบบ
3. เพื่อให้เข้าใจการออกแบบวงจรดิจิทัลด้วยวิธี Schematic
4. เพื่อให้สามารถออกแบบวงจรดิจิทัล โดยกระบวนการ Top-Down Design

การทดลอง

1. ให้นักศึกษานำเอกสารใบตรวจการทดลองให้อาจารย์ผู้ควบคุมการทดลองเซ็นรับรองเอกสารก่อนเริ่มทำการทดลองภายใน 1 ชม. แรกของตารางชั่วโมงปฏิบัติของอาทิตย์ที่ทำการทดลองนี้
2. ให้นักศึกษาสร้างวงจรบวกเลขขนาดแปดบิตโดยมีรายละเอียดดังนี้
 - 2.1 รับอินพุตตัวตั้งเป็นเลขฐานสองขนาดแปดบิตจากสวิตช์เลื่อน (SW7 – SW0)
 - 2.2 รับอินพุตตัวกระทำเป็นเลขฐานสองขนาดแปดบิตจากดีพสวิตช์ (DIP SW)
 - 2.3 แสดงผลการบวกบนตัวแสดงผลเจ็ดส่วนเป็นเลขฐาน 16 (7 Segments)
 - 2.4 หากผลลัพธ์เป็น 0 ให้ Buzzer ดัง
3. ให้นักศึกษาออกแบบวงจรแบบ Top-Down Design โดยทำในกระดาษก่อนแล้วจึงทำดังกล่าวในคอมพิวเตอร์เพื่อ Download ลง FPGA ในส่วนที่เป็น PROM (ปิดเครื่อง เปิดใหม่ วงจรยังอยู่และทำงานได้)
4. ให้นักศึกษาทดสอบการทำงานของวงจรให้ถูกต้องสมบูรณ์ก่อนการจึงทำการส่งตรวจ
5. ส่งในชั่วโมงปฏิบัติการ หากส่งไม่ทันตามกำหนดเวลาจะถูกหักตามหมายเหตุท้ายใบตรวจการทดลอง

หมายเหตุ กรุณาอ่านหมายเหตุท้ายใบตรวจการทดลองให้ละเอียด

ใบตรวจการทดลองที่ 8

วัน/เดือน/ปี _____ ☐ กลุ่มเช้า ☐ กลุ่มบ่าย ☐ กลุ่มเย็น

รหัสนักศึกษา _____ ชื่อ-นามสกุล _____

การตรวจการทดลอง ☐ บันทึกคะแนนแล้ว

การทดลองข้อ 1 ลายเซ็นผู้คุมการทดลอง _____

☐ ไม่หักส่งซ้ำ ☐ หักส่งซ้ำ 50%

การทดลองข้อ 4 ลายเซ็นผู้คุมการทดลอง _____ (Perfect circuit)

☐ ไม่หักส่งเกินกำหนด ☐ หักส่งเกินกำหนดเพิ่ม 30%

☐ หักเพิ่มเป็น 10% ☐ หักเพิ่มเป็น 20% ☐ หักเพิ่มเป็น 30% ☐ หักเพิ่มเป็น 40%

☐ หักเพิ่มเป็น 50% ☐ หักเพิ่มเป็น 60% ☐ หักเพิ่มเป็น 70% ☐ หักเพิ่มเป็น 80%

☐ หักเพิ่มเป็น 90%

หมายเหตุ

1. ไม่รับใบตรวจการทดลองที่มีร่องรอยการแก้ไข ขูด ลบ ชีด ข่วน เปลี่ยนแปลงทุกชนิด
2. หากไม่ทำตามข้อกำหนดในการทดลองข้อที่ 1 หัก 50%
3. หากส่งวงจรตามข้อ 4 เกินสัปดาห์ที่กำหนด หักเพิ่ม 30%
4. หากส่งวงจรตามข้อ 4 ให้ตรวจแล้วผิดพลาด หักเพิ่มครั้งละ 10%
5. การทดลองนี้จำกัดการหักคะแนนไม่เกิน 90%