仮想かりない物理なりになの変換

アドルス変換

address traslation

Xモリを参照する房に生じるので Yフトウェアによる村かではよれぞる

多くのCPUがアドレス変換などを行うためのXモリ管理用の11-ドウェアを備えている
このハードウェアをXモリ管理コニット、MMU(Memory Managenent
Unit)

6.3

MMUは Nº-ジラープルンよばれる 仮想アドスと物理アドスス変換表を使って 処理を行う

10ージラーブルの実現法とハージングラゴ

な想アドスの1つ1つに物理ないスがかもがりられるが、個々にテーフッル内に確保 するとすると、後種アドレスの数だりテーフッルのエントリかび事となる

リテープルが大きくなりすぎる

仮想アドスを間上の連続した固定表のメモリ領域を以とすとめに(2枚・いるのでは)対い、連続は物理を間上のメモリ領域を割りあつるようにする

りこの連続はひとまとめの領域をハージと呼ぶ

仮想アドレス空間上のパージを仮想パージの論理パージとの行が

物理アドスを間上の1Pージを物理ページ、10ージフレーム、フレームなどと

パージの大きさは4キのバイヤ8キャバイ発度か多い

rate · · No.

何想アドロから物理計以入の专授手順の何

N-30 TTTE 212111 = 4 KB 673

仮想アドレス、物理アドレス きに よと ピット幅をする

- 1) ゴンビットの移作がスの上位20ビットかで行現Aついの番目に押当了る (=32-12)
- 2) MMUはパージテープルを考照し、問い方かせのおった仮想パージに対応する物理パージ番号を行る、物理パージ番号は物理アドレスの上位20ビットである
- 3) 後根アドレスの下位12ビットをそのまま物理アドレスの下位12ビットと12 使用るれば、物理アドレスが得られる

通常、10-ジラープルは物理Xモリ上に置かれいるため、実行効率が低い

Zir. CPVI= 1°-5"7-7", La I)-12 + project 3 TLB (table look-aside buffer)

という特殊なハードウェラか携戦はれている

TLBは100エンドリ経療、連想記憶で、最近考問にたパージテーブルのエントリを保持しいる。

おる仮想アルスを参照したときに、TLB内に対応する倫理パーショコントリかるれば高速にアドレス変程を行うことかできる

上の手順で問題か生いる場合がないか?

TLBのミスはキャッショのイスよりもはるかに影響が

2)において、対応する物理10-ジがみつからない場合がある

ラマッパング不在という

マッピングで不在とは優視パージに特理パージが割りおつられていない状態のでも

マッピングで在の仮想ルージに対してアドレス変換を要売した物で、

ハージフャレトは割込みの一種である例外で、オペレースングラスラムが外理する

不正はメモリアクロスの間台には、Segmentation ervor

仮規でドレス空間を用いたますの場合、不追抗な物理Xモリ領域を合かせつ使うこれができるので、fragmentationにより、たま、領域がとれないないかにおける

ただし、パージング方式では、パージタにメモリを管理なため、ごく少量のメモリレク使用しない場合には、パージ内の大部分かんダッとなる場合が任ずる

与内部断的化之)

ページサイズを小せくすれば、回避できるが、その場合はパージテーブルかったもくなるなどのメモリ管理とのオーバー人ッドが大きくなる

スパウン等 large page

6-6 パージの保護

各位規トージに対して

- 1) 読出 (read) 2) 書社社 (write)
- 3) 実行 (execute)

という原性を指定づきるよりになっている

T+X+領域 10 read & execute E許可 (write 13 禁止) 〒1-7 領域 13 read & write 至許可 (execute 13 禁止) 大分,7領域 13 左2 許可

ate

MMU(メモリ管理ユニット)の動作

- 1) パーガラーブルを考問、
 - マッとのうで不在ですれば、ハージファルトを発生
- 2) マッピンクで存むなりれる。パージラーブルのエントリに記されている保護為性 を参照し、要求された操作が許可されているか確認
- 3) 带花礼作操作的許可过机心为竹小田、例外(protection fault)区. X毛y保護遵反 発生
- 4) 要求はれた操作が許可はれていれば、 仮想アドレスを物理アドレスに変操し 処理を行う。
- 6.7 仮想記憶

夜想記憶: Xモリ量心う物理的召制約を取り除くための資源の抽象心投价

後想記憶では二次記憶(通常ハードデスク)をあたかも物理メモリ の一部と12扱い、物理的に搭載されたメモリ電を避えるメモリを利用可能 とろみ

物理メモリにハリチsないデータは、二次記用を上aスフップ(swap)領域とよび外の領域に書き出すれる

又7·17°領域人q書于出し、1、10-产单位、2、行的机子

何想記憶。動作a 概要

(スワップアウト しまが)

- 1) 物理メモリに入り切らないかージロ、スの内容をスクップ領域に 書き出す。 スクップ領域に書き出されたかージリす、マッピングで不在としてかく。
- 2) メモリ参照。際に参照されて何想パージがマッピッンで不在でなりれば、1物理×モリモ参照する
- 3) マッピングで在の場合、MMUによりハロージフォルトが起こる。 る結果、OSにより以下の処理が行的れる。
 - a) 参照された仮視パージがスワップの領域に書き出てれているかな確認する。 もし、考照された仮視パージが書き出されていなります。不正なメモリ、 参照と判断

→ 7°bセスの停止、スケッメンテーラョン違反

b) 参照されて仮想パージかスワップ負域に存在すれば るの内容を何理メモリ上に読み込む。(スワップイン) 読み込みが終了した時点で、移想パージ とけの理パージのマッピングでとハージテープルに登録し、 メモリ考照を行ってつかセスに制御を戻す

OSが各後想が一ジョ「杖態」を管理了」以事がおる 各後想が一ジについて、スケップ領域に書き出されているからうか、引 書き出されている場合、スケップの領域のとこにおか

これらの情報をアドレス空間記述表を1つ存料

パージテープルはMMU(11-ドウェ3)が参照し、メモリ参照に際に第に参照 TLB

アドレスを間記述表はNージフォルトが起った降にOSが参照する.