Реальный режим работы микропроцессора x86

Микропроцессор с точки зрения программиста

Программная модель микропроцессора

Способ организации и доступа к оперативной памяти.

В этих процессорах 20-разрядная шина, следовательно, может быть 1 Мб оперативной памяти. 640 Кб под оперативную память, ещё 640 – адресное пространство ввода-вывода.

Регистры

Регистр – это ячейка памяти в микропроцессоре.

Существуют программнодоступные регистры.

Регистры общего назначения.

AX. Двухбайтовый. Обращение по байтам AH и AL. BX, CX, DX. AX используется в командах сложения и умножения.

BX – базовый регистр используется при организации адресации по базе.

CX – счётчик (counter), в нём хранится сколько раз должен повториться цикл.

DX – регистр данных, используется при организации обмена через последовательные порты.

SI и DI служат для организации индексирования. Эти регистры можно использовать для обработки строк.

Сегмент кода, сегмент данных, сегмент стека.

CS – для хранения базового адреса сегмента кода. DS – для хранения базового адреса сегмента данных. SS – для хранения базового адреса сегмента стека.

Модификация адреса

Все сегменты размещаются в оперативной памяти начиная с границы параграфа, т.е. от адреса кратного 16. Первая ячейка в сегменте является адресом начала сегмента и старшие 16 бит хранятся в соответствующем сегменте регистра. Ячейки памяти внутри сегмента адресуются относительно начала сегмента, это значение называется смещением.

Флаги располагаются в 16-битовом регистре флагов и либо отмечают какое-либо событие, либо управляют его работой.

TF – флаг трассировки.

DT – флаг направления, управляет направлением обработки строк.

Флаги, которые хранят результат операций, выполненных на микропроцессоре.

ZF – флаг нуля. Равен 1 если 0.

SF – флаг знака.

CF – флаг переноса. Если при сложении двух чисел результат не помещается в приёмник, то этот факт фиксируется в флаге CF.

PF – флаг паритета. Флаг равен 1, если в 4-х младших битах чётное число единиц.

OF – флаг переполнения. Равен 1, если возникло переполнение. Используется в паре с флагом AF дополнительного переноса.

IF – флаг, используемый для разрешения внешнего маскируемого прерывания.

Указатель команд. Этот регистр хранит адрес следующей команды которая будет обработана микропроцессором.

Генерация физического адреса

Физический адрес равен базовому адресу, умноженному на 16 плюс сдвиг. Базовый адрес начала хранится в соответствующей ячейке регистра CS, DS или SS.

Способы адресации

1. Регистровая адресация. MOV AL, 5 //Загрузить в регистр AL число 5
2. Непосредственная адресация. K EQU 5// Везде где встретит K вставит 5. Например, MOV AL, K
3. Прямая адресация. MOV AL, OFFSET 34D1h// Из ячейки оперативной памяти 34D12 загрузит в регистр AL. A DB 5. Выделяется ячейка памяти длинной байт по адресу которому присваивается символическое имя A. И записывая A в MOV AL, A получаем доступ к этой ячейке.
4. Адресация по базе. MOV AX, [BX]// Содержимое регистра BX необходимо интерпретировать как адрес ячейки памяти.
5. Адресация по базе с индексированием

Арифметические команды

Сложение ADD O1, O2 // O1 += O2

Нельзя использовать две ячейки памяти.

MOV AL, 2

MOV BL, 3

ADD AL, BL

Сложение с переносом ADC O1, O2 // O1 += O2 + CF

MOV AL, 200

MOV BL, 150

ADD AL, BL // CF = 1

XOR AH, AH // AH = 0

ADC AH, AH // AH = 1

MOV AL, 2Ch

MOV BL, 0F4h

MOV AM, 1h

MOV BM, 1h

ADD AL, BL

ADC AM, BM

INC O // O++

DEC O // O++

Умножение O1 \* O2

MOV AL, O1

MUL O2

// Результат в AX

MOV AX, O2

MUL O2

// Результат в DX:AX

Деление O1 / O2

// Длина команды деления определяется по длине делителя

MOV AX, O1

MOV BL, O2

DIV BL

A DW 150

B DB 5

D DB ?

Оператор условного перехода

Jxx <Метка>

M1: MOV AX, 2

JL M1

При решении вопроса о переходе анализируются флаги. Поэтому, перед тем как выполнить переход, необходимо установить флаги.

Если AL != AH, то AL = AL + AH

CMP AL, AH

JE M1

ADD AL,AH

M1:

>JG

<JL

>=JGE ~ JNL

<=JLE ~ JNG

!=JNE

==JE

JS <0

JNS >0

Заданы два числа. Поделить, есть делитель не равен 0.

MOV AX, O1

MOV BX, O2

COM BX, 0

JZ M1

DIV AX, BX

M1: