

**ПРАВИТЕЛЬСТВО РОССИЙСКОЙ ФЕДЕРАЦИИ
НАЦИОНАЛЬНЫЙ ИССЛЕДОВАТЕЛЬСКИЙ УНИВЕРСИТЕТ
«ВЫСШАЯ ШКОЛА ЭКОНОМИКИ»**

Факультет компьютерных наук
Департамент программной инженерии

Согласовано

Профессор базовой кафедры
системного программирования
В НИУ ВШЭ
канд. физ. - мат. наук

_____ Гайсарян С. С.
" " _____ 2018 г

Утверждаю

Академический руководитель
образовательной программы
«Программная инженерия»
профессор департамента программной
инженерии канд. техн. наук

_____ Шилов В. В.
" " _____ 2018 г

**АЛГОРИТМ ДЛЯ ГЛОБАЛЬНОГО РАСПРЕДЕЛЕНИЯ РЕГИСТРОВ В
ЭМУЛЯТОРЕ QEMU И ЕГО РЕАЛИЗАЦИЯ**

Техническое задание

ЛИСТ УТВЕРЖДЕНИЯ

RU.17701729.509000 ТЗ 01-1

Студент группы БПИ 151 НИУ ВШЭ
_____ Абрамов А.М.
" " _____ 2018 г

Подп. и дата	
Инв. № дубл.	
Взам. инв. №	
Подп. и дата	
Инв. № подл.	

2018

УТВЕРЖДЕНО
RU.17701729.509000 ТЗ 01-1

**АЛГОРИТМ ДЛЯ ГЛОБАЛЬНОГО РАСПРЕДЕЛЕНИЯ РЕГИСТРОВ В
ЭМУЛЯТОРЕ QEMU И ЕГО РЕАЛИЗАЦИЯ**

Техническое задание

RU.17701729.509000 ТЗ 01-1

Листов 15

Инв. № подл.	Подп. и дата	Взам. инв. №	Инв. № дубл.	Подп. и дата

Содержание

1 Введение	3
1.1 Наименование	3
1.2 Краткая характеристика	3
2 Основания для разработки	4
2.1 Документ, на основании которого ведется разработка	4
2.2 Наименование темы разработки	4
3 Назначение разработки	5
3.1 Функциональное назначение	5
3.2 Эксплуатационное назначение	5
4 Требования к программному изделию	6
4.1 Требования к функциональным характеристикам	6
4.1.1 Состав выполняемых функций	6
4.1.2 Организация входных и выходных данных	6
4.1.3 Прочие требования	6
4.2 Требования к интерфейсу	6
4.3 Требования к надежности	6
4.3.1 Обеспечение устойчивого функционирования программы	6
4.3.2 Время восстановления после отказа	6
4.3.3 Отказы из-за некорректных действий оператора	7
4.4 Требования к условиям эксплуатации	7
4.4.1 Вид обслуживания	7
4.4.2 Численность и квалификация персонала	7
4.5 Требования к составу и параметрам технических средств	7
4.6 Требования к информационной и программной совместимости	7
4.7 Требования к упаковке	7
5 Требования к программной документации	8
5.1 Предварительный состав программной документации	8
6 Техничко-экономические показатели	9

Изм.	Лист	№ докум.	Подп.	Дата
RU.17701729.509000 ТЗ 01-1				
Инв. №подл.	Подп. и дата	Взам. инв. №	Инв. №дубл.	Подп. и дата

6.1 Ориентировочная экономическая эффективность	9
6.2 Экономические преимущества разработки	9
7 Стадии и этапы разработки	10
7.1 Необходимые стадии разработки	10
7.1.1 Стадия разработки технического задания:	10
7.1.2 Стадия разработки технического проекта:	10
7.1.3 Стадия разработки рабочего проекта:	10
7.2 Сроки работ и исполнители	11
8 Порядок контроля и приемки	12
8.1 Виды испытаний	12
8.2 Требования к приемке работы	12
9 Приложение 1. Терминология	13
9.1 Терминология	13
10 Приложение 2. Список используемой литературы	14
10.1 Список используемой литературы	14

Изм.	Лист	№ докум.	Подп.	Дата
RU.17701729.509000 ТЗ 01-1				
Инв. №подл.	Подп. и дата	Взам. инв. №	Инв. №дубл.	Подп. и дата

1. Введение

1.1. Наименование

Наименование: «Алгоритм для глобального распределения регистров в эмуляторе QEMU и его реализация».

Наименование на английском: «Algorithm for global allocation of registers in the QEMU emulator and its implementation».

1.2. Краткая характеристика

Цель работы - составить и реализовать алгоритм для глобального распределения регистров в эмуляторе QEMU. В задачи работы входит рассмотрение уже существующих алгоритмов, разработка алгоритма и его реализация. Рассмотрение уже существующих алгоритмов глобального распределения регистров позволит выявить их характеристики. Основываясь на данном анализе будет разработан алгоритм глобального распределения регистров. Реализация алгоритма в QEMU позволит эмулятору работать быстрее на некоторых наборах входных данных. В состав работы также входит создание демонстрационных исходных данных (файлов) для проверки работы алгоритма.

Демонстрационные исходные данные представляют собой исполняемую программу, удовлетворяющую требованиям входных данных, которая запускается в эмуляторе QEMU.

Изм.	Лист	№ докум.	Подп.	Дата
RU.17701729.509000 ТЗ 01-1				
Инв. №подл.	Подп. и дата	Взам. инв. №	Инв. №дубл.	Подп. и дата

2. Основания для разработки

2.1. Документ, на основании которого ведется разработка

Разработка программы ведется на основании приказа декана факультета компьютерных наук Национального исследовательского университета «Высшая школа экономики» №2.3-02/1212-01 от 12.12.17 «Об утверждении тем, руководителей курсовых работ студентов образовательной программы Программная инженерия факультета компьютерных наук».

2.2. Наименование темы разработки

Наименование: «Алгоритм для глобального распределения регистров в эмуляторе QEMU и его реализация».

Наименование на английском: «Algorithm for global allocation of registers in the QEMU emulator and its implementation».

Изм.	Лист	№ докум.	Подп.	Дата
RU.17701729.509000 ТЗ 01-1				
Инв. №подл.	Подп. и дата	Взам. инв. №	Инв. №дубл.	Подп. и дата

3. Назначение разработки

3.1. Функциональное назначение

Функциональным назначением разработки является предоставление пользователю возможности ускорить работу эмулятора QEMU.

3.2. Эксплуатационное назначение

Реализованный алгоритм предназначен для включения в сборку программы QEMU на операционной системе Linux. Алгоритм может использоваться любым пользователем желающим ускорить работу эмулятора QEMU. Исходный код может использоваться в учебных целях как пример реализации алгоритма тесно взаимодействующего с внутренними механизмами QEMU.

Изм.	Лист	№ докум.	Подп.	Дата
RU.17701729.509000 ТЗ 01-1				
Инв. №подл.	Подп. и дата	Взам. инв. №	Инв. №дубл.	Подп. и дата

4. Требования к программному изделию

4.1. Требования к функциональным характеристикам

4.1.1. Состав выполняемых функций

1. Интеграция в QEMU версии 2.10 или позднее.
2. Реализация алгоритма распределения регистров внутри блока трансляции.

4.1.2. Организация входных и выходных данных

Входными данными для работы алгоритма является массив инструкций для блока трансляции в формате внутреннего представления эмулятора QEMU. Для работы алгоритма необходима исполняемая программа, которая может быть запущена в эмуляторе QEMU. Входной файл исполняемой программы может быть создан в любой среде разработки на платформе которую поддерживает эмулятор QEMU, например x86_64 с операционной системой Linux.

1. Файл программы должен представлять собой исполняемый файл предназначенный для запуска в userspace операционной системы Linux на архитектуре x86_64.
2. Файл программы должен быть предоставлен в формате ELF.

Выходными данными для алгоритма являются коды команд для архитектуры x86_64.

4.1.3. Прочие требования

1. Отсутствие влияния на корректное исполнение программы.

4.2. Требования к интерфейсу

Требования к интерфейсу не предъявляются.

4.3. Требования к надежности

4.3.1. Обеспечение устойчивого функционирования программы

При некорректных входных параметрах должно отображаться сообщение об ошибке.

4.3.2. Время восстановления после отказа

Требования к восстановлению после отказа не предъявляются.

Изм.	Лист	№ докум.	Подп.	Дата
RU.17701729.509000 ТЗ 01-1				
Инв. №подл.	Подп. и дата	Взам. инв. №	Инв. №дубл.	Подп. и дата

4.3.3. Отказы из-за некорректных действий оператора

Требования к отказу из-за некорректных действий оператора не предъявляются.

4.4. Требования к условиям эксплуатации

4.4.1. Вид обслуживания

Не требует каких-либо видов обслуживания.

4.4.2. Численность и квалификация персонала

Минимальное количество персонала, требуемого для работы: 1 оператор. Пользователь эмулятора QEMU должен иметь образование не ниже среднего, обладать практическими навыками работы с компьютером.

4.5. Требования к составу и параметрам технических средств

Для работы алгоритма в эмуляторе QEMU необходимо учесть следующие системные требования:

1. Компьютер, оснащенный:
 - (а) 64-разрядный (x86_64) процессор с тактовой частотой 1 гигагерц (ГГц) или выше;
 - (б) 2 ГБ оперативной памяти (ОЗУ);
 - (с) 1.5 ГБ свободного места на жестком диске;
2. Монитор
3. Мышь
4. Клавиатура

4.6. Требования к информационной и программной совместимости

Реализация алгоритма для распределения глобальных регистров в эмуляторе QEMU обязательно должен быть написан с использованием языка С. Алгоритм должен включаться в сборку эмулятора QEMU и работать на 64-разрядных процессорах под операционной системой Linux.

4.7. Требования к упаковке

Реализация алгоритма поставляется в виде патча для исходного кода эмулятора QEMU на внешнем носителе информации – USB флеш накопителе. На нем должны содержаться документация по разработке, исходный код для алгоритма.

Изм.	Лист	№ докум.	Подп.	Дата
RU.17701729.509000 ТЗ 01-1				
Инв. №подл.	Подп. и дата	Взам. инв. №	Инв. №дубл.	Подп. и дата

5. Требования к программной документации

5.1. Предварительный состав программной документации

В обязательном порядке должны входить:

1. Техническое задание (ГОСТ 19.201-78)
2. Пояснительная записка (ГОСТ 19.404-79)
3. Руководство оператора (ГОСТ 19.505-79)
4. Программа и методика испытаний (ГОСТ 19.301-79*)
5. Текст программы (ГОСТ 19.401-78*)

Изм.	Лист	№ докум.	Подп.	Дата
RU.17701729.509000 ТЗ 01-1				
Инв. №подл.	Подп. и дата	Взам. инв. №	Инв. №дубл.	Подп. и дата

6. Технико-экономические показатели

6.1. Ориентировочная экономическая эффективность

Ориентировочная экономическая эффективность не рассчитывается.

6.2. Экономические преимущества разработки

Ориентировочны экономические преимущества разработки не рассчитывается.

Изм.	Лист	№ докум.	Подп.	Дата
RU.17701729.509000 ТЗ 01-1				
Инв. №подл.	Подп. и дата	Взам. инв. №	Инв. №дубл.	Подп. и дата

7. Стадии и этапы разработки

7.1. Необходимые стадии разработки

7.1.1. Стадия разработки технического задания:

1. Этап обоснования необходимости разработки программы:
 - (а) постановка задачи.
 - (б) сбор исходных материалов.
2. Этап разработки и утверждения технического задания:
 - (а) определение требований к алгоритму.
 - (б) определение стадий, этапов и сроков разработки программы и документации на нее.
 - (с) согласование и утверждение технического задания.

7.1.2. Стадия разработки технического проекта:

1. Этап исследования уже существующих решений:
 - (а) поиск уже созданных решений
 - (б) изучение их структуры и архитектуры
2. Этап разработки технического проекта:
 - (а) разработка алгоритма
 - (б) разработка структуры и архитектуры частей алгоритма.
3. Этап утверждения технического проекта:
 - (а) разработка плана мероприятий по разработке программы
 - (б) разработка пояснительной записки.

7.1.3. Стадия разработки рабочего проекта:

1. Этап разработки программы:
 - (а) непосредственное программирование и отладка алгоритма.
2. Этап разработки программной документации:
 - (а) разработка следующих программных документов в соответствии с требованиями: техническое задание, пояснительная записка, руководство оператора, программа и методика испытания, текст программы, все в соответствии с требованиями ГОСТ 19.101-77.
3. Этап испытания программы:
 - (а) разработка, согласование и утверждение программы и методики испытаний.
 - (б) защита презентации, сдача разработанной документации.
 - (с) корректировка программы и программной документации по результатам защиты.

Изм.	Лист	№ докум.	Подп.	Дата
RU.17701729.509000 ТЗ 01-1				
Инв. №подл.	Подп. и дата	Взам. инв. №	Инв. №дубл.	Подп. и дата

7.2. Сроки работ и исполнители

Алгоритм должен быть разработан к 21 апреля 2018 года, студентом группы БПИ151 Абрамовым Артемом.

Изм.	Лист	№ докум.	Подп.	Дата
RU.17701729.509000 ТЗ 01-1				
Инв. №подл.	Подп. и дата	Взам. инв. №	Инв. №дубл.	Подп. и дата

8. Порядок контроля и приемки

8.1. Виды испытаний

Контроль и приемка разработки осуществляются в соответствии с разработанным исполнителем и согласованным с заказчиком документом «Алгоритм для глобального распределения регистров в эмуляторе QEMU и его реализация» Программа и методика испытаний по (ГОСТ 19.301-79*).

8.2. Требования к приемке работы

Акт приемки-сдачи программы между исполнителем и заказчиком в эксплуатацию происходит при выполнении указанных в настоящем документе функций и требований, при наличии документации к программе, выполненной в соответствии с требованиями настоящего технического задания.

Изм.	Лист	№ докум.	Подп.	Дата
RU.17701729.509000 ТЗ 01-1				
Инв. №подл.	Подп. и дата	Взам. инв. №	Инв. №дубл.	Подп. и дата

9. Приложение 1. Терминология

9.1. Терминология

Базовый блок, англ. basic block Максимальная последовательность следующих друг за другом команд, обладающих следующими свойствами: 1) поток управления может входить в базовый блок только через первую команду блока. 2) управление покидает блок без останова или ветвления, за исключением возможно в последней команде блока.

Блок трансляции Множество базовых блоков подлежащие трансляции в коды команд основной системы.

Динамическая двоичная трансляция, англ. dynamic binary translation Процесс динамического перевода кода предназначенного для одной архитектуры в код для другой архитектуры, с целью запуска программ предназначенной для одной архитектуры на другой.

Граф потока управления, англ. control flow graph Граф узлами которого являются базовые блоки, а ребра которого указывают порядок следования блоков.

Распределение регистров, англ. register allocation Задача определения множества переменных, которые будут находится в регистрах в каждой точке программы.

Назначение регистров, англ. register assignement Задача выбора конкретных регистров для размещения в них переменных.

Сохранение или сброс регистра, англ. register spilling Сохранение (сброс - spilled) содержимого регистра в ячейку памяти для освобождения регистра. Необходимо когда для вычисления требуется регистр, а все доступные регистры уже используются.

Изм.	Лист	№ докум.	Подп.	Дата
RU.17701729.509000 ТЗ 01-1				
Инв. №подл.	Подп. и дата	Взам. инв. №	Инв. №дубл.	Подп. и дата

10. Приложение 2. Список используемой литературы

10.1. Список используемой литературы

1. Omri Traub, Glenn Holloway, Michael D. Smith. Quality and Speed in Linear-scan Register Allocation. // In Proceedings of the ACM SIGPLAN 1998 Conference on Programming Language Design and Implementation, Montreal, QC, June 17-19, 1998: 142-151.
2. Gregory Chaitin. Register allocation and spilling via graph coloring // In Proceedings of the 1982 SIGPLAN symposium on Compiler construction Pages 98-105 Boston, Massachusetts, USA — June 23 - 25, 1982, ISBN:0-89791-074-5
3. Massimiliano Poletto, Vivek Sarkar. Linear Scan Register Allocation // In Journal ACM Transactions on Programming Languages and Systems (TOPLAS) TOPLAS Homepage archive Volume 21 Issue 5, Sept. 1999 Pages 895-913
4. Aho, Sethi, Ullman, Compilers: Principles, Techniques, and Tools // Addison-Wesley, 1986. ISBN 0-201-10088-6

Изм.	Лист	№ докум.	Подп.	Дата
RU.17701729.509000 Т3 01-1				
Инв. №подл.	Подп. и дата	Взам. инв. №	Инв. №дубл.	Подп. и дата

Лист регистрации изменений

Изм.	Номера листов (страниц)				Всего листов (страниц) в докум.	№ докум.	Входящий № сопроводительного докум. и дата	Подпись	Дата
	измененных	замененных	новых	аннулированных					

Изм.	Лист	№ докум.	Подп.	Дата
RU.17701729.509000 ТЗ 01-1				
Инв. №подл.	Подп. и дата	Взам. инв. №	Инв. №дубл.	Подп. и дата