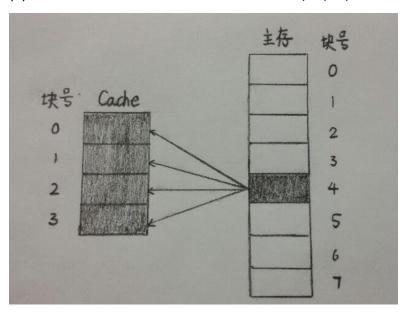
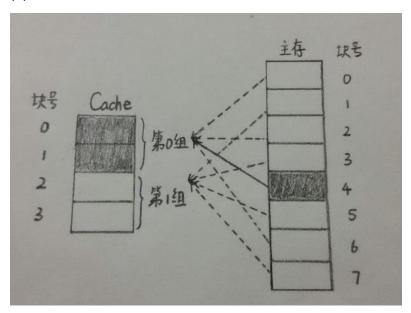
## 系统结构第二次作业

计 25 董欣 2012011361

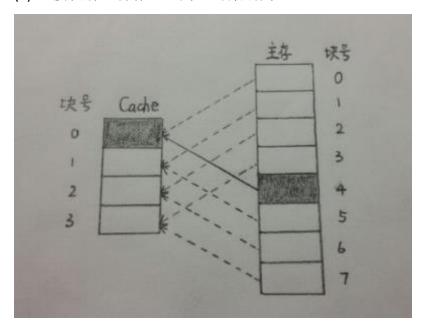
- 7.4 设有一个"Cache—主存"层次,Cache 为 4 块,主存为 8 块; 试分别对于以下 3 种情况,画出其映像关系示意图,并计算访存块地址为 5 时的索引。
- (1).全相连 (2).组相连,每组两块 (3).直接映射
- 答:映像关系图如下所示:
- (1).全相连: 访存地址为5时索引可能为0/1/2/3



(2).组相连,每组两块:访存地址为5时索引可能为第一组的2/3



## (3).直接映射: 访存地址为5时索引为1



7.8 假设对指令 Cache 的访问占全部访问的 75%; 而对数据 Cache 的访问占全部访问的 25%。Cache 的命中时间为 1 个时钟周期,不命中开销为 50 个时钟周期,在混合 Cache 中一次 load 或 store 操作访问 Cache 的命中时间都要增加一个时钟周期,32KB 的指令 Cache 的不命中率为 0.39%,32KB 的数据 Cache 的不命中率为 4.82%,64KB 的混合 Cache 的不命中率为 1.35%。又假设采用写直达策略,且有一个写缓冲器,并且忽略写缓冲器引起的等待。试问指令 Cache 和数据 Cache 容量均为 32KB 的分离 Cache 和容量为 64KB 的混合 Cache 相比,哪种 Cache 的不命中率更低?两种情况下平均访存时间各是多少?

答: 分离 Cache 的不命中率为: 75%×0.39%+25%×4.82%=1.4975%

混合 Cache 的不命中率为: 1.35%

因此,相比之下混合 Cache 的不命中率更低;

分离 Cache 的平均访存时间为:

 $75\% \times (1+0.39\% \times 50) + 25\% \times (1+4.82\% \times 50) = 1.74875$ 

混合 Cache 的平均访存时间为:

 $75\% \times (1+1.35\% \times 50) + 25\% \times (1+1+1.35\% \times 50) = 1.925$ 

- 7.10 给定以下的假设,试计算直接映像 Cache 和两路组相连 Cache 的平均访问时间以及 CPU 的性能。由计算结构能得出什么结论?
- (1).理想 Cache 情况下的 CPI 为 2.0,时钟周期为 2ns,平均每条指令访存 1.2 次
- (2).两者 Cache 容量均为 64KB,块大小都是 32B
- (3).组相连 Cache 中的多路选择器使 CPU 的时钟周期增加了 10%
- (4).这两种 Cache 的不命中开销都是 80ns
- (5).命中时间为1个时钟周期
- (6).64KB 直接映像 Cache 的不命中率为 1.4%,64KB 两路组相连的不命中率为 1.0% 答:对直接映像 Cache: 因命中时间为 1 个时钟周期,且理想的 Cache 时钟周期为 2ns,故平均访存时间 = 2 + 1.4%×80 = 3.12(ns)

对两路组相连的 Cache: 由于多路选择器使 CPU 的时钟周期增加了 10%,故平均访存时间 =  $2 \times (1 + 10\%) + 1.0\% \times 80 = 3$ (ns)

综上: 两路组相连 Cache 的平均访存时间比较少

根据 CPU 性能公式:

CPU 时间 = (CPU 执行周期数+访存次数×不命中率×不命中开销) ×时钟周期时间 =IC×(CPI<sub>execution</sub>+每条指令平均访存次数×不命中率×不命中开销) ×时钟周期时间 对直接映像 Cache:

CPU 时间 =  $IC \times (2.0 \times 2 + 1.2 \times 1.4\% \times 80) = 5.344IC$ 

对两路组相连的 Cache:

CPU 时间 =  $IC \times (2.0 \times 2 \times (1 + 10\%) + 1.2 \times 1.0\% \times 80) = 5.36IC$ 

相对性能比为 5.36IC / 5.344IC ≈ 1.003

综上:直接映像的 Cache 的平均性能稍好一些,这是因为在两路组相连的情况下,虽然不命中率减少了,但是所有指令的时钟周期时间都增加了 10%。由于 CPU 时间是进行评价的基准,而且减少直接映像 Cache 的实现更简单,所有选择直接映像 Cache 是更好的选择。

- 7.14 假设一台计算机具有以下特性:
- (1).95%的访存在 Cache 中命中

- (2). 块大小为两个字,且不命中时整个快被调入
- (3).CPU 发出的访存请求的速率为 109 字/s
- (4).25%的访存为写访存
- (5).存储器的最大流量为 10°字/s(包括读和写)
- (6).主存每次只能读或写一个字
- (7).在任何时候, Cache 中有 30%的块被修改过
- (8).写不命中时,Cache 采用按写分配法

现欲给该计算机增添一台外设,为此首先想知道主存的带宽已用了多少。试对于以下两种情况计算主存带宽的平均使用比例。

- (1).写直达 Cache
- (2).写回法 Cache

答:由于写不命中时,Cache 采取按写分配法:

- (1).写直达 Cache:
- ①读命中时,不修改主存,不访存  $P_1 = (1 25\%) \times 95\% = 71.25\%$
- ②写命中时,更新 Cache 和主存,访存 1 次  $P_2 = 25\% \times 95\% = 23.75\%$
- ③读失效时,将主存中的整个块调入,但由于块大小为 2 个字且主存每次只能读写一个字,故将主存写入 Cache 需要访问主存 2 次
- $P_3 = (1 95\%) \times (1 25\%) = 3.75\%$
- ④写失效时,按照写分配法需先将单元所在块从主存写入 Cache,此时访问主存 2次,然后在将数据写入 Cache,根据写直达,再更新 Cache,故共访问主存 3次  $P_4 = (1-95\%) \times 25\% = 1.25\%$

综上,每次访存请求的平均访存次数为:

 $0 \times 71.25\% + 1 \times 23.75\% + 2 \times 3.75\% + 3 \times 1.25\% = 0.35 \%$ 

故主存带宽的平均使用比例为:  $0.35 \times 10^9 / 10^9 = 35\%$ 

- (2).写回法 Cache:
- ①读命中时,不修改主存,不访存;写命中时,由于采用写回法,只有当被修改的 Cache 块被替换时才写入主存,也不访存  $P_1 = 95\%$
- ②当读或写失效时,按照写分配法都需将单元所在块从主存写入 Cache, 但由于块

大小为2个字且主存每次只能读写一个字,故将主存写入 Cache 需要访问主存2次,如果被替换的 Cache 块没有被修改过,则直接替换,共访问主存2次;若被替换的 Cache 块被修改过,则先将 Cache 中的块写入主存,再从主存中调入,故共访问主存4次

访存 2 次: (1-95%)×(1-30%) = 3.5%

访存 4 次: (1-95%)×30% = 1.5%

综上,每次访存请求的平均访存次数为:

 $0 \times 95\% + 2 \times 3.5\% + 4 \times 1.5\% = 0.13$  次

故主存带宽的平均使用比例为: 0.13×10°/10°=13%