

レポート提出票

科目名: 情報工学実験1

実験課題名: 課題3 論理回路

実施日: 2020年 6月 15日

学籍番号: 4619055

氏名: 辰川力駆

共同実験者:

_____	_____
_____	_____
_____	_____
_____	_____

1 実験の要旨

背景

2 実験の目的

デジタル回路の設計・解析に必要な基本となるゲート素子 (AND、OR、NOT、NAND、NOR、EX-OR) の基礎的動作原理を理解し、その応用について考察する。

3 実験概要

本実験は論理回路実習装置 ITF-02 を用いて行う。この装置の使用に当たっては次の注意を守る。

- パネル面での結線は必ず電源スイッチをオフにしておく。
- リードチップの抜き差しはプラグの部分を持って行う。リード線を持って抜き差しすると断線の原因になる。
- パネル面での結線を行う場合には、リードチップがからまないようにその結線に合ったリードチップを使用する。

実験は以下に示す順序で行うこと。

- (1) 論理積 (AND) 回路
- (2) 論理和 (OR) 回路
- (3) 否定 (NOT) 回路
- (4) 論理積の否定 (NAND) 回路
- (5) 論理和の否定 (NOR) 回路
- (6) ド・モルガンの定理の証明
- (7) 排他的論理和 (EX-OR) 回路
- (8) 加算器 (ADDER) の実習
- (9) デコーダの実習
- (10) R-S フリップ・フロップ
- (11) J-K フリップ・フロップ

4 実験

4.1 操作手順

本器 ITF-02 の基本的な操作手順は、次の通りとする。

1. 電源スイッチを OFF にする。
2. 各実習項目における結線を行う。
3. 電源スイッチを ON にする。
4. 各実習項目における実習を行う。
5. 実習が終了したら電源スイッチを OFF にして、結線を解く。

<注意>

結線を行ったり、結線を解いたりするときは、原則として電源スイッチを OFF にしておくこと。ただし、実習を行っている途中で結線を変えたり、結線を増やしたりするときは、その都度電源スイッチを OFF にする必要はない。その場合には、出力信号をアースに短絡したり、出力端子と出力端子を接続したりしないよう注意すること。結線を途中で変えるときは、信号出力端子に差し込んであるリードチップを抜き、次に信号入力端子に差し込んであるリードチップを抜く。また、結線を追加するときは、リードチップを信号入力端子に差し込み、次に信号出力端子に差し込む。

4.2 組み合わせ回路の実習

組み合わせ回路は、出力が入力だけに関係する論理回路で、基本になる素子として、論理積 (AND)、論理和 (OR)、否定 (NOT)、論理積の否定 (NAND)、論理和の否定 (NOR) などがあり、その応用として排他的論理和 (Exclusive-OR)、半加算器 (Half-ADDER)、全加算器 (Full-ADDER)、エンコーダ、デコーダなどがある。

(1) 論理積 (AND) 回路

- 目的

$Y = A \cdot B$ を理解する。

- 理論

論理積は、 $Y = A \cdot B$ で表現され、入力 A と B がいずれも “1” のときのみ、出力 Y が “1”、他の条件ではすべて “0” となるもので、この式を満足する論理回路を AND 回路という。

表 1: AND の真理値表

A	B	Y
0	0	0
0	1	0
1	0	0
1	1	1

- 実習

パネル上の AND 回路素子を使用し、 $Y = A \cdot B$ の真理値表 1 を表示器で表示して確認することにより行う。

A 、 B の入力レベルは、設定スイッチにより設定する。

(2) 論理和 (OR) 回路

- 目的

$Y = A + B$ を理解する。

- 理論

論理和は、 $Y = A + B$ で表現され、入力 A と B がいずれも “0” のときのみ、出力 Y が “0”、他の条件ではすべて “1” となるもので、この式を満足する論理回路を OR 回路という。

表 2: OR の真理値表

A	B	Y
0	0	0
0	1	1
1	0	1
1	1	1

- 実習

パネル上の OR 回路素子を使用し、 $Y = A + B$ の真理値表 2 を表示器で表示して確認することにより行う。

A 、 B の入力レベルは、設定スイッチにより設定する。

(3) 否定 (NOT) 回路

- 目的

$Y = \overline{A}$ を理解する。

- 理論

否定回路は、インバータとも言われ、 $Y = \overline{A}$ で表現される。入力と出力の関係は常に正反対になり、この式を満足する論理回路を否定回路という。

表 3: NOT の真理値表

A	Y
0	1
1	0

- 実習

パネル上の NOT 回路素子を使用し、入力 A に対し出力 $Y = \overline{A}$ の真理値表 3 を表示器で表示して確認することにより行う。

A 、 B の入力レベルは、設定スイッチにより設定する。

(4) 論理積の否定 (NAND) 回路

- 目的

$Y = \overline{A \cdot B}$ を理解する。

- 理論

論理積の否定は、 $Y = \overline{A \cdot B}$ で表現され、入力 A と B がいずれも “1” のときのみ、出力 Y が “0”、他の条件ではすべて “1” となるもので、この式を満足する論理回路を NAND 回路という。

表 4: NAND の真理値表

A	B	Y
0	0	1
0	1	1
1	0	1
1	1	0

- 実習

パネル上の NAND 回路素子を使用し、 $Y = \overline{A \cdot B}$ の真理値表 4 を表示器で表示して確認することにより行う。

A 、 B の入力レベルは、設定スイッチにより設定する。

(5) 論理和の否定 (NOR) 回路

- 目的

$Y = \overline{A + B}$ を理解する。

- 理論

論理和の否定は、 $Y = \overline{A + B}$ で表現され、入力 A と B がいずれも “0” のときのみ、出力 Y が “1”、他の条件ではすべて “0” となるもので、この式を満足する論理回路を NOR 回路という。

表 5: NOR の真理値表

A	B	Y
0	0	1
0	1	0
1	0	0
1	1	0

- 実習

パネル上の NOR 回路素子を使用し、 $Y = \overline{A + B}$ の真理値表 5 を表示器で表示して確認することにより行う。

A 、 B の入力レベルは、設定スイッチにより設定する。

(6) ド・モルガンの定理の証明

- 目的

ド・モルガンの定理証明として、

$$\overline{A \cdot B} = \overline{A} + \overline{B}$$

$$\overline{A + B} = \overline{A} \cdot \overline{B}$$

の式に、実際の値を入れて行う。

- 理論

ド・モルガンの定理は、式 (1)、および式 (2) で表示される。

$$\overline{A \cdot B} = \overline{A} + \overline{B} \quad (1)$$

$$\overline{A + B} = \overline{A} \cdot \overline{B} \quad (2)$$

式 (1)、および式 (2) の証明の際し、上記を書き直すと、式 (3)、および式 (4) になる。

$$Y_1 = \overline{A \cdot B} \quad Y_2 = \overline{A} + \overline{B} \quad Y_1 = Y_2 \quad (3)$$

$$Y_3 = \overline{A + B} \quad Y_4 = \overline{A} \cdot \overline{B} \quad Y_3 = Y_4 \quad (4)$$

表 6: $Y_1 = \overline{A \cdot B}$, $Y_2 = \overline{A} + \overline{B}$ の真理値表

A	B	Y_1	Y_2
0	0	1	1
0	1	1	1
1	0	1	1
1	1	0	0

表 7: $Y_3 = \overline{A + B}$, $Y_4 = \overline{A} \cdot \overline{B}$ の真理値表

A	B	Y_3	Y_4
0	0	1	1
0	1	0	0
1	0	0	0
1	1	0	0

- 実習

論理回路をパネル状で構成し、それぞれの真理値表6,7を表示器で表示して確認し、 $Y_1 = Y_2$ 、 $Y_3 = Y_4$ であれば証明が成立したという方法で行う。

(7) 排他的論理和 (Exclusive-OR) 回路の実習

- 目的

$Y = \overline{A} \cdot B + A \cdot \overline{B} = A \oplus B$ を理解する。

- 理論

排他的論理和は、 $Y = \overline{A} \cdot B + A \cdot \overline{B} = A \oplus B$ で表現され、入力 A 、 B が同じレベルのとき、出力 Y が “0”、異なるレベルのときは “1” となるもので、この式を満足する論理回路を Exclusive-OR 回路という。

表 8: $Y = \overline{A} \cdot B + A \cdot \overline{B} = A \oplus B$ の真理値表

A	B	$\overline{A} \cdot B$	$A \cdot \overline{B}$	Y
0	0	0	0	0
0	1	1	0	1
1	0	0	1	1
1	1	0	0	0

- 実習

論理回路をパネル状で構成し、それぞれの真理値表??を表示器で表示して確認することにより行う。

A、B の入力レベルは、設定スイッチにより設定する。

5 結果

6 検討・考察

7 結論

参考文献

- [1] J. J. Collins et al., *PRE*, **52**(4):R3321, 1995.
- [2] E. M. Izhikevich, *IEEE Trans. NN*, **14**(6):1569, 2003.