

電気工学実験 1-A 実験手順書

バイポーラトランジスタの静特性

1. 実験目的

バイポーラトランジスタの静特性の測定を通して、現代の電子回路の基礎技術であるバイポーラトランジスタの特性や用途について理解を深める。

2. 理論

2.1. 半導体

世の中に存在する物体を電気の通りやすさを基準に分類すると、金属などの電気をよく通す導体、ゴムなどの電気をほとんど通さない絶縁体（不導体）、および導体と絶縁体の中間にあたる半導体に分類できる。

半導体となる基本的な物質には、単体のゲルマニウム Ge やシリコン Si などがある。Ge や Si は 14 族の元素であり、最外殻電子を 4 つ有する元素である。これらの元素が単体の結晶構造をとるとき、隣り合う原子間で最外殻電子を共有して結合（共有結合）する。この時、図 2.1 のように、共有している電子を含めて各原子が最外殻電子を 8 個有する状態になるため安定となり、外部から熱などのエネルギーを与えない限りは結合が外れず、結晶中を自由に移動する電子が存在しないため電気が通りづらい。

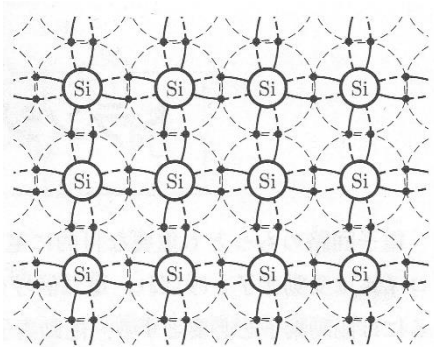


図 2.1 真性半導体^[1]

外部からエネルギーを与えると、一部の共有結合から電子が離脱し、結晶中を自由に移動するようになる。このとき、結晶内には負の電荷を持つ自由電子と、電子が抜けた箇所に正の電荷を持つ正孔が発生する。自由電子は外部から与えられた電界によって移動する。正孔は、それ自体は移動しないが周囲の共有結合に使われている電子が電界によって引っ張られ正孔の位置に移動する際にその電子が元いた箇所が正孔となるため、移動していると見なすことができる。この 2 つの荷電粒子によって半導体中では電気の伝導が行われており、自由電子と正孔はこの電気伝導を担う粒子ということでまとめてキャリアと呼ばれる。

Ge や Si などの半導体となる元素のきわめて純度の高い単体からなる半導体は真性半導体

と呼ばれる。

2.2. 不純物半導体

真性半導体では自由電子と正孔の数はほぼ等しいが、不純物を混入することで意図的に自由電子あるいは正孔を多くすることができる。このような不純物の混入によってどちらか一方のキャリアを多く含む半導体のことを不純物半導体と呼ぶ。

不純物として最外殻電子を 5 つもつ 15 族元素 (P や As など) を加えたものは共有結合を作る際に電子が 1 つ余るため、自由電子が正孔より多くなる。すなわち、自由電子が主に電流を媒介するキャリアである多数キャリアとなる。このような自由電子が多数キャリアとなる不純物半導体を n 形半導体といい、混入させた最外殻電子が 5 の元素をドナーという。

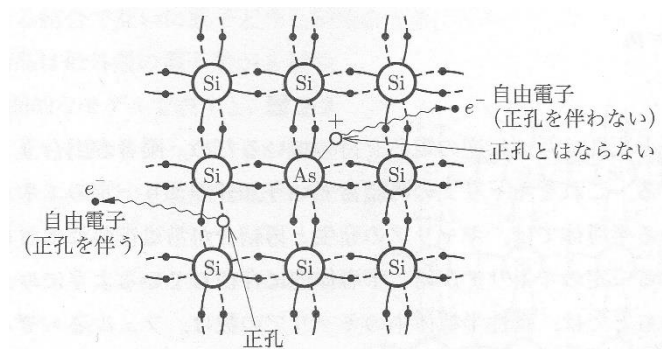


図 2.2 n 形半導体^[1]

また、最外殻電子を 3 つもつ 13 族元素 (Al や In など) を加えたものは共有結合を作る際に電子が 1 つ不足するため、正孔が多数キャリアとなる。このような正孔が多数キャリアとなる不純物半導体を p 形半導体といい、混入させた最外殻電子が 3 の元素をアクセプタという。

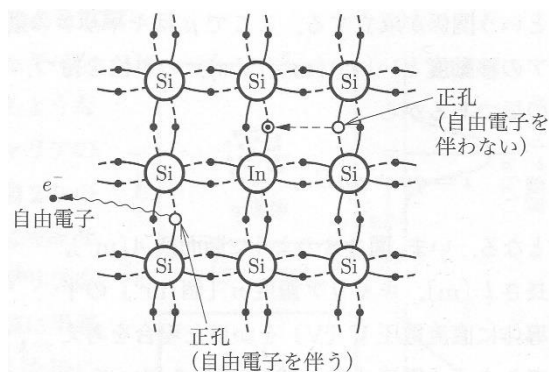


図 2.3 p 形半導体^[1]

2.3. pn 接合

図 2.4 のように、p 形半導体と n 形半導体を接合したものを pn 接合という。pn 接合では接合面の付近において、p 形の多数キャリアである正孔と n 形の多数キャリアである自由電子が拡散により移動し、正孔と自由電子が結合して消滅する (図 2.4-b)。これを再結合という。

再結合により、接合面付近には空乏層というキャリアの存在しない領域が発生する(図 2.4-c)。このとき、n 形領域では自由電子が p 形領域に流れ込んでいき消滅したため正に帯電し、p 形領域では自由電子が流れ込んできて正孔が消滅したため負に帯電する形になる。これにより、空乏層の両端の間には n 側を高電位とする電位差が生じる。この電位差を電位障壁と呼ぶ。

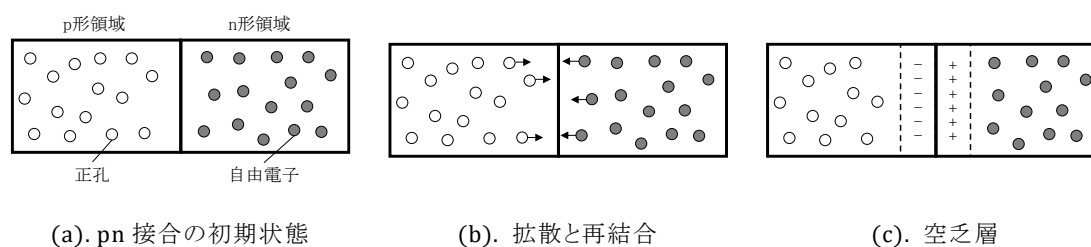


図 2.4 pn 接合

pn 接合に対して p 形領域の側を高電位、n 形領域の側を低電位となるように電圧を印加した場合、正孔が p 形→n 形の向きで、自由電子が n 形→p 形の向きで移動する。これにより、空乏層は小さくなり、印加した電圧が電位障壁より大きくなると空乏層がなくなり急激に電流が流れるようになる(図 2.5 のグラフの第 1 象限)。

一方で n 形半導体の側を高電位、p 形半導体の側を低電位となるように電圧を印加した場合、正孔が n 形→p 形の向きで、自由電子が p 形→n 形の向きで移動する。そのため、空乏層は大きくなり、電流はほとんど流れない(図 2.5 のグラフの第 3 象限)。

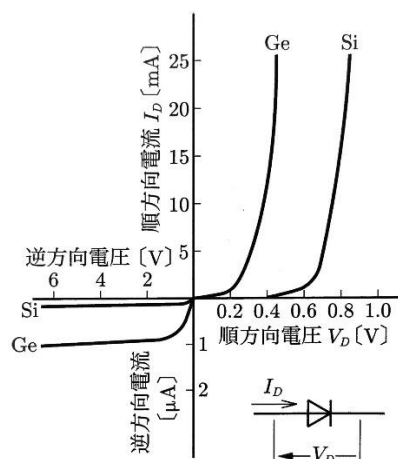


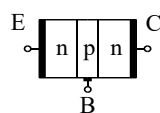
図 2.5 pn 接合ダイオードの $I-V$ 特性^[1]

このように、pn 接合には電流を特定の方方向にだけよく流す性質がある。これを整流作用と呼ぶ。また、pn 接合に対して p 形の方が n 形より高電位となるように電圧をかけることを順方向バイアス、n 形の方が p 形より高電位となるように電圧を印加することを逆方向バイアスと呼ぶ。

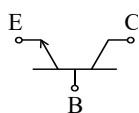
2.4. バイポーラトランジスタ

バイポーラトランジスタは、p 形半導体と n 形半導体を npn または pnp の順に並べて接合

した半導体素子である。一般に単に「トランジスタ」と言った場合にはバイポーラトランジスタを指すことが多い。図 2.6 のように n、p、n の順に接合されているものを npn トランジスタ、図 2.7 のように p、n、p の順に接合されているものを pnp トランジスタという。トランジスタは 3 つの半導体領域から1つずつ端子が出ている 3 端子の素子であり、それぞれの半導体領域および端子にコレクタ(C)、ベース(B)、エミッタ(E)と名称がついている。通常、ベース領域は他の領域に比べて薄く作られている。

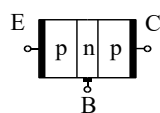


(a)構造

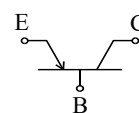


(b)記号

図 2.6 npn トランジスタ



(a)構造



(b)記号

図 2.7 pnp トランジスタ

npn 形トランジスタの動作について、図 2.8 を用いて説明する。トランジスタを動かすには、ベースーエミッタ間に順方向バイアスを、ベースーコレクタ間に逆方向バイアスを加える。ベースーエミッタ間の順方向バイアスにより、ベースーエミッタ間は空乏層がなくなり、ベースからエミッタに向けて電流が流れる。すなわち、エミッタ多数キャリアである自由電子はエミッタからベースに向かって移動する。この際、自由電子の一部(0.1%～1.0%程度)は薄いベース領域内の正孔と再結合して消滅するが、大半(99.0～99.9%程度)はベース領域を通過してベースーコレクタ間の空乏層付近まで移動する。この空乏層付近まで移動した自由電子は、ベースーコレクタ間の逆方向バイアス電圧により加速されるため、ベースーコレクタ間の空乏層を通過してコレクタ領域まで移動する。これにより、コレクタからエミッタに向かって電流が流れることになる。

電流の大きさは電荷の量に比例するので、トランジスタはベースに電流を流すとその 100～1000 倍程度のコレクタ電流・エミッタ電流を制御することができるといえる。このような入力に比べて大きな出力を制御することができる作用のことを増幅作用という。

トランジスタに流れる電流については、キルヒホッフの電流則が成立する。すなわち、nnp 形においてトランジスタに流入するベース電流 I_B およびコレクタ電流 I_C の和は、トランジスタから流出するエミッタ電流 I_E に等しい(pnp 型では逆になり、 I_E が流入、 I_B と I_C が流出の向きになる)。

$$I_E = I_C + I_B \quad (2.1)$$

ベースに流れる電流はベースで再結合し消滅する電荷の量に比例する。前述の通り、エミッタからベースに向かって移動する電流の 0.1～1%程度の電子がベースで吸収され、残りの 99%～99.9%程度の電子はコレクタまで移動する。これを数式で表現すると、

$$I_C = \alpha I_E \quad (2.2)$$

となる。 α はベース接地電流増幅率と呼ばれる値であり、通常 0.99～0.999 程度の値である。正確には、コレクタ電流にはベースーコレクタ間の PN 接合に対して逆行して流れるコレクタ遮断電流 I_{CO} が含まれるため $I_C = \alpha I_E + I_{CO}$ が正しい式であるが、 $\alpha I_E \gg I_{CO}$ であることから無視できる場合が多い。

トランジスタの電流増幅作用の大きさを表すパラメータとしては、エミッタ接地電流増幅率 β が良く用いられる。 β はベース電流 I_B とコレクタ電流 I_C の比で表され、数式(2.1)および(2.2)を用いて β を計算すると、

$$\beta = \frac{I_C}{I_B} = \frac{I_C}{I_E - I_C} = \frac{\alpha I_E}{(1 - \alpha)I_E} = \frac{\alpha}{1 - \alpha} \quad (2.3)$$

となる。ベース接地電流増幅率 α はおよそ 0.99～0.999 であるから、 β は通常 100～1000 程度の値となる。

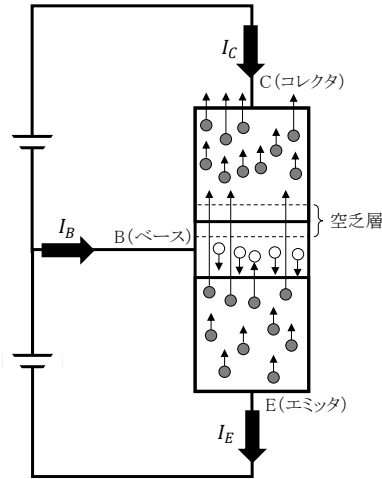


図 2.8 npn トランジスタを流れる電流とキャリアの動き

2.5. トランジスタを用いた増幅回路

トランジスタは 3 端子の素子であり、どの端子を入力・出力として用いるかによってトランジスタを使用した増幅回路の入出力特性は変化する。エミッタ接地、ベース接地、コレクタ接地の 3 つがあり、いずれの回路も「(端子名)接地」という名称であり、入力と出力の共通端子(=接地端子)となる端子名から名づけられている。各回路の端子の割り当てとその特徴を表 2.1 に示す。

表 2.1 トランジスタの接地と増幅

	エミッタ接地	ベース接地	コレクタ接地
接地端子	エミッタ	ベース	コレクタ
入力端子	ベース	エミッタ	ベース
出力端子	コレクタ	コレクタ	エミッタ
電圧増幅作用	あり (増幅度>1)	あり (増幅度>1)	なし (増幅度≒1)
電流増幅作用	あり (増幅度>1)	なし (増幅度≒1)	あり (増幅度>1)

本実験では、エミッタ接地の静特性およびベース接地の静特性の測定を行う。それぞれの使い方における一般的な特性について以下の 2.4.1 および 2.4.2 に示す。

2.5.1. エミッタ接地回路の静特性

表 2.1 に示した通り、エミッタ接地回路は入力ベース、出力コレクタである。入力特性である $I_B - V_{BE}$ 特性、および出力特性である $I_C - V_{CE}$ 特性を図 2.9 に示す。

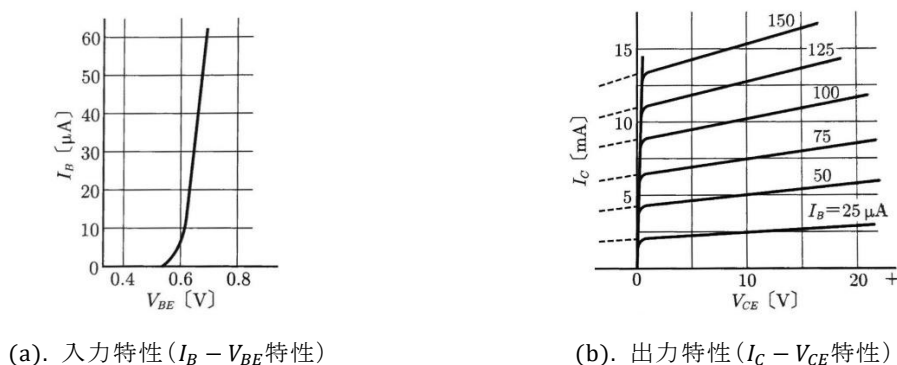


図 2.9 エミッタ接地回路の入出力特性^[1]

入力特性については、ベース-エミッタ間がダイオードと同様の PN 構造となっているため、ダイオードの順方向特性と似た特性を示す。出力特性については、 V_{CE} が十分に大きい領域では数式(3)で示したように出力電流 I_C と入力電流 I_B の間に比例関係がある。また、傾きは非常に小さいものの V_{CE} と I_C の間にも線形関係がある。

2.5.2. ベース接地回路の静特性

ベース接地回路の入力特性である $I_E - V_{BE}$ 特性、および出力特性である $I_C - V_{CB}$ 特性を図 2.10 に示す。

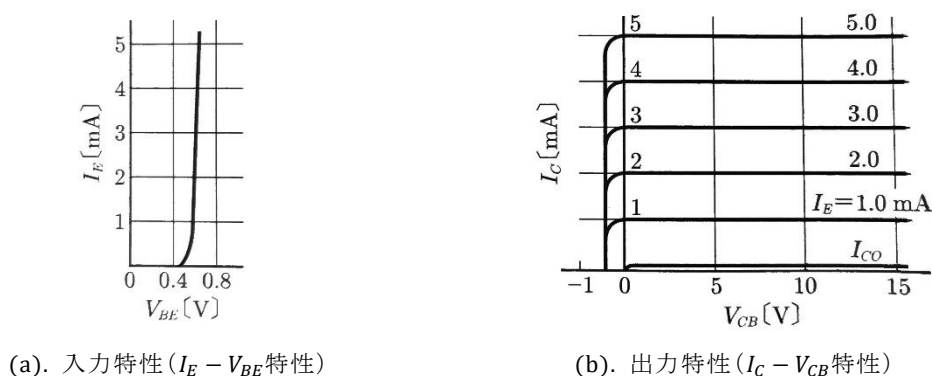


図 2.10 ベース接地回路の入出力特性^[1]

入力特性については、エミッタ接地回路と同様、ダイオードの順方向特性に似た特性となる。出力特性については、出力電流 I_C と入力電流 I_E の間には数式(2.2)が成り立つためほぼ等しい。また、出力電流 I_C は $V_{CB} > 0$ において出力電圧 V_{CB} に依らず一定である。

3. 実験器具

NPNトランジスタ 2 個、トランジスタ静特性測定装置 2 台、デジタルマルチメータ 8 台、直流安定化電源 4 台、配線用ケーブル

4. 実験方法

4.1. エミッタ接地回路の静特性

静特性測定装置上で配線を行い、図 4.1 の回路を作成する。

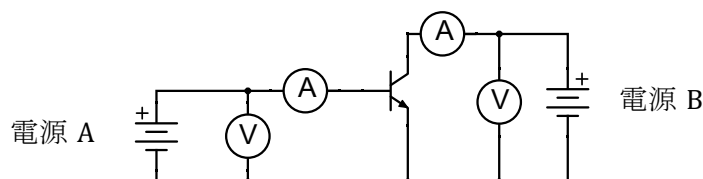


図 4.1 エミッタ接地回路の静特性測定用回路

4.1.1. $I_C - V_{CE}$ 特性の測定

手順 1～5 に従って $I_C - V_{CE}$ 特性を測定する。この実験では電源 A の箇所にトランジスタ静特性測定装置上の電流源を使用すること。

- 手順 1: 電源 A を OFF にする。
- 手順 2: 電源 B を操作して V_{CE} を 0 V にする。
- 手順 3: 電源 A を ON にする。
- 手順 4: 電源 A を操作して $I_B = 0, 20, 40, 60 \mu\text{A}$ にしたときの I_C および V_{CE} を記録する。
- 手順 5: 手順 2 で設定する電圧を 0 V から 0.5 V までは 0.05 V 刻み、0.5 V から 2 V までは 0.5 V 刻み、2 V から 10 V までは 2 V 刻みで変化させて手順 1～4 を繰り返し行う。

4.1.2. $I_B - V_{BE}$ 特性の測定

手順 1～4 に従って $I_B - V_{BE}$ 特性を測定する。

- 手順 1: 電源 A を OFF にする。
- 手順 2: 電源 B を操作して V_{CE} を 0 V にする。
- 手順 3: 電源 A を ON にする。
- 手順 4: 電源 A を操作して V_{BE} を 0 V から 0.4 V までは 0.1 V 刻み、0.4 V から 0.8 V までは 0.025 V で変化させ、そのときの I_B を測定する。
- 手順 5: 手順 2 で設定する V_{CE} を 2 V、4 V とした場合について同様に手順 1～4 を行い測定する。

4.1.3. $I_C - I_B$ 特性

実験 4.1.1 の結果を整理して $I_C - I_B$ グラフを作成し、このグラフに対して最小二乗法によって近似直線を引き、その近似直線の傾きからエミッタ接地電流増幅率 β を求める。

4.2. ベース接地回路の静特性

静特性測定装置上で配線を行い、図 4.2 の回路を作成する(電源 A の向きに注意すること)。

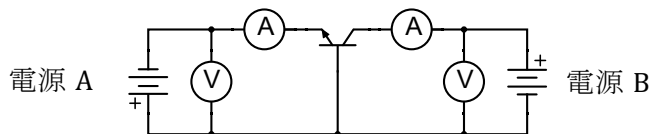


図 4.2 ベース接地回路の静特性測定用回路

4.2.1. $I_C - V_{CB}$ 特性の測定

以下の手順 1～5 に従って $I_C - V_{CB}$ 特性を測定する。

手順 1: 電源 B を操作して V_{CB} を 0 V にする。

手順 2: 電源 A を操作して I_E を 0 mA にする。

手順 3: 電源 B を操作して V_{CB} を 0 V から 0.5 V まで 0.1 V 刻みで変化させ、そのときの I_E および I_C を測定する。

手順 4: 手順 2 で設定する I_E を 2 mA、4 mA、6 mA とした場合について同様に手順 1～3 を行い測定する。

※注意: この実験では、電源 A を定電流モードで使用する。

4.2.2. $I_E - V_{BE}$ 特性の測定

以下の手順 1～5 に従って $I_E - V_{BE}$ 特性を測定する。

手順 1: 電源 A を OFF にする。

手順 2: 電源 B を操作して V_{CB} を 0 V にする。

手順 3: 電源 A を ON にする。

手順 4: 電源 A を操作して V_{BE} を 0 V から 0.4 V では 0.1 V 刻み、0.4～0.8 V では 0.025 V 刻みで変化させ、そのときの I_E を測定する。

手順 5: 手順 2 で設定する V_{CB} の値を 2 V、4 V とした場合について同様に手順 1～4 を行い測定する。

4.2.3. $I_C - I_E$ 特性

実験 4.2.1 の結果から $I_C - I_E$ グラフを作成し、そのグラフに対して最小二乗法により近似直線を引き、その近似直線の傾きからベース接地電流増幅率 α を求める。また、求めた α を数式(2.3)に代入してエミッタ接地電流増幅率 β を求める。

5. 実験結果

実験結果を、グラフを用いてレポートにまとめる。また、それぞれの実験から得られたグラフからわかることや考えられることを簡潔に記述する。

6. 考察

以下の課題の中から 1 つを選択し、考察・調査を行う。

6.1. 課題 1 「エミッタ接地電流増幅率のばらつき」

エミッタ接地電流増幅率 β について、実験 4.1 および 4.2 の結果からそれぞれ計算し、データシートに記載されている数値と比較して実験の成否について議論せよ。

また、実験 4.1 と実験 4.2 の結果から算出される値が一致しない理由や、データシート記載のエミッタ接地電流増幅率にある程度の幅が設けられている理由について考察せよ。

6.2. 課題 2 「 $I_C - V_{CE}$ 特性の測定方法」

実験 4.1.1 のエミッタ接地回路の出力特性を取る実験では、① V_{CE} を決定してから② I_B を変化させる(図 6.1 中の赤矢印に沿う方向に変化させていく)手順で測定を行っている。

もう 1 つのやり方として、① I_B を決定してから② V_{CE} を変化させる(図 6.1 中の青矢印に沿う方向に変化させていく)手順で測定を行う方法があるが、この 2 つの方法を比較した場合、赤で示した実際に実験で使用した方法の方が測定精度を高くしやすい。この理由について方法的観点から考察せよ。

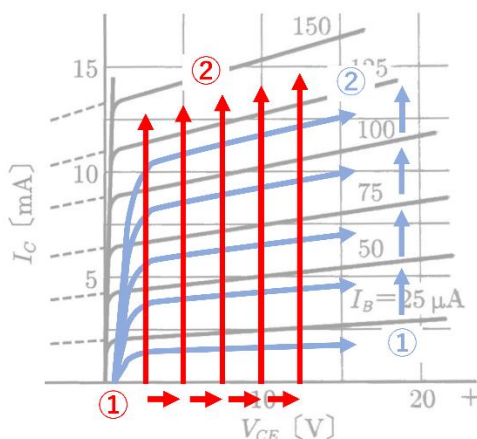


図 6.1 実験 4.1.1 における測定パラメータの決定順序
(赤が実際に使用したもの)

6.3. 課題 3 「バイアス回路と基本増幅回路」

トランジスタを実際に利用する回路では、トランジスタに「バイアス回路」と呼ばれる回路を組み合わせて使うことが多い。「バイアス回路」について、特に「電流帰還バイアス回路」について調査せよ。

また、トランジスタは実用する際には抵抗・コンデンサを接続した基本増幅回路と呼ばれる

形で使用されることが多い。エミッタ接地、コレクタ接地、ベース接地それぞれの基本増幅回路の回路構成と、それらの回路に使われている受動素子の役割について調査せよ。

6.4. 課題 4「バイポーラトランジスタと電界効果トランジスタ」

電界効果トランジスタ(FET)について調査を行い、デバイス構造・動作原理・特性・用途の各要素についてバイポーラトランジスタと比較せよ。

7. 提出物について

7.1. レポート

TA の指示に従ってレポートを作成し提出する。提出期限は実験を実施した週の土曜日 23 時 59 分 59 秒までとする。

7.2. スライド(プレゼン資料)

TA の指示に従ってプレゼン用のスライドを作成する。提出期限は実験を実施した翌週の月曜日 8 時 49 分 59 秒までとする。

参考文献

- [1] 藤井信生. アナログ電子回路－集積回路化時代の－. 第 2 版, オーム社, 2019, 256p, ISBN 978-4-274-22432-4
- [2] 柴田直. 半導体デバイス入門－その原理と動作の仕組み－. 初版, 数理工学社, 2014, 272p, ISBN 978-4-86481-018-0