# direttive

come descrizione(ovvero dove le spieghi una per una) delle direttive copierei dall’immagine che ho mandato su telegram -> l’ho presa da xilinx quindi dovrebbe essere giusta

#confronto prestazionale

guardando i grafici si evince qualche punto (tutti assolutamente coerenti con quello che ci aspettavamo)

* l’implementazione standard presa da GitHub è la seconda migliore in termini di pura performance e distrugge la concorrenza in efficienza (efficienza = performance / FPGA area) (circa il 75% più efficiente della migliore implementata in Vitis ma controlla la tabella)
* Vitis fa un buon lavoro out-of-the-box con l’implementazione standard fornendo un’implementazione molto vicina in termini di performance all’originale (di GitHub) ed è anche la migliore che abbiamo ottenuto in Vitis in termini di efficienza
* Con l’implementazione c.2 siamo riusciti a battere lato prestazioni il design originale che avevamo puntato come obbiettivo
* Le CPU (desktop e laptop) (anche non recentissime) dominano lato prestazioni → immagino però consumino molto di più in termini di energia quindi potrebbe essere un tradeoff interessante? (in uso office R7 5800x sono ~10-12w, bisognerebbe battere questo)
* Le CPU “mobile” (di un decennio fa) sono molto più indietro lato prestazioni. Questo potrebbe far pensare che un un dispositivo IOT a basso costo potrebbe beneficiare da un affiancamento ad un FPGA del genere → sarebbe possibile ottenere prestazioni molto buone con un costo relativamente basso (non so quanto possa costare far produrre un fpga)