



Министерство науки и высшего образования Российской Федерации
Федеральное государственное бюджетное образовательное учреждение высшего
образования
«Московский государственный технический университет имени Н.Э. Баумана
(национальный исследовательский университет)»
(МГТУ им. Н.Э. Баумана)

ФАКУЛЬТЕТ ИНФОРМАТИКА И СИСТЕМЫ УПРАВЛЕНИЯ
КАФЕДРА КОМПЬЮТЕРНЫЕ СИСТЕМЫ И СЕТИ (ИУ6)
НАПРАВЛЕНИЕ ПОДГОТОВКИ 09.03.04 ПРОГРАММНАЯ ИНЖЕНЕРИЯ

ОТЧЕТ

По лабораторной работе № 3

Название: Исследование синхронных счетчиков

Дисциплина: Архитектура ЭВМ

Студент

ИУ7И-42Б

(Группа)

Бу Хай Данг

(Подпись, дата)

(И.О. Фамилия)

Преподаватель

А. Ю. Попов

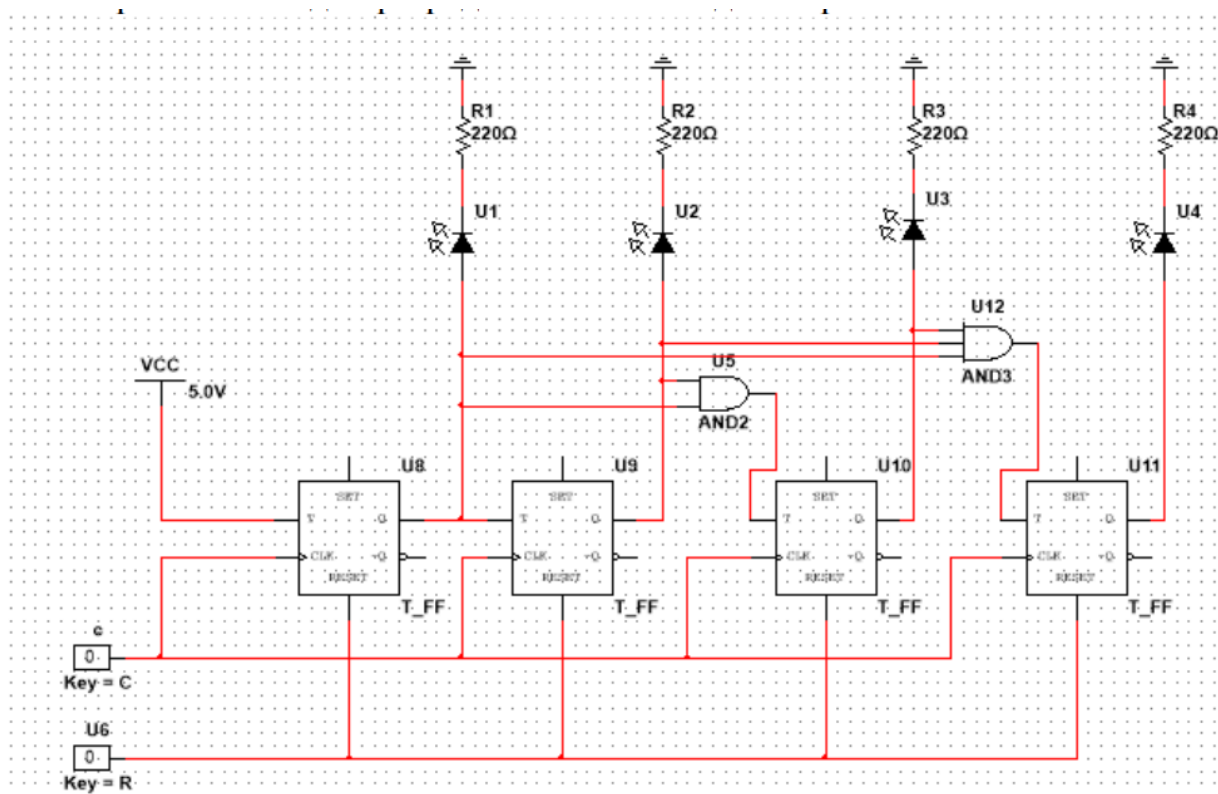
(Подпись, дата)

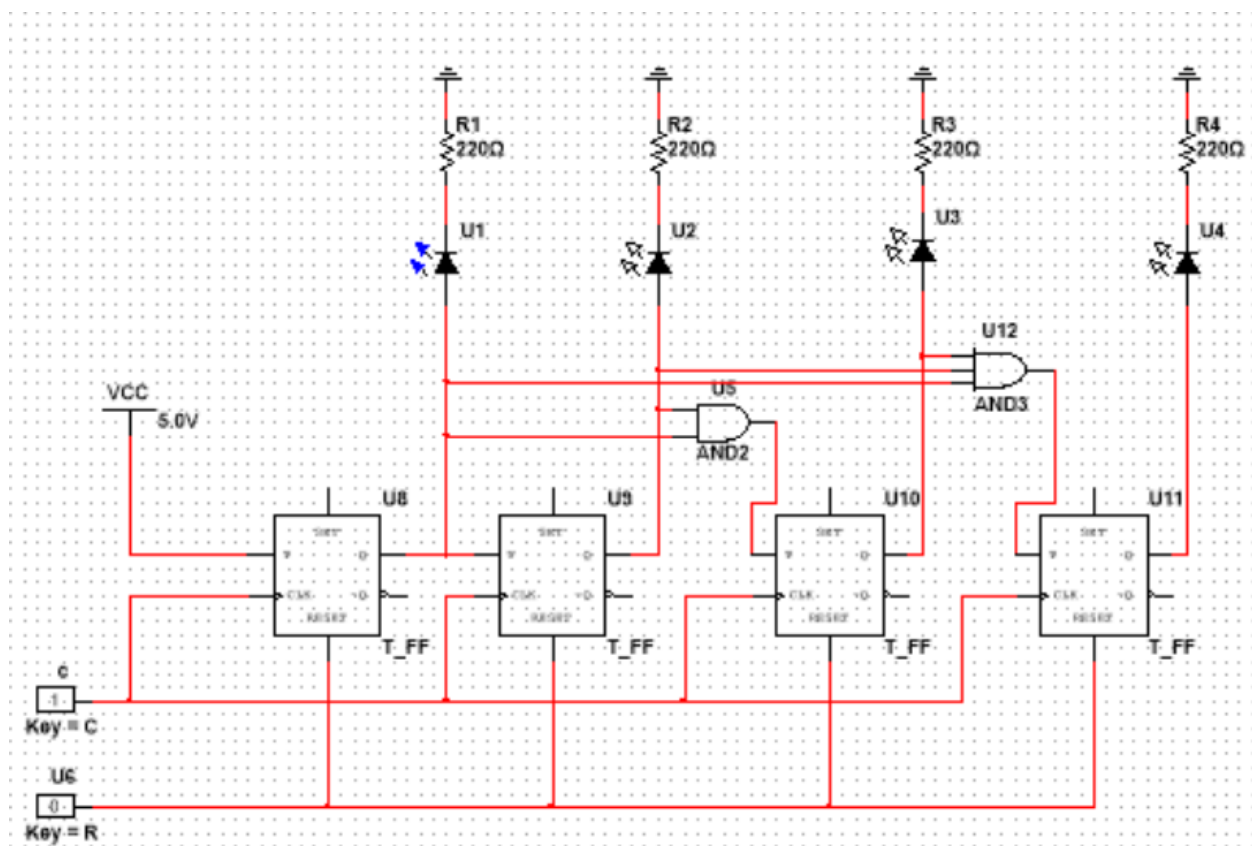
(И.О. Фамилия)

Цель работы: изучение принципов построения счетчиков, овладение методом синтеза синхронных счетчиков, экспериментальная оценка динамических параметров счетчиков, изучение способов наращивания разрядности синхронных счетчиков.

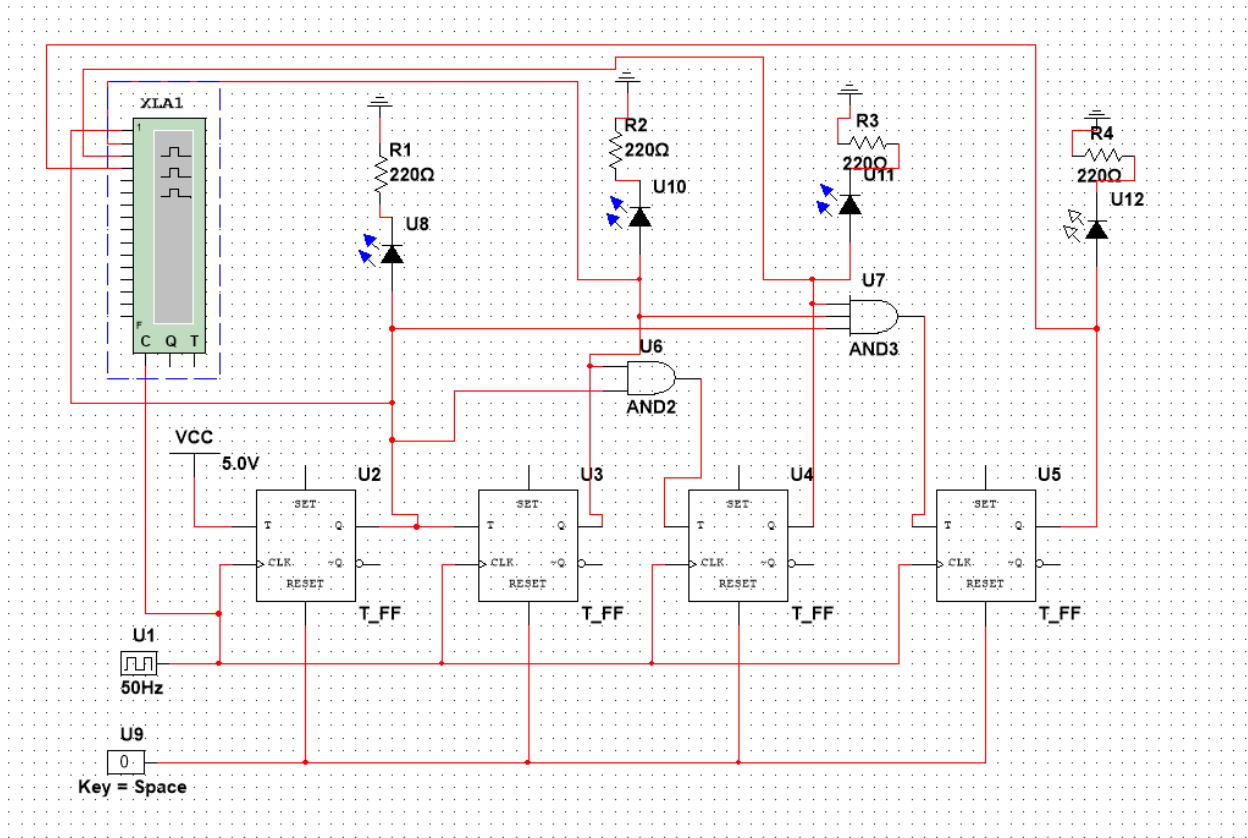
1. Исследование четырёхразрядного синхронного суммирующего счётчика с параллельным переносом на Ттриггерах. Проверить работу счётчика

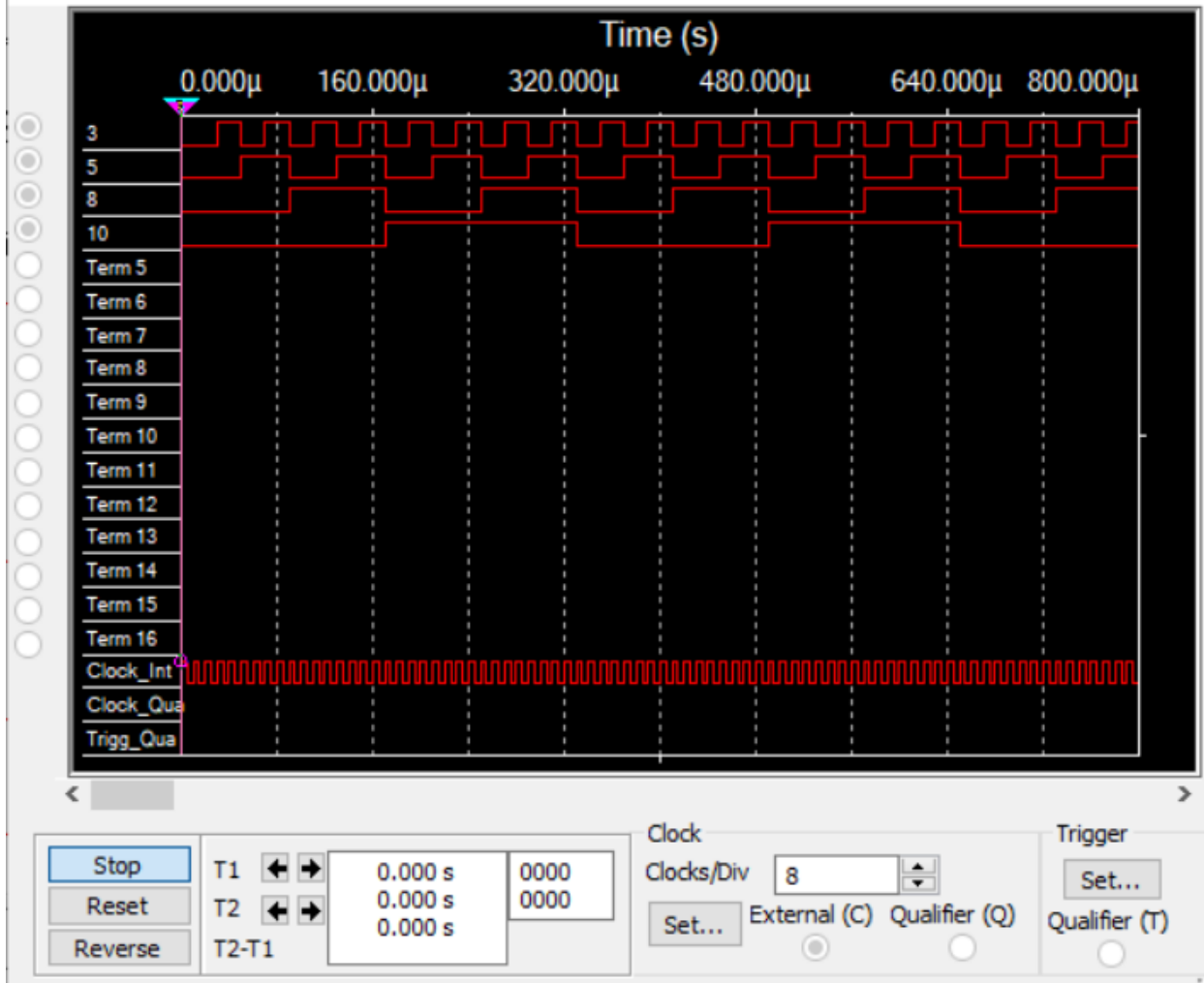
А) Проверить работу счётчика от одиночных импульсов, подключив к прямым выходам разрядов световые индикаторы

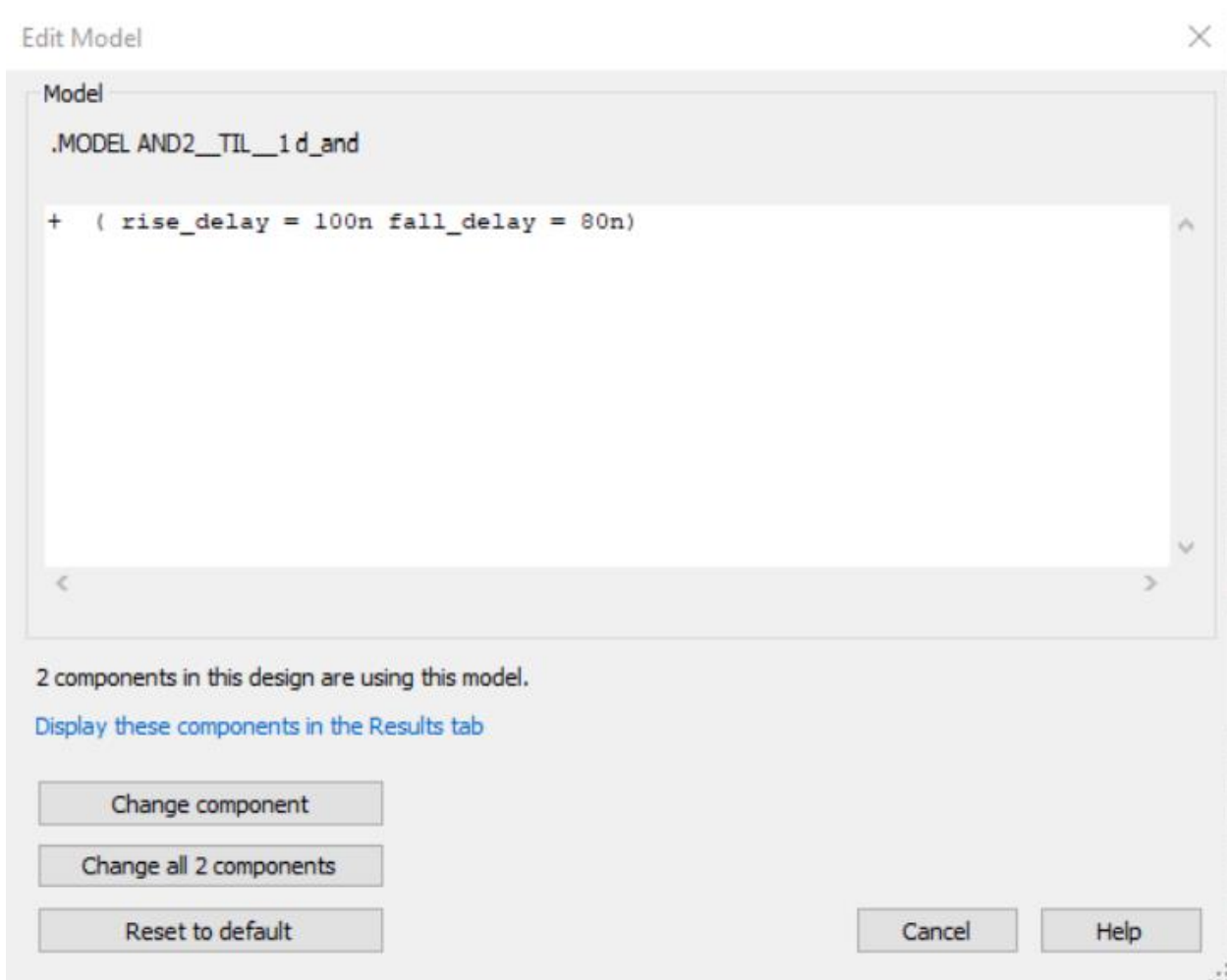
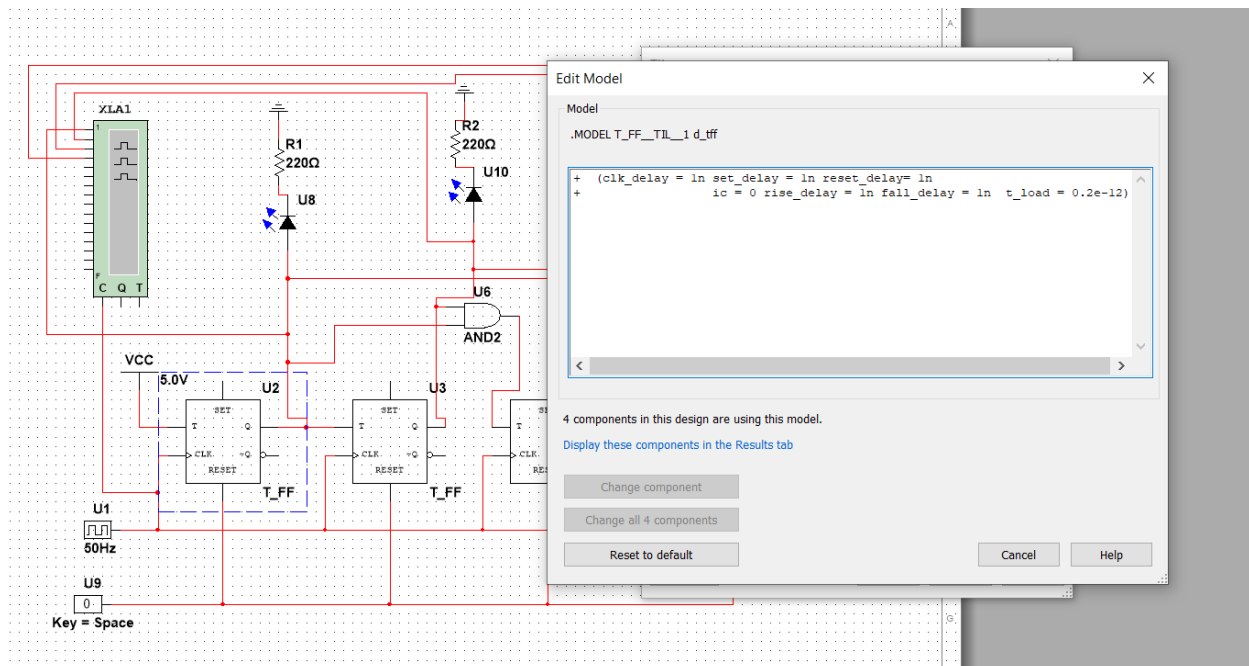




Б) Проверить работу счётчика от одиночных импульсов от импульсов генератора.







Максимальная частота счета: $f_{сч} = 1/t_z = 1/(5 + \max(100, 100) + \max(80, 100)) = 1/(205 \text{ ns}) = 4 \text{ МГц}$
 Стабильная частота — ~ 0.5 от максимальной = $f_{сч} * 0.5 = 2 \text{ МГц}$

2. Синтезировать двоично-десятичный счётчик с заданной последовательностью состояний. Последовательность состояний счётчика для каждого варианта работы; десятичными числами обозначены номера двоичных наборов, изображающие десятичные цифры и определяющие состояние счётчика. Начертить схему счётчика на элементах интегрального базиса (И-НЕ; И, ИЛИ, НЕ), синхронных JK-триггерах

Вариант 22 0,1,2,3,5,7,8,12,13,14

Вариант 22: 0, 1, 2, 3, 5, 7, 8, 12, 13, 14

$M = 10, L = 15$
 $n_1 = \log_2 M = 4$
 $n_2 = \log_2 L = 4$
 $n = \max(n_1, n_2) = 4$

Таблица переходов

$N_{д}$	$Q_3 Q_2 Q_1 Q_0$	$Q_3^* Q_2^* Q_1^* Q_0^*$	$J_3 K_3$	$J_2 K_2$	$J_1 K_1$	$J_0 K_0$
0	0000	0001	0x	0x	0x	1x
1	0001	0010	0x	0x	1x	x1
2	0010	0011	0x	0x	x0	x1
3	0011	0101	0x	1x	x1	x0
5	0101	0111	0x	x0	1x	x0
7	0111	1000	1x	x1	x1	x1
8	1000	1100	x0	1x	0x	0x
12	1100	1101	x0	x0	0x	x1
13	1101	1110	x0	x0	1x	x1
14	1110	0000	x1	x1	x1	0x

3)

$Q_3 Q_2$ $Q_1 Q_0$

00	01	11	10
00	x	-	0
01	x	x	0
11	x	x	-
10	x	-	1

$K_3 = Q_1$

$Q_3 Q_2$ $Q_1 Q_0$

00	01	11	10
00	x	-	0
01	x	0	0
11	x	1	-
10	x	-	1

$K_2 = Q_1$

$Q_3 Q_2$ $Q_1 Q_0$

00	01	11	10
00	x	-	x
01	x	x	x
11	1	1	-
10	0	-	1

$K_1 = Q_0 \vee Q_2$

$Q_3 Q_2$ $Q_1 Q_0$

00	01	11	10
00	0	-	x
01	0	x	x
11	1	x	-
10	0	-	x

$J_2 = Q_1 \vee Q_3$

$Q_3 Q_2$ $Q_1 Q_0$

00	01	11	10
00	0	-	0
01	1	1	1
11	x	x	-
10	x	-	x

$J_1 = Q_0$

$Q_3 Q_2$ $Q_1 Q_0$

00	01	11	10
00	1	-	0
01	x	x	x
11	x	x	-
10	1	-	0

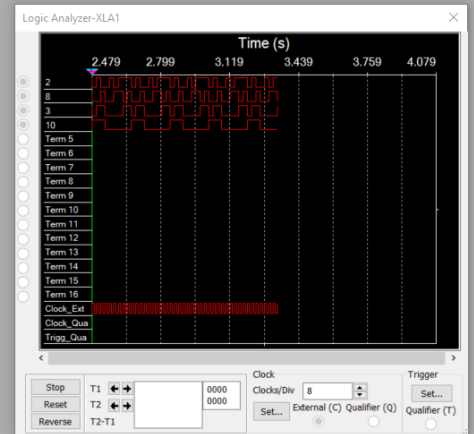
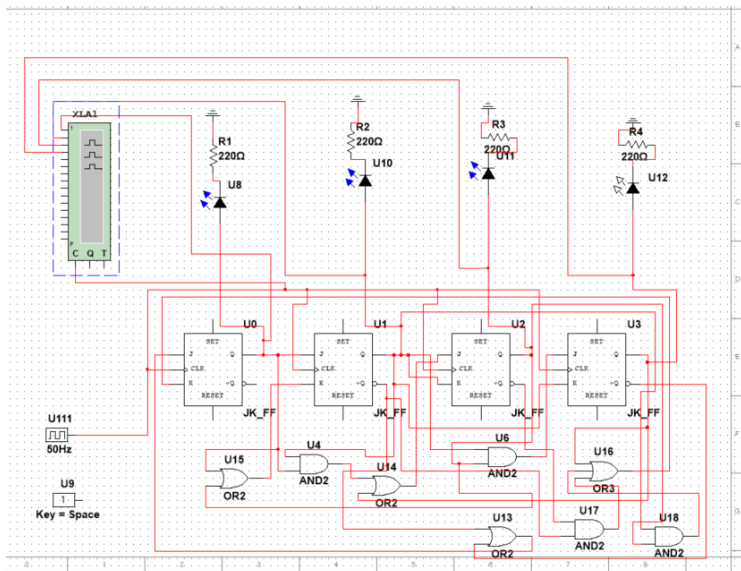
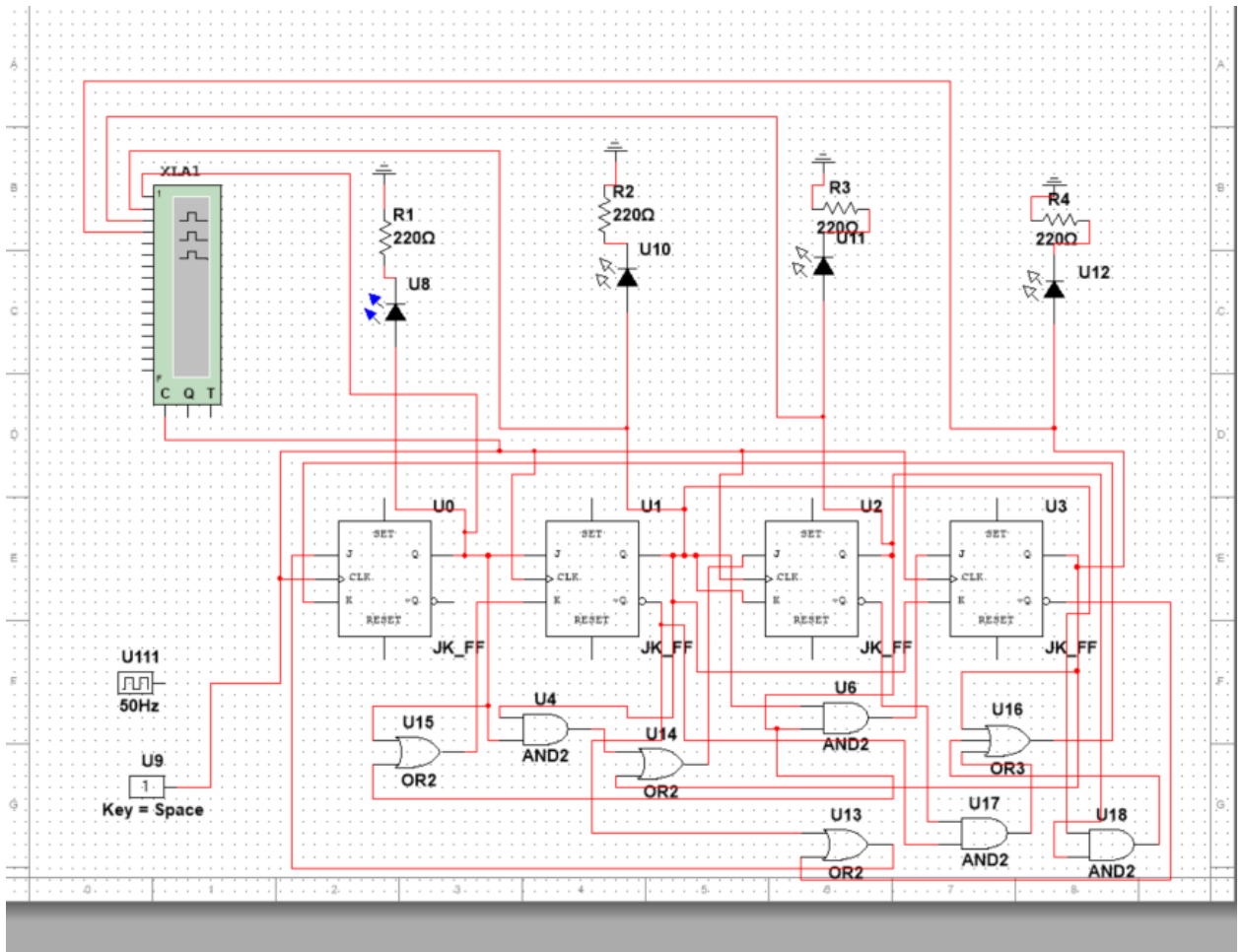
$J_0 = Q_3 \vee Q_1$

$Q_3 Q_2$ \ $Q_1 Q_0$	00	01	11	10
00	2	-	2	2
01	1	0	1	-
11	0	1	-	-
10	2	-	2	-

$$K_0 = \overline{Q_3} \overline{Q_2} \overline{Q_1} \overline{Q_0} \vee \overline{Q_3} \overline{Q_2} \overline{Q_1} Q_0 \vee \overline{Q_3} \overline{Q_2} Q_1 \overline{Q_0} \vee \overline{Q_3} \overline{Q_2} Q_1 Q_0$$

$$K_0 = \overline{Q_3} \overline{Q_2} \overline{Q_1} \vee \overline{Q_3} \overline{Q_2} Q_1 \vee \overline{Q_3} Q_2 \overline{Q_1} \vee \overline{Q_3} Q_2 Q_1$$

$$K_0 = \overline{Q_3} \overline{Q_2} \vee \overline{Q_3} Q_2 \vee \overline{Q_1} \overline{Q_0} \vee Q_1 \overline{Q_0}$$



3. Собрать десятичный счётчик, используя элементную базу приложения Multisim или учебного макета. Установить счётчик в начальное состояние, подав на установочные входы R соответствующий сигнал.

Задание №3:

$M = 10$
 $L = 9$

$n_1 = \log_2 10 = 4$
 $n_2 = \log_2 9 = 4$

$n_1 = 9$

N	Q_3	Q_2	Q_1	Q_0	Q_3^*	Q_2^*	Q_1^*	Q_0^*	T_3	T_2	T_1	T_0
0	0	0	0	0	0	0	0	1	0	0	0	1
1	0	0	0	1	0	0	1	0	0	0	1	1
2	0	0	1	0	0	0	1	1	0	0	0	1
3	0	0	1	1	0	1	0	0	0	1	1	1
4	0	1	0	0	0	1	0	1	0	0	0	1
5	0	1	0	1	0	1	1	0	0	0	1	1
6	0	1	1	0	0	1	1	1	0	0	0	1
7	0	1	1	1	1	0	0	0	1	1	1	1
8	1	0	0	0	1	0	0	1	0	0	0	1
9	1	0	0	1	0	0	0	0	1	0	0	1

$Q_3 Q_1$	00	01	11	10
00	0	0	-	0
01	0	0	-	1
11	0	1	-	-
10	0	0	-	-

$Q_3 Q_2$	00	10	11	10
00	0	0	-	0
01	0	0	-	0
11	1	1	-	-
10	0	0	-	-

$T_3 = Q_3 Q_0 \vee Q_2 Q_1 Q_0$

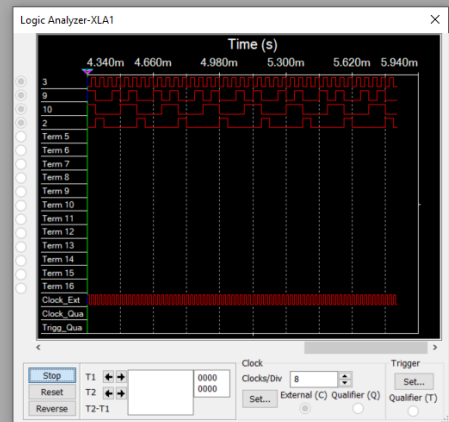
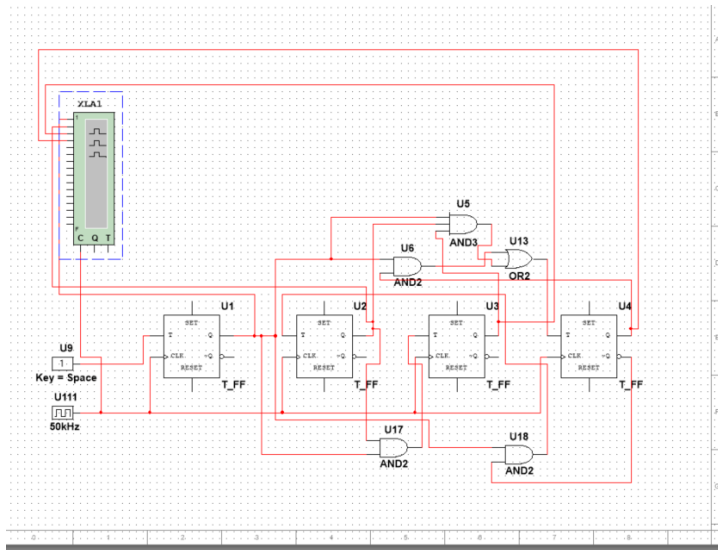
$T_2 = Q_1 Q_0$

$Q_3 Q_2$	00	01	11	10
00	0	0	-	0
01	1	1	-	0
11	1	1	-	-
10	0	0	-	-

$\phi_1 = \overline{Q_3} Q_0$

$Q_3 Q_2$	00	01	11	10
00	1	1	-	1
01	1	1	-	1
11	1	1	-	-
10	1	1	-	-

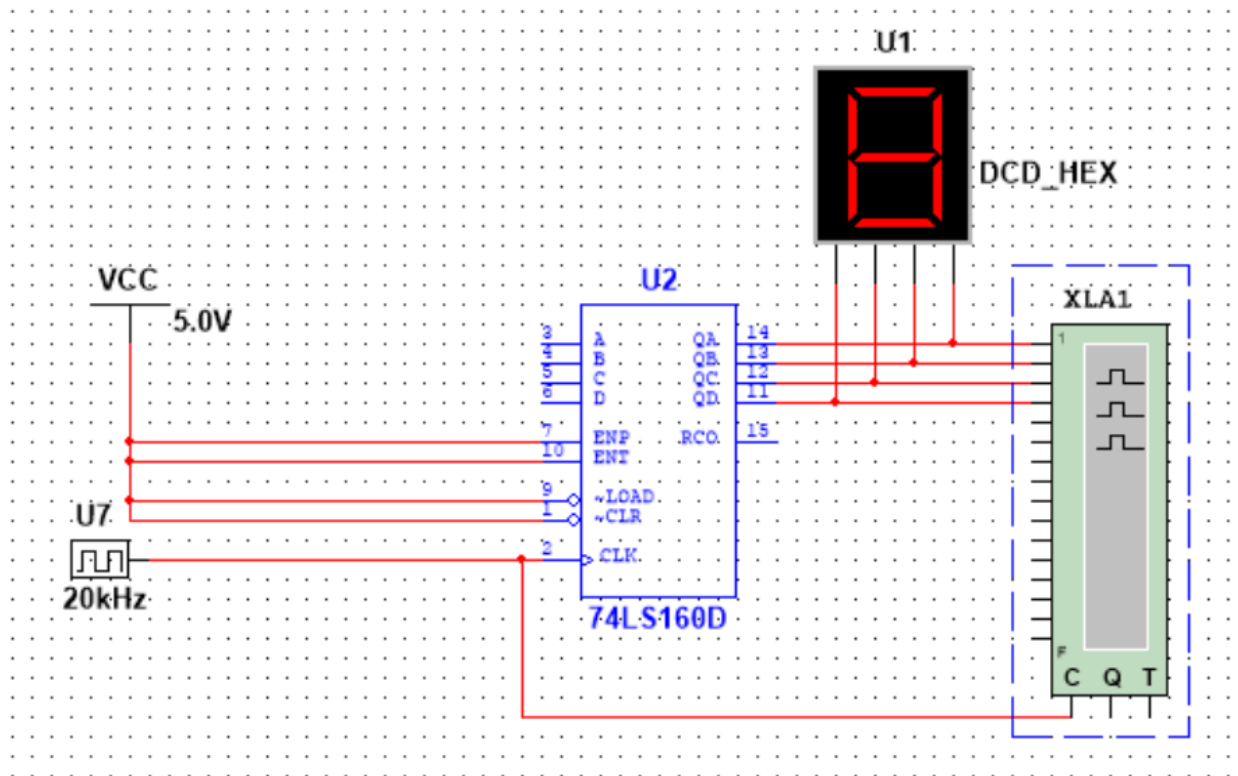
$\phi_0 = 1$

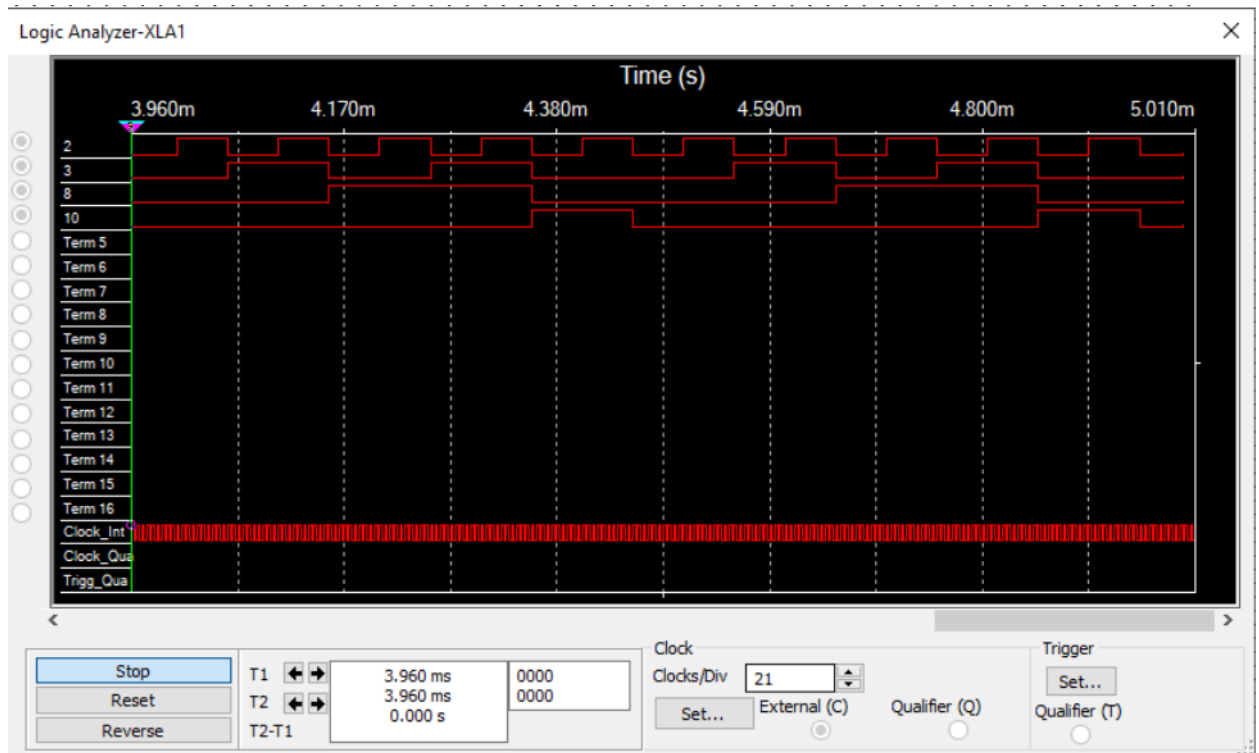


4. Исследование четырехразрядного синхронного суммирующего счетчика с параллельным переносом. Проверить работу счетчика:

- от одиночных импульсов, подключив к прямым выходам разрядов световые индикаторы,
- от импульсов генератора.

Просмотреть на экране логического анализатора (осциллографа) временную диаграмму сигналов на входе и выходах счетчика, провести анализ временной диаграммы сигналов счетчика. Измерить время задержки распространения счетчика и максимальную частоту счета.





На схеме представлен четырехразрядный десятичный счетчик.

Считает от 0 до 9.

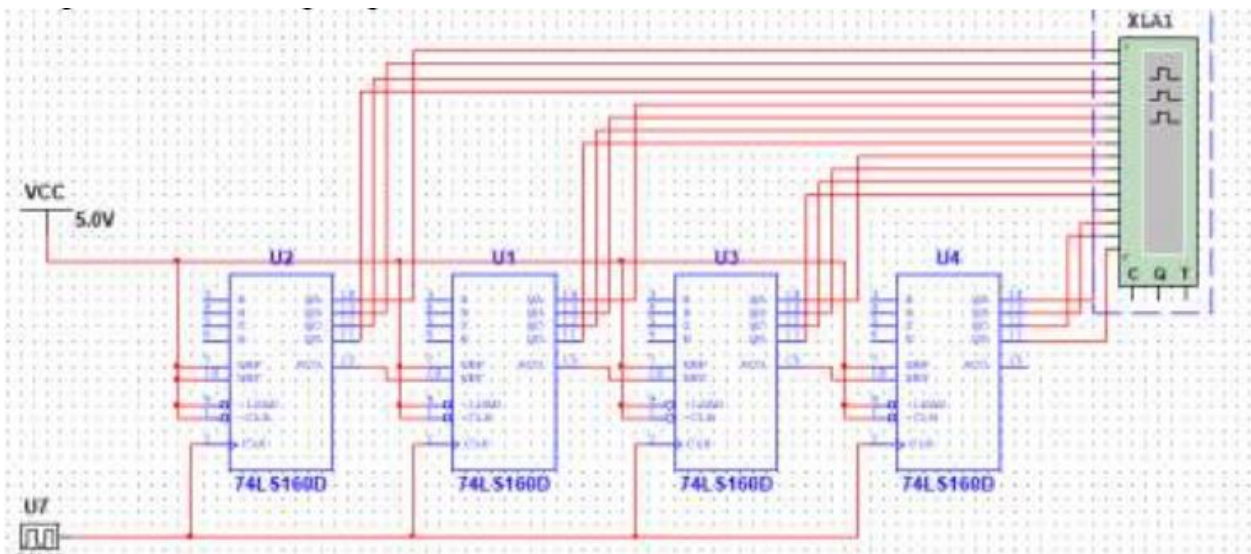
ENP, ENT – разрешающие входы.

~CLR – вход асинхронного сброса, при подаче 0 сбрасывает выходы в 0000, независимо от текущего состояния входа CLK;

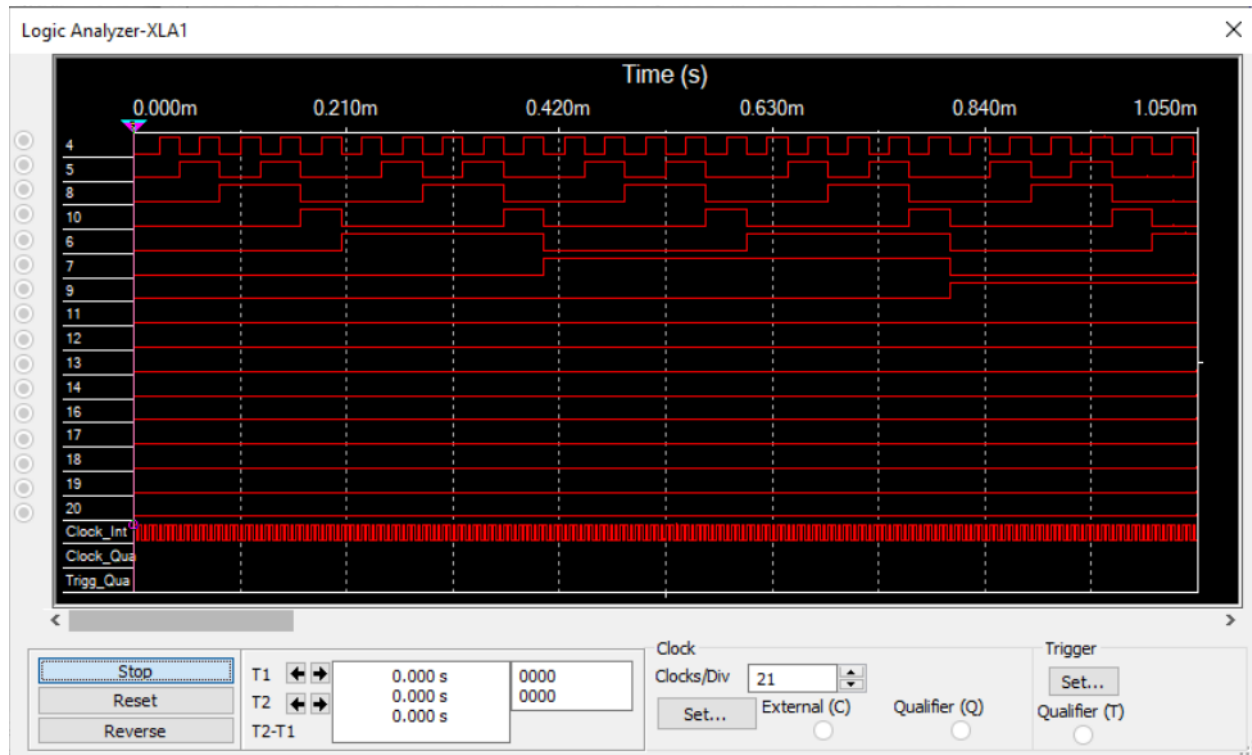
~LOAD – вход загрузки. При подаче 0, на следующем тактовом импульсе в счетчик будут загружены значения со входов A,B,C,D. RCO – выход сигнала переноса.

Используется при увеличении количества счетчиков.

5.



На схеме представлен 16-ти разрядный счетчик, состоящий из 4-х разрядных, подключенных через сигнал переноса RCO. Когда один счетчик переполняется, сигнал приходит в следующий.



Быстрый счетчик

