LAB 02

SIMPLE LOGIC FUNCTION

CECS 225 – DIGITAL LOGIC AND ASSEMBLY PROGRAMMING

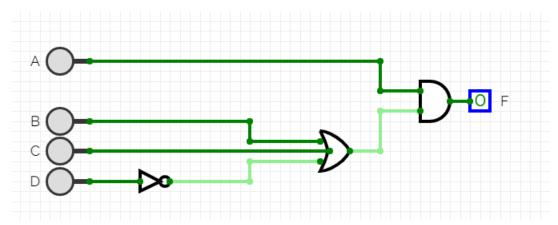
Professor: Xiaolong Wu

Student: Thanh Nguyen _ ID: 026843815

I. Part 01: Inverter

1. Description:

- The purpose of this function is performing logical function: $F = A(B + C + \overline{D})$ or $F = A \ AND \ (B \ OR \ C \ OR \ NOT \ D)$.
- Use logic gate (NOT, AND, OR) to do this function



- Truth table:

A	В	C	D	F
0	0	0	0	0
0	0	0	1	0
0	0	1	0	0
0	0	1	1	0
0	1	0	0	0
0	1	0	1	0
0	1	1	0	0
0	1	1	1	0
1	0	0	0	1
1	0	0	1	0
1	0	1	0	1
1	0	1	1	1
1	1	0	0	1
1	1	0	1	1
1	1	1	0	1
1	1	1	1	1

2. Verilog Codes:

- Design Code

```
// Project 02: Simple Logic Function F = A(B+C+D')
// Name : Thanh Nguyen - ID: 026843815
```

```
module SimpleLogicFunction(A, B, C, D, F);
  input A, B, C, D;
  output F;

assign F = A & (B | C | ~D); // F = A AND (B OR C OR NOT D)
endmodule
```

- Testbench

```
// Project 02: Simple Logic Function F = A(B+C+D')
          : Thanh Nguyen - ID: 026843815
`timescale 1ns/1ps
module testbench();
 reg A1, B1, C1, D1;
 wire F1;
 SimpleLogicFunction SLF1(A1, B1, C1, D1, F1);
 initial
   begin
     //Dump waves
     $dumpfile("dump.vcd");
     $dumpvars(1, testbench);
     // A = 0, B = 0, C = 0, D = 0
     $display("Test Case 0");
     A1 = 1'b0; B1 = 1'b0; C1 = 1'b0; D1 = 1'b0;
     $display("A = %b", A1, " B = %b", B1, " C = %b", C1, " D = %b",
D1);
     $display("F = %b", F1);
     // A = 0, B = 0, C = 0, D = 1
     $display("Test Case 1");
     A1 = 1'b0; B1 = 1'b0; C1 = 1'b0; D1 = 1'b1;
     $display("A = %b", A1, " B = %b", B1, " C = %b", C1, " D = %b",
D1);
     $display("F = %b", F1);
     // A = 0, B = 0, C = 1, D = 0
     $display("Test Case 2");
     A1 = 1'b0; B1 = 1'b0; C1 = 1'b1; D1 = 1'b0;
     $display("A = %b", A1, " B = %b", B1, " C = %b", C1, "
                                                                      D = %b'',
D1);
     display("F = %b", F1);
     // A = 0, B = 0, C = 1, D = 1
     $display("Test Case 3");
     A1 = 1'b0; B1 = 1'b0; C1 = 1'b1; D1 = 1'b1;
     $display("A = %b", A1, " B = %b", B1, " C = %b", C1, "
                                                                      D = %b'',
D1);
     #1
```

```
display("F = %b", F1);
     // A = 0, B = 1, C = 0, D = 0
     $display("Test Case 4");
     A1 = 1'b0; B1 = 1'b1; C1 = 1'b0; D1 = 1'b0;
     $display("A = %b", A1, "
                              B = b'', B1, '' C = b'', C1, '' D = b'',
D1);
     display("F = %b", F1);
     // A = 0, B = 1, C = 0, D = 1
     $display("Test Case 5");
     A1 = 1'b0; B1 = 1'b1; C1 = 1'b0; D1 = 1'b1;
     $display("A = %b", A1, " B = %b", B1, " C = %b", C1, " D = %b",
D1);
     #1
     display("F = %b", F1);
     // A = 0, B = 1, C = 1, D = 0
     $display("Test Case 6");
     A1 = 1'b0; B1 = 1'b1; C1 = 1'b1; D1 = 1'b0;
     $display("A = %b", A1, " B = %b", B1, " C = %b", C1, " D = %b",
D1);
     $display("F = %b", F1);
     // A = 0, B = 1, C = 1, D = 1
     $display("Test Case 7");
     A1 = 1'b0; B1 = 1'b1; C1 = 1'b1; D1 = 1'b1;
     $display("A = %b", A1, " B = %b", B1, " C = %b", C1, " D = %b",
D1);
     display("F = %b", F1);
     // A = 1, B = 0, C = 0, D = 0
     $display("Test Case 8");
     A1 = 1'b1; B1 = 1'b0; C1 = 1'b0; D1 = 1'b0;
     $display("A = %b", A1, " B = %b", B1, " C = %b", C1, " D = %b",
D1);
     display("F = %b", F1);
     // A = 1, B = 0, C = 0, D = 1
     $display("Test Case 9");
     A1 = 1'b1; B1 = 1'b0; C1 = 1'b0; D1 = 1'b1;
     $display("A = %b", A1, " B = %b", B1, " C = %b", C1, " D = %b",
D1);
     $display("F = %b", F1);
     // A = 1, B = 0, C = 1, D = 0
     $display("Test Case 10");
     A1 = 1'b1; B1 = 1'b0; C1 = 1'b1; D1 = 1'b0;
     $display("A = %b", A1, " B = %b", B1, " C = %b", C1, " D = %b",
D1);
     $display("F = %b", F1);
```

```
// A = 1, B = 0, C = 1, D = 1
     $display("Test Case 11");
     A1 = 1'b1; B1 = 1'b1; C1 = 1'b1; D1 = 1'b1;
     $display("A = %b", A1, " B = %b", B1, " C = %b", C1, "
D1);
     display("F = %b", F1);
     // A = 1, B = 1, C = 0, D = 0
     $display("Test Case 12");
     A1 = 1'b1; B1 = 1'b1; C1 = 1'b0; D1 = 1'b0;
     $display("A = %b", A1, " B = %b", B1, " C = %b", C1, " D = %b",
D1);
     #1
     $display("F = %b", F1);
     // A = 1, B = 1, C = 0, D = 1
     $display("Test Case 13");
     A1 = 1'b1; B1 = 1'b1; C1 = 1'b0; D1 = 1'b1;
     $display("A = %b", A1, " B = %b", B1, " C = %b", C1, " D = %b",
D1);
     #1
     $display("F = %b", F1);
     // A = 1, B = 1, C = 1, D = 0
     $display("Test Case 14");
     A1 = 1'b1; B1 = 1'b1; C1 = 1'b1; D1 = 1'b0;
     $display("A = %b", A1, " B = %b", B1, " C = %b", C1, " D = %b",
D1);
     display("F = %b", F1);
     // A = 1, B = 1, C = 1, D = 1
     $display("Test Case 15");
     A1 = 1'b1; B1 = 1'b1; C1 = 1'b1; D1 = 1'b1;
     $display("A = %b", A1, " B = %b", B1, " C = %b", C1, " D = %b",
D1);
     display("F = %b", F1);
   end
endmodule
```

3. Simulator Waveform:

- Inputs and Outputs:

Test Case	0		
A = 0	B = 0	C = 0	D = 0
F = 0			
Test Case	1		
A = 0	B = 0	C = 0	D = 1
F = 0			
Test Case	2		
A = 0	B = 0	C = 1	D = 0
F = 0			
Test Case	3		
A = 0	B = 0	C = 1	D = 1
F = 0			
Test Case	4		
A = 0	B = 1	C = 0	D = 0
F = 0			
Test Case	5		
A = 0	B = 1	C = 0	D = 1
F = 0			
Test Case	6		
A = 0	B = 1	C = 1	D = 0
F = 0			
Test Case	7		
A = 0	B = 1	C = 1	D = 1
F = 0			

- Waveform:

