CHAnia Risc Instruction Set Architecture

<u>List of Instructions with RTL notation:</u>

Opcode	FUNC	Instruction	RTL Notation
100000	110000	add	RF[Rd] <- RF[Rs] + RF[Rt]
100000	110001	sub	RF[Rd] <- RF[Rs] - RF[Rt]
100000	110010	and	RF[Rd] <- RF[Rs] AND RF[Rt]
100000	110011	or	RF[Rd] <- RF[Rs] OR RF[Rt]
100000	110100	not	RF[Rd] <- !RF[Rs]
100000	110101	nand	RF[Rd] <- RF[Rs] NAND RF[Rt]
100000	110110	nor	RF[Rd] <- RF[Rs] NOR RF[Rt]
100000	111000	sra	RF[Rd] <- RF[Rs] >> 1
100000	111001	srl	RF[Rd] <- RF[Rs] >> 1 (Logical, Zfill MSB)
100000	111010	sll	RF[Rd] <- RF[Rs] << 1 (Logical, Zfill MSB)
100000	111100	rol	RF[Rd] <- Rotate_left(F[Rs])
100000	111101	ror	RF[Rd] <- Rotate_right(F[Rs])
111000	-	li	RF[Rd] <- SignExtend(Immed)
111001	-	lui	RF[Rd] <- Immed << 16 (Zfill)
110000	-	addi	RF[Rd] <- RF[Rs] + SignExtend(Immed)
110010	-	nandi	RF[Rd] <- RF[Rs] NAND Zfill(Immed)
110011	-	ori	RF[Rd] <- RF[Rs] OR Zfill(Immed)
111111	-	b	PC <- PC + 4 + (SignExtend(Immed)<<2)
000000	-	beq	<pre>If RF[Rd] == RF[Rs] PC <- PC + 4 + (SignExtend(Immed)<<2) Else PC <- PC + 4</pre>
000001	-	bne	If RF[Rd] != RF[Rs] PC <- PC + 4 + (SignExtend(Immed)<<2) Else PC <- PC + 4
000011	-	lb	RF[Rd] <- Zfill(31 downto 8) & MEM[RF[Rs] + SignExtend(immed)](7 downto 0)
000111	-	sb	MEM[RF[Rs] + SignExtend(immed)] <- Zfill(31 downto 8) & RF[Rd](7 downto 0)
001111	-	lw	RF[Rd] <- MEM[RF[Rs] + SignExtend(immed)]
011111	-	SW	MEM[RF[Rs] + SignExtend(immed)] <- RF[Rd]