

IES Politécnico Jesús Marín Málaga



Apellidos, nombre: Trujillo Román, Jorge

Grupo: A

PRÁCTICA: 30 – Divisor de frecuencia por 13

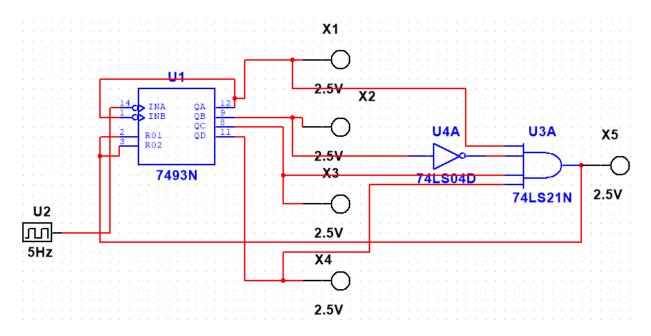
1. Enunciado:

Estudio, desarrollo, montaje y comprobación de un divisor de frecuencia implementado con un el contador 7493 y circuitería adicional de puertas lógicas.

2. Objetivos:

Se pretende crear un contador ascendente que al llegar a 13, envíe una señal de reset y la cuenta comience de 0. Para ello, a parte de la puerta 7493, necesitaremos una 7404(NOT) y una 7408 (AND)

3. Esquema lógico o simbólico (sin elementos físicos reales). En caso de electrónica digital incluye tabla de verdad:





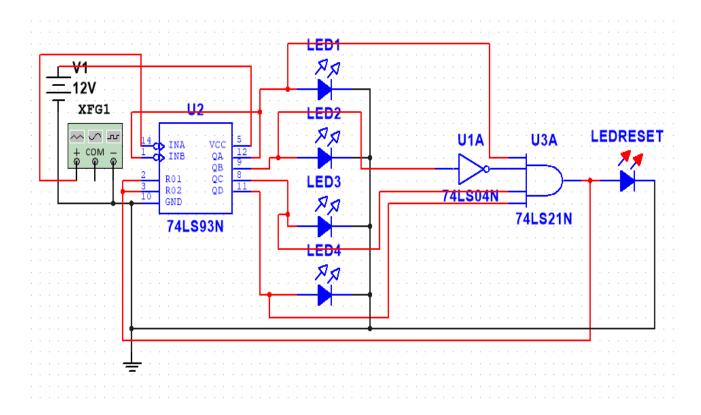
IES Politécnico Jesús Marín Málaga



Count	Output			
	Q _D	Q_{C}	QB	QA
0	L	L	L	L
1	L	L	L	Н
2	L	L	H	L
3	L	L	Н	Н
4	L	Н	L	L
5	L	Н	L	Н
6	L	Н	Н	L
7	L	Н	Н	Н
8	Н	L	L	L
9	Н	L	L	Н
10	н	L	Н	L
11	н	L	Н	Н
12	н	Н	L	L
13	Н	Н	L	Н

Tabla de la verdad del circuito 7493 hasta el número 13 (ya que es cuando se envia el reset)

4. Esquema físico (todo lo necesario para que funcione):





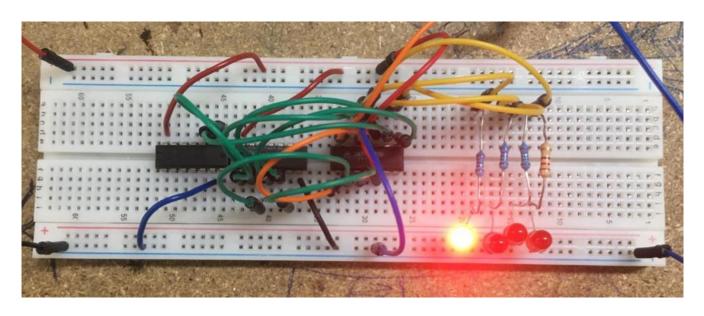
IES Politécnico Jesús Marín Málaga



5. Explicación del funcionamiento:

El funcionamiento del integrado es sencillo. Es un contador ascendente con 4 biestables JK en serie, es decir, sería un divisor de frecuencia por 16, solo que enviamos una señal de RESET cuando el contador llegue a 13. Esto lo haremos mediante dos puertas lógicas, una NOT y una AND, para conseguir la señal: 1 1 0 1, es decir, 13 en binario.

6. Fotografía del montaje final:



7. Aspectos a resaltar y conclusiones:

Me ha gustado realizar esta práctica para entender mejor el funcionamiento del RESET en los contadores, y ver visualmente como la señal para cuando se envía dicha señal.