

TESTS TEMA 1 EC

1. ¿En qué generación, dentro de la historia de los computadores digitales, se alcanzaron tiempos de conmutación del orden de nano segundos?

- a) primera
- b) segunda
- > c) tercera
- d) cuarta

2. En una arquitectura RISC típica:

- > a) se usa un porcentaje elevado de las instrucciones del repertorio.
- b) no puede usar segmentación.
- c) la programación resulta mucho más simple que en una arquitectura CISC.
- d) la UC es más compleja que en una arquitectura CISC.

3. ¿Cuál de las siguientes afirmaciones es incorrecta?

- a) El repertorio de instrucciones es el conjunto de operaciones que es capaz de interpretar la unidad de control.
- b) El modo de direccionamiento permite determinar un operando o la ubicación del operando.
- > c) Los operandos siempre están almacenados en memoria.
- d) El repertorio de instrucciones debe ser capaz de realizar una tarea en un tiempo finito.

4. Un modo de direccionamiento en el que se especifica un registro y una dirección de memoria cuyo contenido se suma al contenido del registro base para obtener la dirección efectiva, se conoce como:

- a) base con desplazamiento
- b) directo o absoluto
- c) indirecto a registro través de memoria
- > d) ninguno de los anteriores

5. El ancho de palabra de una memoria corresponde a:

- a) El número que identifica unívocamente cada posición de la memoria.
- > b) La cantidad de bits que caben en una sola posición
- c) La longitud del registro de direcciones de la memoria.
- d) El número de posiciones que la componen.

6. En la captación de la instrucción:

a) en MAR indicamos la dirección donde está la instrucción y en la ALU recogemos la instrucción.

b) en MBR indicamos la dirección donde está la instrucción y en la ALU recogemos la instrucción.

-> c) en MAR indicamos la dirección donde está la instrucción y en MBR recogemos la instrucción.

d) en MBR indicamos la dirección donde está la instrucción y en MAR recogemos la instrucción.

7. Un sistema con direcciones de 8bits utiliza una puerta NAND conectada a las líneas A7...A5 para atacar la entrada CS# (activa baja) de un módulo de memoria. En el mapa de memoria las siguientes posiciones corresponderán a dicho módulo

a) 0x00 a 0x1f

b) 0x00 a 0x0f y 0x80 a 0x8f

-> c) 0xe0 a 0xff

d) 0x70 a 0x7f y 0xf0 a 0xff

8. ¿En qué generación, dentro de la historia de los computadores digitales, aparece la memoria cache?

a) primera

b) segunda

-> c) tercera

d) cuarta

9. Una instrucción máquina del tipo "Add M,R" podría formar parte del repertorio de

a) una máquina con arquitectura R/R sería ADD R1,R2

b) una máquina pilase sería a ADD

-> c) una máquina con arquitectura M/M podría ser también ADD M,M

d) una máquina de acumulador sería ADD M

10. ¿Cuál de las siguientes no es una característica de los computadores RISC?

- a) Un computador RISC no debe emplear microprogramación.
- b) Para acelerar el computador RISC se emplean técnicas de pipelining.
- > c) Las funciones que realizan los computadores RISC deben ser lo más complejas y potentes que sea posible.
- d) La decodificación de las instrucciones debe ser simple: un computador RISC debería emplear un único formato de instrucción

11. ¿Qué tipo de direccionamiento se usa para el registro destino en la instrucción IA32 `add array(,%ebx,4),%edx`?

- a) Direccionamiento indexado
- > b) Direccionamiento a registro
- c) Direccionamiento relativo a registro base
- d) Direccionamiento inmediato

12. ¿Qué novedad se desarrolló en la tercera generación de computadores?

- a) Los microprocesadores CISC
- > b) Los circuitos integrados
- c) Los microprocesadores RISC
- d) Los primeros lenguajes de programación de alto nivel

13. En un procesador de la familia 80x86 las posiciones de memoria que representan una variable long (entero 4B compl.2) contiene los bytes: F0 FF FF FF. ¿Cuánto vale dicha variable?

- > a) -16 **Hacer el complemento a 2 y fijarse en los 1's y como empieza por F es negativo**
- b) 16
- c) 4294967280
- d) 4043309055

14. En el direccionamiento inmediato, tras captarse completamente la instrucción:

- > a) se accede al operando, que es una constante contenida en la propia instrucción.
- b) el código de operación contiene el operando.
- c) se accede al operando, que está contenido en una posición de memoria principal.
- d) se accede al operando, que se encuentra almacenado en uno de los registros programables.

15. Si almacenamos según el criterio little-endian la palabra de 64 bits 0xFACEB00C a partir de la dirección 0xCAFEBAE, el byte 0xCE quedará almacenado en la dirección:

a) 0xCAFEBAE

b) 0xCAFEBAE1

c) 0xCAFEBAEF

-> d) 0xCAFEBAE0

16. ¿Cuál de las siguientes afirmaciones es cierta?

a) la unidad de control necesita como entrada el registro contador de programa para saber cuál es la instrucción que debe ejecutar a continuación

realmente la UC copia PC en MAR, y lo que lee en MDR (captación) lo lleva a IR que sí es entrada a la UC (decodificación)

b) la arquitectura von Neumann de los computadores tradicionales consiste en tener almacenados los datos separados de las instrucciones en memorias distintas

vimos en [T4.2EjmSeg] tr.12 que tener memoria de instrucciones separada de la de datos es una variante llamada "arquitectura Harvard", llamándose "arquitectura Princeton" la original

https://en.wikipedia.org/wiki/Von_Neumann_architecture

https://en.wikipedia.org/wiki/Modified_Harvard_architecture

c) el registro de direcciones de memoria es un registro de propósito general que puede contener tanto direcciones como datos

MAR no está disponible al programador, lo usa la UC para indicar la dirección de memoria a leer/escribir

-> d) el registro de estado (flags) es un registro de propósito específico cuyo contenido puede ser visto directa o indirectamente por el usuario mediante el uso de ciertas instrucciones específicas

aunque no hemos visto pushf y popf, por eliminación ésta es la respuesta

17. Un bus se compone de:

a) líneas de alimentación

b) líneas de datos y líneas de dirección

-> c) líneas de control/estado, líneas de dirección y líneas de datos

d) líneas de estado y líneas de control

18¿Cuál es el contenido de la pila al terminar de ejecutarse la siguiente secuencia de instrucciones de una arquitectura de pila?:

push#4

push#7

push

#8 add

push#

10sub

mul

a) 4, 7, 48

b) 4

c) 4, 7, 8, 10

-> d) 20

19.La primera generación de computadores se caracteriza por el uso de:

a)Microprocesadores.

b)Transistores.

c)Fibra óptica.

-> d) Tubos de vacío.

20.¿Cuál de las siguientes afirmaciones sobre el direccionamiento absoluto es falsa?

a)El objeto está en una posición de la memoria

b)La instrucción contiene la dirección de memoria en la que se encuentra el objeto

-> c) El tamaño del operando direccionado queda limitado por el nº de bits del campo de direccionamiento

d) El rango de posiciones direccionables queda limitado por el tamaño del campo de direccionamiento

No hemos explicado detalladamente que absoluto = directo con dirección completa. Evitar esta pregunta

21.Son funciones de la unidad de control:

a)la codificación de las instrucciones máquina

b)la lectura de memoria principal de la instrucción apuntada por el µPC

-> c) el secuenciamiento de las instrucciones máquina

d) todas las respuestas son ciertas

22. ¿De qué depende el tamaño del contador de programa?

- a) Del ancho del bus de datos.
- > b) Del número de direcciones de memoria.
- c) Del número de instrucciones diferentes y de los tipos de direccionamiento posibles.
- d) De la longitud del código de operación de las instrucciones.

23. Si queremos almacenar la palabra de 16 bits 0x8965 en una memoria de bytes según "little-endian", quedará almacenada a partir de la posición 0x8600 como:

a) $M[0x8600] = 0x89$ y $M[0x8601] = 0x65$

-> b) $M[0x8600] = 0x65$ y

$M[0x8601] = 0x89$ c)

$M[0x8600] = 0x69$

y $M[0x8601] = 0x85$

d) $M[0x8600] = 0x85$ y $M[0x8601] = 0x69$

24. Una máquina superescalar es aquella que:

- a) basa su funcionamiento en la segmentación software como forma de incrementar el paralelismo.
- b) las instrucciones tienen un campo por cada unidad funcional al realizarse varias operaciones por instrucción.
- > c) emite simultáneamente múltiples instrucciones por ciclo de reloj, por ejemplo, una entera y otra de coma flotante.
- d) ninguna respuesta de las anteriores es correcta.

25. Si queremos almacenar la palabra de 64 bits 0x0000001f ffffffe0 en una memoria de bytes según la convención little-endian a partir de la posición 0x0804913c, quedará

a) 0x00 en 0x0804913c y 0xe0 en 0x08049143

b) 0x1f en 0x0804913c y 0xe0 en 0x08049140

-> c) 0xe0 en 0x0804913c y 0x1f en 0x08049140

d) Todas las respuestas anteriores son incorrectas

26. ¿En qué generación, dentro de la historia de los computadores digitales, aparecen los sistemas operativos multiusuario?

- a) primera
- b) segunda
- > c) tercera
- d) cuarta

27. Si queremos almacenar la palabra de 16 bits 0x9660 en una memoria de bytes según "little-endian", quedará almacenada a partir de la posición 0x1000 como:

a) $M[0x1000] = 0x96$ y $M[0x1001] = 0x60$

b) $M[0x1000] = 0x69$ y $M[0x1001] = 0x06$

-> c) $M[0x1000] = 0x60$ y

$M[0x1001] = 0x96$ d)

$M[0x1000] = 0x06$

y $M[0x1001] = 0x69$

28. Para obtener una única velocidad comparativa final, el benchmark SPEC CPU combina las velocidades de ejecución de una serie de tests, respecto a un ordenador de referencia, usando la media...

a) armónica

b) aritmética

c) ponderada

-> d) geométrica

29. Un procesador con E/S mapeada a memoria tiene un bus de direcciones de 10 líneas y uno de datos de 8. El mapa de memoria tiene 512 posiciones para código (ROM), 256 para datos (RAM) y 256 para E/S, en ese orden. Los rangos de direcciones para esas tres zonas serán:

a) 000 a 7FF, 800 a BFF y C00 a FFF

-> b) 000 a 1FF, 200 a 2FF y 300 a 3FF

c) 000 a 9FF, A00 a CFF y D00 a FFF

d) 000 a 5FF, 600 a 7FF y 800 a 9FF

30. ¿Cuál de las siguientes direcciones NO está alineada a double (8-byte)?

(Al no poder escribir el 2 como subíndice, aclaramos que ")2" indica binario)

-> a) 1110110101110100)2

b) 1110110101101000)2

c) 1110110101110000)2

d) Todas están alineadas a double

31. En una arquitectura RISC típica:

-> a) suele usarse segmentación

b) la programación resulta mucho más simple que en una arquitectura CISC

c) se usan pocas instrucciones de las disponibles en el conjunto de instrucciones

d) la UC es más compleja que en una arquitectura CISC

32. ¿Qué parámetro es más importante para comparar la velocidad de dos ordenadores diferentes?

- a) La frecuencia de reloj del procesador.
- b) La arquitectura del procesador.
- > c) El resultado de la ejecución de un conjunto de programas de prueba.
- d) El número medio de ciclos de reloj por instrucción.

33. ¿Por qué se impusieron las arquitecturas de registros de propósito general a las arquitecturas basadas en pila?

- a) Porque las basadas en registros permiten reducir el tamaño del programa
- > b) Porque las basadas en registros son capaces de lograr un mejor rendimiento cuando se asignan variables a registros
- c) Porque no se puede programar una arquitectura de pila en un lenguaje de alto nivel
- d) Porque la memoria es más cara que los registros

34. Para direccionar una memoria de bytes en la que quepan 2G palabras de 32 bits se necesitarán:

- a) 21 bits como máximo
- b) 32 bits exactamente
- > c) 33 bits como mínimo
- d) 31 bits como mínimo

35. ¿Cuál de los siguientes no es un tipo de bus?

- > a) Secuencial
- opuestos a buses paralelos son los buses serie
- opuestos a programas secuenciales son los programas paralelos
- b) Sistema
- c) E/S
- d) Paralelo

36. En una CPU de 32 bits con memoria de bytes, el problema es que...

- a) No tiene sentido, un registro no cabría en memoria
- b) Hay que usar 4 instrucciones de lectura (o escritura) para leer (o escribir) un registro completo
- > c) Hay que respetar el ordenamiento de bytes y reglas de alineamiento con que se diseñó la CPU
- d) No hay problema, cuando se salva un registro a memoria se escribe en la posición deseada

37. ¿Cuál es la característica tecnológica principal de la tercera generación de computadores?

- a) Las válvulas
- b) Los transistores
- c) La gran integración de los circuitos (VLSI)

-> d) Los circuitos integrados

38. ¿Cuál es el valor mínimo (más negativo) que puede tomar un entero de 32bits en complemento a dos?

(^ simboliza potenciación)

- a) $-2^{31} + 1$
- b) $-2^{32} + 1$

-> c) -2^{31}

Present. tr.5,12, Intro.

tr.8 d) -2^{32}

39. En las instrucciones aritméticas con dos operandos de un procesador con arquitectura de pila, los dos operandos...

- a) son dos registros del procesador.
 - b) pueden estar en cualquier posición de la pila.
 - c) se introducen en la pila tras realizar la operación.
- > d) son la cima de la pila y el elemento siguiente de la cima de la pila.

40. El direccionamiento directo a memoria utiliza...

- a) dos desplazamientos contenidos en la propia instrucción.
 - b) un registro y un desplazamiento contenidos en la propia instrucción.
- > c) un desplazamiento.
- d) un registro.

41. En una máquina little-endian con memoria de bytes y representación en complemento a dos que permite accesos a memoria de tamaño byte (1 B), media palabra (2 B) y palabra (4 B), se almacenan a partir de la posición 0xCAFEBA0 cuatro palabras con valores -1, -2, -3, -4.

¿Qué se obtendría al consultar la media palabra de la posición 0xCAFEBAE?

-> a) -1

los contenidos son

CAFEBA0: FF FF FF

FF CAFEBA4: FE FF

FF FF

CAFEBAB8: FD FF FF FF

CAFEBABC: FC FF FF FF

las últimas dos posiciones, a partir de CAFEBABC, contienen FF FF, que es -1

b)-4

c)no se puede saber, faltandatos

d)ninguna de las anteriores

42.¿Cuál de las siguientes afirmaciones sobre el benchmark SPEC CPU es falsa?

-> a) El resultado final es la media aritmética de las (12 ó 17) velocidades, bien sea de enteros ó de punto flotante (SPECint2006 ó SPECfp2006)

es la media geométrica

b)Se cronometran unos 12 tests de enteros (CINT2006) y unos 17 tests de punto flotante (CFP2006)

c)La última versión es SPEC CPU2006 V1.2 de2011

d)Se usa como referencia un computador UltraSPARC II 300MHz, y para cada test se calcula el cociente entre el tiempo de ejecución en el computador a testear y en el de referencia

43.Se pretende almacenar una palabra de 4 B en una memoria de bytes a partir de una dirección determinada.¿Cuál de las siguientes es válida,si la palabra debe quedar alineada?

-> a)0xFACEB00C

b)0xCAFEBAE

c)0xABADF00D

d)0xDEADBEEF

44.¿En qué generación, dentro de la historia de los computadores digitales, aparece la memoria virtual?

a)primera

b)segunda

-> c) tercera

d) cuarta

45.¿En qué pareja de registros están el dato/instrucción que se leerá o escribirá en memoria, y la dirección de memoria?

-> a) MBR y MAR

b)MAR y ACUMULADOR

c)MBR y PC

d)IR y ACUMULADOR

46. La idea de desarrollar máquinas CISC surgió para:

- a) simplificar el diseño hardware de la UC.
- > b) tener instrucciones cercanas al lenguaje de alto nivel.
- c) conseguir un conjunto de instrucciones cortas y sencillas de decodificar.
- d) ninguna de las respuestas anteriores es correcta.

47. Un modo de vídeo de 512 x 256 píxeles y 16 colores por píxel ocupa una memoria de:

- a) 2 MB
- > b) 64 KB
- c) 128 KB
- d) 8 KB

48. ¿Cuál de las siguientes direcciones está alineada a double (8-byte)?

(Al no poder escribir el 2 como subíndice, aclaramos que "2" indica binario)

- a) 1110110101110111)₂
- b) 1110110101110100)₂
- > c) 1110110101110000)₂
- d) Ninguna de ellas

49. ¿Cuál es la característica tecnológica principal de la segunda generación de computadores?

- a) Los circuitos integrados
- b) Las válvulas
- c) La gran integración de los circuitos (VLSI)
- > d) Los transistores

50. ¿Cómo se almacenaría como palabra de 32 bits el número -128 en un sistema que utilice el criterio del extremo menor ("little endian")?

- a) posición 0: FF pos.1: FF pos.2: FF pos.3: 80

-> b) 0: 80 1: FF 2: FF 3: FF

Present. tr.5,12, Intro.

tr.8 c) 0: 00 1: 01 2: 00

3: 80

- d) Ninguna de las anteriores

51. En una estructura de computador de bus único (bus del sistema):

- a) la UC concede el acceso al bus, por lo que éste funciona a la velocidad de la CPU
- b) es la estructura más usada en los PC actuales
- c) es necesario el arbitraje entre los maestros potenciales, no es suficiente la técnica de robo de ciclo ni otras similares.
- > d) sólo una unidad funcional puede tener el control del bus en cada momento

52. ¿Cuál de las siguientes afirmaciones es incorrecta?

- a) En las arquitecturas CISC hay más instrucciones que en las RISC.
- > b) El tamaño de una instrucción en lenguaje máquina siempre ocupa dos bytes en los procesadores RISC.
- c) Las arquitecturas RISC son del tipo registro-registro.
- d) Las arquitecturas RISC simplifican la decodificación.

53. ¿Cuál de las siguientes expresiones representa un direccionamiento inmediato?

- a) %eax
- > b) \$0x400
- c) 8(%ebp)
- d) (%eax)

54. Si N es el número de instrucciones máquina de un programa, F es la frecuencia de reloj, y C el número promedio de ciclos por instrucción, el tiempo de ejecución del programa será:

- a) $N \cdot F / C$
- b) $N \cdot F \cdot C$
- c) $N / (F \cdot C)$
- > d) $N \cdot C / F$

55. El programador de lenguaje ensamblador necesita conocer:

- a) la microarquitectura del procesador.
- > b) la arquitectura del ordenador.
- Intro. tr.4
- c) el diseño RTL del procesador.
- d) todas las anteriores son ciertas.

56.El primer computador electrónico basaba su funcionamiento en:

-> a) tubos de

vacío 1ª

generación

b) circuitos

integrados LSI 3ª-

4ª generación

c) núcleos de ferrita

2ª-3ª generación, tecnología RAM, no tecnología de conmutación

d) amplificadores

operacionales

computadores analógicos

57.En una arquitectura de acumulador, la instrucción LOADX:

a) transfiere el contenido del registro X a la

memoria no existe registro X en una

máquina acumulador pura el argumento de

LOAD es una posición de memoria X

el 6502/6510 sí tenía, además de acumulador A, índices X e Y, y correspondientemente tenía instrucciones LDA, LDX, LDY

b) suma M(X) al

acumulador sería

ADDX

-> c) transfiere el contenido de la posición de memoria X al acumulador

d) transfiere el contenido del acumulador a la posición de

memoria X sería STORE X

58.Un computador con 8 bits en el bus de direcciones puede direccionar como máximo:

a) 16384 palabras

-> b) 256 palabras

c) 8192 palabras

d) 1024 palabras

59.¿En qué generación, dentro de la historia de los computadores digitales, aparecieron la microprogramación, la segmentación de cauce, la memoria cache, los S.O. multiusuario y la memoria virtual?

a) 2ª generación (1955-65)

-> b) 3ª generación (1965-75) // en la 3ª generación se inventó casi todo.

c) 4ª generación (1975-85)

d) esas innovaciones se repartieron a lo largo de varias generaciones, no sólo una

60. En una máquina little-endian con memoria de bytes y representación en complemento a dos que permite accesos a memoria de tamaño byte (1B), media palabra (2B) y palabra (4B), si se almacena en la posición 0xBABC una palabra de valor -2, ¿qué se obtendría al consultar la media palabra en la posición 0xBABE?

a) 0

b) 1

c) -2

-> d) -1

61. ¿En qué registro está contenido el último dato (o instrucción) leído de memoria, o el dato que se va a escribir en memoria?

a) PC.

-> b) MBR.

c) MAR.

d) Acumulador.

62. El bus del sistema es

a) en un sistema con bus único, todo el bus salvo la parte relacionada con E/S (SATA, GPU, USB, Ethernet, etc)

b) el que conecta las distintas partes del sistema: UC, ALU, E/S, M

-> c) el que conecta CPU-M, ya sea un sistema con bus único o con múltiples buses

d) en un sistema con buses separados, el que conecta el sistema E/S con el resto

63. En un sistema con dos buses separados, uno para el subsistema de memoria y otro para la E/S...

-> a) el bus que une la memoria y el procesador suele funcionar a la velocidad de la memoria

b) el bus de E/S funciona a la velocidad del periférico más rápido

c) ambos buses tienen que tener el mismo ancho de banda

d) Ninguna de las respuestas anteriores es correcta

64. El objetivo de un diseño CISC es...

a) disminuir la frecuencia de reloj.

b) disminuir el número medio de ciclos por instrucción.

c) disminuir el tamaño medio de instrucción.

-> d) disminuir el número de instrucciones a ejecutar por un programa.

65. En un procesador de la familia 80x86 una variable de 32 bits, entera con signo, almacenada a partir de la dirección n contiene: 0xFF en la dirección n, 0xFF en la dirección n+1, 0xFF en la dirección n+2 y 0xF0 en la dirección n+3. ¿Cuánto vale dicha variable?

a) 4294967280

b)16

c)-16

-> d) -251658241

Como es little-endian, se trata de un número negativo de gran magnitud, y éste es el único con ese aspecto

66. ¿Cuál de las siguientes afirmaciones es incorrecta?

a) El formato de una instrucción nos indica el significado de cada bit de la instrucción

b) Todas las instrucciones deben tener código de operación

c) No siempre es necesario indicar la dirección de la siguiente instrucción

-> d) Todas las instrucciones deben tener operando fuente y operando destino

67. ¿Cuál de las siguientes afirmaciones es incorrecta?

a) El direccionamiento indexado es útil para manejo de vectores

-> b) El direccionamiento indirecto indica la dirección del operando

c) En el direccionamiento inmediato el dato se encuentra en la propia instrucción

d) En el direccionamiento implícito no se indica la ubicación

del operando. No hemos explicado detalladamente el implícito, evitar esta pregunta

68. Sea un computador con 48 registros y 200 instrucciones máquina. ¿Cuántas direcciones de memoria permite el formato de la instrucción de 32 bits hipotética "beqz r1, r2, dir"?

(En este enunciado el símbolo $^$ representa potenciación)

-> a) 2^{12} // En la antigua ECI se hacían estos cálculos, códigos Hamming, etc. En la nueva EC no se ha explicado con tanto detalle. Evitar esta pregunta.

b) 2^{14}

c) 2^{18}

d) 2^{16}

69. En las arquitecturas RISC hay...

-> a) muchos registros y pocos modos de direccionamiento.

b) pocos registros y muchos tipos de instrucciones.

c) pocos modos de direccionamiento y muchos formatos de instrucción.

d) pocas instrucciones muy rápidas con muchos modos de direccionamiento.

70. En el contexto del lenguaje máquina, el acrónimo ISA suele referirse a:

- a) Intel Standard Architecture
- b) Industry Standard Architecture
- > c) Instruction Set Architecture
- d) Information Security Architecture

71. El espacio direccionable de memoria de un computador depende del diseño del:

- > a) Bus de direcciones
- b) Bus de datos
- c) a) y b) son correctas
- d) Ninguna de las anteriores es correcta

72. Respecto a los dispositivos activos y pasivos en un bus podemos decir que:

- a) Los dispositivos pasivos sólo pueden convertirse en esclavos
- b) Sólo los dispositivos activos pueden convertirse en maestros
- > c) Las respuestas a y b son ciertas
- d) Las respuestas a y b son falsas

73. En una memoria de bytes que contuviera a partir de la posición 0 los valores 1, 0, 0, 0xFE, 0xFF, 0xFF, 0xFF, se puede decir que...

- a) Hay una palabra de 16bit big-endian con valor 1 en la posición 0
- b) Hay una palabra de 16bit little-endian con valor 254 en la posición 3
- c) Hay una palabra de 32bit little-endian con valor -1 en la posición 4
- > d) Todas las respuestas anteriores son incorrectas

74. En la ejecución de una instrucción...

- a) la UC activa las señales de control que envía por el bus de direcciones
- b) siempre se altera el registro de estado
- > c) la ALU realiza las operaciones aritméticas y lógicas
- d) el registro de instrucción se va incrementando para apuntar a la siguiente instrucción

75. ¿En qué generación, dentro de la historia de los computadores digitales, aparece la microprogramación?

- a) primera
- b) segunda
- > c) tercera
- d) cuarta

76.¿En qué generación, dentro de la historia de los computadores digitales, aparece la segmentación decauce?

a) primera

b) segunda

-> c)

tercera

d) cuarta

77.La ecuación básica de rendimiento calcula

-> a) cuánto tiempo tarda en ejecutarse un programa concreto conociendo su número de instrucciones y el número de etapas (promedio) y la frecuencia del procesador

b) el promedio de las ganancias obtenidas con una serie de programas de punto entero

c) la media geométrica de los cocientes entre los tiempos de ejecución de una serie de programas predeterminados

d) cómo de mejor es un procesador frente a otro, conociendo las prestaciones de las respectivas UC, ALU, E/S y M

78.Si usamos una estructura de bus con DMA:

-> a) la CPU puede dejar las transferencias entre MP y periféricos en manos de este controlador (DMA) y seguir ejecutando otras instrucciones.

b) al bus del sistema sólo se conecta la CPU y la MP, ya que el DMA se conecta directamente a MP para realizar las transferencias de datos.

c) la velocidad de este controlador establece la velocidad del bus del sistema.

d) podemos prescindir de controladores de E/S ya que el controlador de DMA se ocupa de controlar las transferencias hacia/desde los periféricos.

79.¿Cuál es el contenido de una pila al terminar de ejecutarse la siguiente secuencia de operaciones push y pop?:

push#1

push#2

push #3 ;

pop a

push#4

pop

a

pop

a

-> a) 1

b) 1 y 2

c) 1, 2, 3 y 4

d) 10

80.El registro MBR...

- a) especifica la dirección en memoria de la palabra que va a ser escrita o leída
- > b) contiene el valor que va a ser almacenado en la memoria, o bien se usa para recibir un valor procedente de la memoria
- c) contiene la dirección de la próxima instrucción que va a ser captada de memoria
- d) contiene el código de operación de la instrucción que se está ejecutando

81.En una arquitectura de registros de propósito general (a nivel de lenguaje máquina):

- a) operar usando registros es más rápido.
- b) la generación de código resulta más simple que en arquitecturas de pila o acumulador.
- c) se evita el cuello de botella (por ejemplo, pila, o acumulador) que otras arquitecturas presentan al evaluar expresiones aritméticas complejas
- > d) todas las respuestas anteriores son ciertas.

82.En la arquitectura VonNeumann...

- a) los bloques principales son la unidad de control, la ALU y la CPU.
- > b) el programa se encuentra residente en memoria.
- c) los registros se encuentran en la memoria principal.
- d) Todas son ciertas.

83.Si un computador X ejecuta un programa de 450 millones de instrucciones en 26 segundos y un computador Y tarda 14 segundos en ejecutar ese mismo programa, ¿cuántas veces es más rápido el computador Y que el X?

- a) 1,538
- > b) 1,857
- c) 0,538
- d) 12

84.Una CPU con bus de direcciones de 16 bits y bus de datos de 8 bits tiene un registro de 8 bits conectado al bus de datos y a la unidad de control. Puede tratarse del registro

- a) Contador de programa
- b) De direcciones
- c) Puntero de pila
- > d) De instrucción

85.No en todas las instrucciones máquina hay una fase de

a) decodificación

-> b) captura de operandos

c)captación

d)ejecución

86.El conjunto de todos los atributos de un sistema que son visibles para el programador y son necesarios para programar en lenguaje máquina se denomina:

a) repertorio de instrucciones máquina

-> b) arquitectura del

computador Intro. tr.4

c)conjunto de componentes físicos del computador

d)organización del computador

87.Si en un bus de direcciones de 32 bits se decodifica parcialmente la dirección de un dispositivo de 32 posiciones usando 22 bits, ¿cuántas veces aparecerá repetido en el mapa de memoria?

a) 10

b)1024

-> c)32

el dispositivo tiene 32 puertos, usa 5 bits de direccionamiento (probablemente los 5 LSB), pero en lugar de decodificarse con 27, se usan sólo 22 bits (probablemente los 22 MSB) de manera que quedan 5 bits (probablemente intermedios) sin usar, que pueden tomar 32 combinaciones posibles

d) 16

88.¿Cuál de las siguientes afirmaciones es falsa?

a)el bus de control transporta señales de estado

b)el bus de datos es bidireccional

c)el bus de direcciones es unidireccional

-> d) la anchura del bus de datos es de 16 bits

89.Si queremos almacenar la palabra de 16 bits 0x8965 en una memoria de bytes según "big-endian", quedará almacenada a partir de la posición 0x1000 como:

a) $M[0x1000]=0xA6$ y $M[0x1001]=0x91$

-> b) $M[0x1000]=0x89$ y

$M[0x1001]=0x65$ c)

$M[0x1000]=0x91$

y $M[0x1001]=0xA6$

d) $M[0x1000]=0x65$ y $M[0x1001]=0x89$

90. ¿Cuál de los siguientes registros se utiliza para guardar la dirección de memoria donde se localiza la instrucción siguiente?

- a) Memory Data Register
- > b) Program Counter
- c) Memory Address Register
- d) Instruction Register

91. Para direccionar una memoria de bytes en la que quepan 1G palabras de 32 bits se necesitarán:

- a) 31 bits
- b) 33 bits
- > c) 32 bits
- d) 21 bits

92. Según la clasificación m/n, las máquinas de acumulador son de tipo

- a) 0/0
- > b) 1/1
- c) 2/2 ó 2/3
- d) 1/2

93. En la captación de un operando que reside en memoria:

- a) en MBR indicamos la dirección donde está y en MAR lo recogemos
- b) en MBR indicamos la dirección donde está y en IR lo recogemos
- c) en MAR indicamos la dirección donde está y en IR lo recogemos
- > d) en MAR indicamos la dirección donde está y en MBR lo recogemos

94. En el arbitraje de un bus...

- a) los dispositivos pasivos pueden requerir el uso del bus para iniciar una transferencia
- > b) si hay un único dispositivo pasivo, siempre funciona como esclavo
- c) si hay varios dispositivos activos, siempre funcionan como maestros
- d) todas las respuestas anteriores son ciertas

95. ¿Cuál es el contenido de la pila al terminar de ejecutarse la siguiente secuencia de instrucciones de una arquitectura depila?:

push #4

push

#7

add

push#

10sub

-> a) 1

b) 11, 1

c) 4, 11, 1

d) 4, 7, 10

96. Se dice que las máquinas con arquitectura Von Neumann siguen un modelo de programa...

a) Cableado.

b) Microprogramado.

c) Externo.

-> d) Almacenado.

97. Un computador con 13 líneas de direcciones utiliza E/S mapeada a memoria. Si se supone que cada uno de los periféricos ocupa 4 direcciones y que el número de periféricos que se planea conectar es de 2^{10} , ¿qué tamaño de memoria admite el computador?

a) 2^{10} palabras

-> b) 2^{12} palabras

c) 2^{13} palabras

d) Ninguna de las anteriores

98. ¿De qué tipo son los procesadores Intel que usamos en los laboratorios?

a) puede ajustarse mediante un bit de control en el registro CR0 que funcionen como little- o big-endian

b) el concepto de endian no es aplicable a estas máquinas, ya que un registro del procesador no cabe en una posición de memoria

c) big-endian

-> d) little-endian

99. ¿De qué depende el tamaño del contador de programa?

- a) de la longitud del código de operación
- b) del ancho del bus de datos
- c) el tamaño no importa
- > d) ninguna de las anteriores es cierta

100. El instrumento GIADA de la sonda espacial ROSETTA (diseñado en Granada) está basado en un microprocesador 8086 y el siguiente mapa de memoria:

RAM volátil: 00000 -

0FFFF RAM no volátil:

10000 - 1FFFF ROM:

F0000 - FFFFF

¿Cuál es el tamaño total de la memoria?

- a) 3MB
- b) 48KB
- c) 2MB
- > d) 192KB

101. Un computador que utilice el sistema big-endian, almacena el número 0x2143 a partir de la dirección 0 como:

- a) $M[0] = 0x43$ y $M[1] = 0x21$
- > b) $M[0] = 0x21$ y $M[1] = 0x43$
- c) $M[0] = 0x12$ y $M[1] = 0x34$
- d) $M[0] = 0x34$ y $M[1] = 0x12$

102. El direccionamiento relativo a registro base utiliza...

- a) dos desplazamientos contenidos en la propia instrucción.
- b) un registro y un factor de escala
- c) dos registros.
- > d) un registro y un desplazamiento

103. El computador EDVAC, propuesto por John Von Neumann, presentaba dos importantes diferencias respecto al ENIAC:

- > a) Empleaba aritmética binaria y permitía trabajar con un programa almacenado.
- b) Se programaba enchufando centenares de clavijas y empleaba aritmética octal.
- c) Era electromecánico y de propósito específico.
- d) Utilizaba transistores y memoria de semiconductor.

104. ¿Cuál de las siguientes características es posterior a la segunda generación de computadores?

a) Lenguaje ensamblador.

b) Transistor.

-> c) RISC.

d) Memoria de núcleos de ferrita.

105. ¿Qué arquitectura se caracteriza por presentar una gran variación en la longitud de las instrucciones?

a) registro-registro

b) registro-memoria

-> c) memoria-memoria

d) ninguna de las anteriores es cierta

106. En las últimas generaciones de computadores la mejora de prestaciones viene dada por:

a) avances en las tecnologías de fabricación.

-> b) avances en tecnología y avances en la estructura y arquitectura del computador.

c) avances en los sistemas operativos y aplicaciones.

d) avances en la estructura y arquitectura del computador.

107. Una dirección de memoria se refiere siempre a:

a) una palabra

b) 16 bits

c) un byte

-> d) ninguna de las anteriores

108. Según la clasificación m/n, las máquinas con arquitectura R/R son de tipo

a) x/x con $x=2,3$

b) $x/0$ con $x=2,3$

-> c) $0/x$ con

$x=2,3$ d) $0/0$

109. En un sistema con un único bus...

- a) sólo un dispositivo puede escribir en un instante dado en el bus
- b) se utilizan las mismas líneas de control para conectar todos los dispositivos
- c) el procesador y los periféricos pueden funcionar a diferentes velocidades si el funcionamiento del bus es asíncrono
- > d) Todas las respuestas anteriores son ciertas

110. ¿Qué tipo de instrucciones se emplean más en una arquitectura de acumulador?

- a) de desplazamiento y rotación
- b) de transferencia de datos entre registros
- > c) de transferencia de datos con memoria
- d) aritmético-lógicas

111. Un computador con 13 líneas de direcciones utiliza E/S mapeada a memoria. Si se supone que cada uno de los periféricos ocupa 4 direcciones y que el número de periféricos que se planea conectar es de 2^{10} , ¿qué tamaño de memoria admite el computador?

- a) 2^{10} palabras
- > b) 2^{12} palabras
- c) 2^{13} palabras
- d) Ninguna de las anteriores

112. ¿Cómo se almacenaría como palabra de 32 bits el número -128 en un sistema que utilice el criterio del extremo menor ("little endian")?

- a) posición 0: FF pos.1: FF pos.2: FF pos.3: 00
- b) 0:00 1:FF 2:FF 3:FF
- c) 0:00 1:01 2: 00 3:80
- > d) Ninguna de las anteriores

113. Una memoria que está estructurada en palabras de 8 bits tiene una capacidad de 64 Kbits. ¿Cuántas líneas de dirección tiene dicha memoria?

- a) 24
- b) 12
- > c) 13
- d) 8

114. El ancho de palabra de una memoria corresponde a:

- a) La longitud del registro de direcciones de la memoria.
- b) El número de posiciones que la componen.
- c) El número que identifica unívocamente cada posición de la memoria.
- > d) La longitud del registro de datos de la memoria.

• **¿Cuál de las siguientes afirmaciones acerca de la arquitectura Von Neumann es cierta?**

- > a) La separación entre almacenamiento y unidad de procesamiento es una de las ideas contempladas en la arquitectura Von Neumann.
- b) La arquitectura Von Neumann es un diseño que sitúa el programa en un almacenamiento distinto al de los datos.
- c) Existe un consenso general en considerar justo el término "arquitectura von Neumann", ya que las ideas de esta arquitectura fueron completamente originales de John Von Neumann y no influenciadas por sus colaboradores o predecesores.
- d) Para ejecutar un programa en una máquina Von Neumann, es necesario volver a cablear o incluso rediseñar la máquina.

116. ¿Qué medida de prestaciones es la más fiable de todas las posibles?

- - a) ninguna de las otras respuestas es correcta
 - b) MIPS equivalentes
 - c) MIPS
 - d) MFLOPS

117. Un sistema con direcciones de 8bits utiliza una puerta NAND conectada a las líneas A7...A5 para atacar la entrada CS# (activa baja) de un módulo de memoria. En el mapa de memoria las siguientes posiciones corresponderán a dicho módulo

- - a) 0xe0 a 0xff
 - b) 0x00 a 0x0f y 0x80 a 0x8f
 - c) 0x70 a 0x7f y 0xf0 a 0xff
 - d) 0x00 a 0x1f

118. El bus de direcciones contiene líneas para indicar el sentido de la transferencia de datos, por ejemplo una línea para distinguir entre lectura y escritura.

F

119. ¿En qué registro está contenido el último dato (o instrucción) leído de memoria, o el dato que se va a escribir en memoria?

- - a) PC.
 - b) MBR.
 - c) MAR.
 - d) Acumulador.

120. ¿Qué arquitectura es típica en procesadores RISC?

- - a) memoria-memoria
 - b) registro-memoria
 - c) registro-registro
 - d) acumulador

121. Respecto a la ecuación de rendimiento $T=(N*CPI)/F$, el objetivo de un diseño CISC es:

- - a) aumentar F (frecuencia de reloj)
 - b) disminuir CPI (número medio de ciclos por instrucción)
 - c) disminuir F (frecuencia de reloj)
 - d) disminuir N (número de instrucciones a ejecutar por el programa)

122. ¿Cuál de las siguientes características es posterior a la segunda generación de computadores?

- - a) RISC
 - b) Transistor
 - c) Memoria de núcleos de ferrita
 - d) Lenguaje FORTRAN