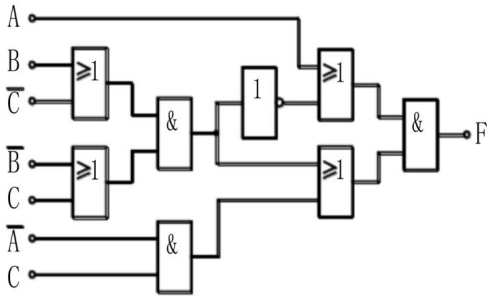


1.分析下图所示逻辑电路，求出 F 的逻辑函数表达式，并进行必要化简以能使用更少的与非门实现，画出化简后的电路并结合所给的技术参数计算你所设计电路的最大时延(假定逻辑门的时延与其输入端个数无关)。



| 型号 | 功能 | PDT _{MAX} |
|--------|--------|--------------------|
| 74LS86 | 4-2异或 | 30ns |
| 74LS32 | 4-2或门 | 22ns |
| 74LS00 | 4-2与非门 | 15ns |
| 74LS04 | 6-非门 | 15ns |
| 74LS08 | 4-2与门 | 20ns |