**ĐẠI HỌC QUỐC GIA THÀNH PHỐ HỒ CHÍ MINH**

**TRƯỜNG ĐẠI HỌC BÁCH KHOA**

**KHOA ĐIỆN – ĐIỆN TỬ**



**BÁO CÁO THÍ NGHIỆM VI XỬ LÝ**

BÀI 1:

**TỔ 10 – NHÓM L23 – HK 222**

**GVHD: ĐOÀN NGỌC CẨM**

**SINH VIÊN THỰC HIỆN**

|  |  |  |
| --- | --- | --- |
| **STT** | **HỌ VÀ TÊN** | **MSSV** |
| 1 | TÔ MINH VŨ | 2110677 |
| 2 | PHẠM NGUYỄN HOÀNG TUẤN | 2112588 |
| 3 | NGUYỄN MINH VƯƠNG | 2112678 |

**TP. HỒ CHÍ MINH, THÁNG 4 NĂM 2023**

**Lab 5-1**

**lập trình sử dụng ADC**

# Mục tiêu:

* Hiểu và sử dụng được ADC của AVR
* Hiểu cách sử dụng ADC để đo đạc

# Tham khảo:

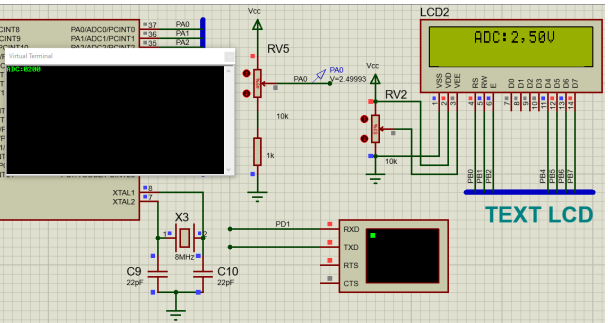
* Tài liệu hướng dẫn thí nghiệm, chương 11
* AN2538-ADC-of-megaAVR-in-SingleEnded-Mode-00002538A.pdf
* AVR120: Characterization and Calibration of the ADC on an AVR

# Bài 1: Đo tín hiệu single end

1. Kết nối hai tín hiệu ADC\_VR1 và ADC\_VR2 từ header J86 vào hai ngõ vào ADC0 và ADC1. Kết nối UART0 với khối RS232 và kết nối cáp USB-Serial vào máy tính. Kết nối ADC\_VR1 và ADC\_VR2 vào các test point trên header J56. Lưu ý không cắm nhầm vào các pin header GND. Viết chương trình thực hiện các việc sau:
2. Chọn điện áp VREF là điện áp nội VCCA . Khởi động UART với cấu hình tự chọn. (Lưu ý cấu hình phần mềm Hercules trên máy tính tương tự). Click chuột phải vào màn hình Hercules để chọn HEX Enable
3. Viết chương trình thực hiện lấy mẫu tín hiệu đưa vào ADC0 và gửi lên máy tính sử dụng UART0 với khung truyền như sau sau mỗi 1s. Thời gian 1s tạo ra bằng hàm delay hoặc timer.

0x55 ADCH ADCL 0xFF

1. Thay đổi điện áp đưa vào ADC0, đo bằng VOM và so sánh với kết quả lấy mẫu ADC, điền vào bảng trong báo cáo
2. Kết nối LCD vào 1 port của AVR, bổ sung vào chương trình đã viết chức năng tính toán điện áp đưa vào và hiển thị lên LCD.
3. Thay đổi điện áp tham chiếu là điện áp 2.56V bên trong. Lặp lại các bước c, d, e, giả định điện áp tham chiếu chính xác là 2.56V.
4. Đo điện áp trên chân VREF (header J57), sử dụng VOM.



# Bài 2: đo offset error và gain error

1. Tính toán các sai số offset error và gain error của ADC.
2. Viết lại chương trình với yêu cầu như ở câu e bài 1 với ADC đã được tính toán hiệu chỉnh. Vref = VCCA, gửi lên máy tính các giá trị ADC đã hiệu chỉnh, và xuất ra LCD giá trị điện áp đo được

* (Đọc kỹ tài liệu: AVR120: Characterization and Calibration of the ADC on an AVR)

# Bài 3: Đo adc ở chế độ vi sai

1. Chỉnh kênh VR1 ở mức điện áp 2.5V, đưa vào ADC0.
2. Viết chương trình khởi động ADC ở chế độ vi sai với 2 kênh ngõ vào là ADC0 và ADC1, độ lợi khuếch đại là 10, điện áp tham chiếu 2.56V. Khởi động ADC ở chế độ FreeRunning.
3. Viết chương trình hiển thị giá trị điện áp VR1 lên LCD, đồng thời gửi kết quả đo ADC lên máy tính như ở bài 1 sau mỗi 1 s như ở bài 1.

# Bài 4: Đo offset error và gain error ở mode visai

1. Kết nối cả ADC1 và ADC0 vào điện áp ADC\_VR1. Chỉnh điện áp này về 1V. Ghi nhận giá trị ADC đo được. Đây chính là Offset error.
2. Từ giá trị offset error, tính ra gain error từ Bảng 4.
3. Viết lại chương trình ở câu c bài 3, với giá trị ADC được hiệu chỉnh

# Bài 5: Đo nhiệt độ sử dụng mcp9701

1. Kết nối cảm biến vào header J73.
2. Kết nối tín hiệu điện áp V\_TEMP trên header J18 tới ADC0
3. Viết chương trình đo giá trị điện áp V\_TEMP với các tham số hiệu chỉnh như ở bài 1, tính ra giá trị nhiệt độ và hiển thị lên LCD.

# Bài 1

1. Trả lời các câu hỏi
2. Ở chế độ Single Conversion, làm thế nào bắt đầu một chu kỳ lấy mẫu và kiểm tra xem bao giờ nó thực hiện xong?

🡪Để bắt đầu một chu kỳ lấy mẫu, tại thanh ghi ADCSRA, ta chỉnh bit ADEN  
= 1 và ADSC = 1. Khi thực hiện lấy mẫu xong bit ADSC sẽ được xoá về 0

1. Lựa chọn kênh ADC như thế nào?

🡪Để chọn kênh ADC ta thay đổi bit MUX4:0 trong thanh ghi ADMUX

1. Atmega324 có kênh đo nhiệt độ bên trong chip hay không?

🡪Atmega324 không có kênh đo nhiệt độ bên trong chip

1. Với VREF=VCCA, công thức tính ra điện áp ngõ vào từ ADC là gì?

🡪Avcc = 5V; Vin=(ADCal.5)/1024( độ phân giải chọn =10)

Ta muốn hiển thị 2 số sau dấu chấm thập phân, ta phải tính giá trị hiển thị theo công thức:

Vin.100=

1. Với VREF=2.56V, công thức tính ra điện áp ngõ vào từ ADC là gì?

🡪Vin.10000=

1. Ghi nhận giá trị ADC so với kết quả đo từ đồng hồ đo. Tính giá trị điện áp theo giá trị thu được từ ADC với VREF=VCCA.

|  |  |  |  |  |  |  |  |  |  |  |  |
| --- | --- | --- | --- | --- | --- | --- | --- | --- | --- | --- | --- |
| VADC0 (V) | 0 | 0.5 | 1 | 1.5 | 2 | 2.5 | 3 | 3.5 | 4 | 4.5 | 5 |
| ADCH-ADCL | 0000 | 0068 | 00C5 | 0133 | 0197 | 01FE | 0268 | 02CE | 0331 | 039E | 03FE |
| ADCH-ADCL (lý thuyết) | 0 | 0066 | 00CC | 0133 | 0199 | 0200 | 0266 | 02CC | 0333 | 0399 | 4000 |
| Sai số (LSB) | 0 | 2 | 7 | 0 | 2 | 2 | 2 | 2 | 2 | 5 | 2 |

Bảng 1

1. Lặp lại bước f với VREF=2.56. So sánh công thức tính và sai số với bước e

|  |  |  |  |  |  |  |  |  |  |  |  |
| --- | --- | --- | --- | --- | --- | --- | --- | --- | --- | --- | --- |
| VADC0 (V) | 0 | 0.5 | 1 | 1.5 | 2 | 2.5 | 3 | 3.5 | 4 | 4.5 | 5 |
| ADCH-ADCL | 0000 | 00C6 | 0191 | 0260 | 0329 | 03E4 | 03FF | 03FF | 03FF | 03FF | 03FF |
| ADCH-ADCL lý thuyết | 0 | 00C8 | 0190 | 0258 | 0320 | 03E8 | 04B0 | 0578 | 0640 | 0708 | 07D0 |
| Sai số (LSB) | 0 | 2 | 1 | 2 | 9 | 4 | 177 | 377 | 577 | 777 | 977 |

Bảng 2

1. Lặp lại bước g với VREF là giá trị đo được từ đồng hồ VOM

VREF = ...................................................................

|  |  |  |  |  |  |  |  |  |  |  |  |
| --- | --- | --- | --- | --- | --- | --- | --- | --- | --- | --- | --- |
| VADC0 (V) | 0 | 0.5 | 1 | 1.5 | 2 | 2.5 | 3 | 3.5 | 4 | 4.5 | 5 |
| ADCH-ADCL |  |  |  |  |  |  |  |  |  |  |  |
| ADCH-ADCL lý thuyết |  |  |  |  |  |  |  |  |  |  |  |
| Sai số (LSB) |  |  |  |  |  |  |  |  |  |  |  |

Bảng 3

1. Mã nguồn chương trình với chú thích

|  |
| --- |
| ;BAI Vref = Vcc = 5V .EQU ADC\_PORT=PORTA .EQU ADC\_DR=DDRA .EQU ADC\_IN=PINA .EQU LCD=PORTB ;PORTB data .EQU LCD\_IN=PINB .EQU LCD\_DR=DDRB .EQU CONT=PORTB ;PORTB ?i?u khi?n .EQU CONT\_DR=DDRB .EQU CONT\_OUT=PORTB ; .EQU CONT\_IN=PINB ; .EQU RS=0 ;bit RS .EQU RW=1 ;bit RW .EQU E=2 ;bit E .EQU BCD\_BUF=0X200 ;?/c ??u SRAM l?u s? BCD (kq chuy?n t? s? 16 bit) .DEF OPD1\_L=R24 ;byte th?p c?a s? nh? phân 16 bit .DEF OPD1\_H=R25 ;byte cao c?a s? nh? phân 16 bit .DEF OPD2=R22  .DEF OPD3=R23 .DEF COUNT=R18 .ORG 0 RJMP MAIN .ORG 0X40 MAIN: LDI R16, HIGH(RAMEND) OUT SPH, R16 LDI R16, LOW(RAMEND) OUT SPL, R16 LDI R16, 0xFF ;PortD, C output OUT DDRB, R16 OUT DDRC, R16 LDI R16, 0x00 ;PortA input OUT ADC\_DR, R16 OUT PORTD, R16 ;output=0x0000 OUT PORTB, R16 LDI R16, 0b01000000 ;Vref=AVcc=5V, SE ADC0 STS ADMUX, R16 ; x1,d?ch ph?i LDI R16, 0b10000110 ;cho phép ADC,mode 1 l?n. STS ADCSRA, R16 ;f(ADC)=fosc/64=125Khz RCALL SETUART ;kích hoat usart LDI R16,0X07 OUT CONT\_DR,R16 ;khai báo PB0,PB1,PB2 là output CBI CONT,RS ;RS=PB0=0  CBI CONT,RW ;RW=PB1=0 truy xu?t ghi CBI CONT,E ;E=PB2=0 c?m LCD LDI R16,0XFF OUT LCD\_DR,R16 ;khai báo outport RCALL RESET\_LCD ;ctc reset LCD RCALL INIT\_LCD4 ;ctc kh?i ??ng LCD 4 bit START: LDS R16, ADCSRA ORI R16, (1<<ADSC) ;b?t ??u chuy?n ??i STS ADCSRA, R16 WAIT: LDS R16, ADCSRA ;??c c? ADIF SBRS R16, ADIF ;c? ADIF=1 chuy?n ??i xong RJMP WAIT ;ch? c? ADIF=1 STS ADCSRA, R16 ;xóa c? ADIF LDS R0, ADCL ;??c byte th?p ADC LDS R1, ADCH ;??c byte cao ADC ;xuat usart MOV R17,R1 RCALL PHAT //RCALL TACHKITU ;XUAT RA USART 2 KY TU TRONG THANH GHI MOV R17,R0 RCALL PHAT  LDS R0, ADCL ;??c byte th?p ADC LDS R1, ADCH ;??c byte cao ADC MOV R17,R1 MOV R16,R0 RCALL MUL\_MATCH RCALL SHIFT\_R RCALL BIN16\_BCD5DG XUAT\_LCD: CBI CONT,RS ;RS=0 ghi lenh LDI R17,$84 ;con tr? b?t ??u ? dòng 1 v? trí th? 1 RCALL OUT\_LCD4 LDI R17,'V' SBI CONT,RS RCALL OUT\_LCD4 LDI R17,'=' SBI CONT,RS RCALL OUT\_LCD4 SBI CONT,RS LDI R17,' ' LDS R17,0X202 ; XUAT HANG TRAM RCALL HEX\_ASC MOV R17,R18 SBI CONT,RS RCALL OUT\_LCD4 LDI R17,44 ;xuat ','  SBI CONT,RS RCALL OUT\_LCD4 LDS R17,0X203 ; XUAT HANG CHUC RCALL HEX\_ASC MOV R17,R18 SBI CONT,RS RCALL OUT\_LCD4 LDS R17,0X204 ; XUAT HANG DON VI RCALL HEX\_ASC MOV R17,R18 SBI CONT,RS RCALL OUT\_LCD4 LDI R17,'V' SBI CONT,RS RCALL OUT\_LCD4 //LDI R17,10 //SBI CONT,RS //RCALL OUT\_LCD4 RCALL DELAY1S RJMP START ;ti?p t?c chuy?n ??i SETUART: LDI R16, (1<<TXEN0) ;cho phép phát STS UCSR0B, R16 LDI R16, (1<<UCSZ01)|(1<<UCSZ00) ;8-bit data, không parity, 1 stop bit  STS UCSR0C, R16 LDI R16, 0x00 STS UBRR0H, R16 LDI R16, 51 ;9600 baud rate STS UBRR0L, R16 RET PHAT: LDS R16,UCSR0A SBRS R16,UDRE0 ; KIEM TRA CO TRONG KHONG RJMP PHAT ; NEU CHUA TRONG THI TIEP TUC KIEM TRA LAI STS UDR0,R17 ; KHI TRONG THI CHEP DU LIEU VAO UDR0 RET DELAY1S: LDI R16,200 LP\_1: LDI R17,160 LP\_2: LDI R18,50 LP\_3: DEC R18 NOP BRNE LP\_3 DEC R17 BRNE LP\_2 DEC R16 BRNE LP\_1 RET ;HEX\_ASC chuy?n t? mã Hex sang mã ASCII  ;Input R17=mã Hex,Output R18=mã ASCII ;------------------------------------------ HEX\_ASC: CPI R17,0X0A BRCS NUM LDI R18,0X37 RJMP CHAR NUM: LDI R18,0X30 CHAR: ADD R18,R17 RET TACHKITU : MOV R15,R17 LDI R16,0XF0 AND R17,R16 ; GIU LAI BIT CAO SWAP R17 RCALL HEX\_ASC MOV R17,R18 RCALL PHAT MOV R17,R15 ANDI R17,0X0F RCALL HEX\_ASC MOV R17,R18 RCALL PHAT RET MUL\_MATCH: ;NHAN 250 LDI R20,250 MUL R16,R20 MOV R10,R0 MOV R11,R1 MUL R17,R20 MOV R12,R0 MOV R13,R1 ADD R12,R11 CLR R0 ADC R13,R0 ;R13:R12:R10 RET SHIFT\_R: ;DICH PHAI 10 LAN LSR R12 BST R13,0 BLD R12,7 LSR R13 MOV R24,R12 MOV R25,R13 RET ;BIN16\_BCD5DG chuy?n ??i s? nh? phân 16 bit sang s? BCD 5 digit ;Inputs: OPD1\_H=R25:OPD1\_L=R24 ch?a s? nh? phân 16 bit ;Outputs: BCD\_BUF:BCD\_BUF+4:??a ch? SRAM ch?a 5 digit BCD t? cao ??n th?p ;S? d?ng R17,COUNT,X,ctc DIV16\_8 ;--------------------------------------------------------- BIN16\_BCD5DG: LDI XH,HIGH(BCD\_BUF);X tr? ??a ch? ??u buffer BCD LDI XL,LOW(BCD\_BUF) LDI COUNT,5 ;??m s? byte b? nh? LDI R17,0X00 ;n?p giá tr? 0 LOOP\_CL:ST X+,R17 ;xóa buffer b? nh? DEC COUNT ;??m ?? 5 byte BRNE LOOP\_CL LDI OPD2,10 ;n?p s? chia (SC) DIV\_NXT: RCALL DIV16\_8 ;chia s? nh? phân 16 bit cho s? nh? phân 8 bit ST -X,OPD3 ;c?t s? d? vào buffer CPI OPD1\_L,0 ;th??ng s?=0? BRNE DIV\_NXT ;khác 0 chia ti?p RET ;--------------------------------------- ;DIV16\_8 chia s? nh? phân 16 bit OPD1 cho 8 bit OPD2 (Xem gi?i thu?t chia ? Ch??ng 0) ;Input: OPD1\_H,OPD1\_L= SBC(GPR16-31) ; OPD2=SC(GPR0-31) ;Output:OPD1\_H,OPD1\_L=th??ng s? ; OPD3=DS(GPR0-31) ;S? d?ng COUNT(GPR16-31) ;--------------------------------------- DIV16\_8: LDI COUNT,16 ;COUNT=??m 16 CLR OPD3 ;xóa d? s? SH\_NXT: CLC ;C=0=bit th??ng s?  LSL OPD1\_L ;d?ch trái SBC L,bit0=C=th??ng s? ROL OPD1\_H ;quay trái SBC H,C=bit7 ROL OPD3 ;d?ch bit7 SBC H vào d? s? BRCS OV\_C ;tràn bit C=1,chia ???c SUB OPD3,OPD2 ;tr? d? s? v?i s? chia BRCC GT\_TH ;C=0 chia ???c ADD OPD3,OPD2 ;C=1 không chia ???c,không tr? RJMP NEXT OV\_C: SUB OPD3,OPD2 ;tr? d? s? v?i s? chia GT\_TH: SBR OPD1\_L,1 ;chia ???c,th??ng s?=1 NEXT: DEC COUNT ;??m s? l?n d?ch SBC BRNE SH\_NXT ;ch?a ?? ti?p t?c d?ch bit RET OUT\_LCD4: LDI R16,1 RCALL DELAY\_US IN R16,CONT ANDI R16,(1<<RS) PUSH R16 PUSH R17 ANDI R17,$F0 OR R17,R16 RCALL OUT\_LCD LDI R16,1 RCALL DELAY\_US  POP R17 POP R16 SWAP R17 ANDI R17,$F0 OR R17,R16 RCALL OUT\_LCD RET OUT\_LCD: OUT LCD,R17 ;1MC,ghi l?nh/data ra LCD SBI CONT,E ;2MC,xu?t xung cho phép LCD CBI CONT,E ;2MC,PWEH=2MC=250ns,tDSW=3MC=375ns RET RESET\_LCD: LDI R16,250 ;delay 25ms RCALL DELAY\_US ;ctc delay 100?sxR16 LDI R16,250 ;delay 25ms RCALL DELAY\_US ;ctc delay 100?sxR16 CBI CONT,RS ;RS=0 ghi l?nh LDI R17,$30 ;mã l?nh=$30 l?n 1 RCALL OUT\_LCD LDI R16,42 ;delay 4.2ms RCALL DELAY\_US CBI CONT,RS LDI R17,$30 ;mã l?nh=$30 l?n 2 RCALL OUT\_LCD  LDI R16,2 ;delay 200?s RCALL DELAY\_US CBI CONT,RS LDI R17,$32 ;mã l?nh=$32 RCALL OUT\_LCD4 RET INIT\_LCD4: CBI CONT,RS ;RS=0 ghi l?nh LDI R17,$24 ;Function set - giao ti?p 4 bit, 1 dòng, font 5x8 RCALL OUT\_LCD4 CBI CONT,RS ;RS=0 ghi l?nh LDI R17,$01 ;Clear display RCALL OUT\_LCD4 LDI R16,20 ;ch? 2ms sau l?nh Clear display RCALL DELAY\_US CBI CONT,RS ;RS=0 ghi l?nh LDI R17,$0C ;Display on/off control RCALL OUT\_LCD4 CBI CONT,RS ;RS=0 ghi l?nh LDI R17,$06 ;Entry mode set RCALL OUT\_LCD4 RET DELAY\_US: PUSH R15 PUSH R14  MOV R15,R16 ;1MC n?p data cho R15 LDI R16,200 ;1MC s? d?ng R16 L1: MOV R14,R16 ;1MC n?p data cho R14 L2: DEC R14 ;1MC NOP ;1MC BRNE L2 ;2/1MC DEC R15 ;1MC BRNE L1 ;2/1MC POP R14 POP R15 RET ;4MC DELAY: ;1s=32\*250\*250 LDI R25,32 LP3: LDI R26,250 LP2: LDI R27,250 LP1: NOP DEC R27 BRNE LP1 DEC R26 BRNE LP2 DEC R25 BRNE LP3 RET |

# Bài 2

1. Trả lời các câu hỏi
   1. Đối với ADC có những loại sai số nào?

- Sai số lệch 0  
- Sai số lượng tử  
- Sai số độ lợi  
- Sai số phi tuyến nguyên  
- Sai số phi tuyến vi sai

-Sai số tuyệt đối

* 1. Offset error là gì?

Offset error là sai số được xác định khi tín hiệu đầu vào bằng 0V (hay  
còn gọi là điểm offset), nhưng tín hiệu đầu vào được đo lại vẫn có một  
giá trị nào đó khác 0, làm giảm độ chính xác của dữ liệu đầu vào được  
chuyển đổi từ analog sang digital.

* 1. Gain error là gì?

Là độ lệch của giá trị chuyển đổi cuối cùng so với lý tưởng sau khi  
chỉnh offset

* 1. Đơn vị tính của offset error và gain error là gì?

Đơn vị là LSB

* 1. Dùng kết quả từ bảng 1, lấy 2 điểm đo tại Vin = 1V và Vin =4.5 V, tính ra offset error và gain error.

1. Đo đạc và tính toán:
2. Giá trị đo ADC ứng với các ngõ vào

|  |  |  |  |  |  |  |  |  |  |  |  |
| --- | --- | --- | --- | --- | --- | --- | --- | --- | --- | --- | --- |
| VADC0 (V) | 0 | 0.5 | 1 | 1.5 | 2 | 2.5 | 3 | 3.5 | 4 | 4.5 | 5 |
| ADCH-ADCL (calibrated) |  |  |  |  |  |  |  |  |  |  |  |
| ADCH-ADCL lý thuyết |  |  |  |  |  |  |  |  |  |  |  |
| Sai số (LSB) |  |  |  |  |  |  |  |  |  |  |  |

Bảng 4

1. Mã nguồn với chú thích

|  |
| --- |
| ;BAI2 Vref = 2.56 .EQU ADC\_PORT=PORTA .EQU ADC\_DR=DDRA .EQU ADC\_IN=PINA .EQU LCD=PORTB ;PORTB data .EQU LCD\_IN=PINB .EQU LCD\_DR=DDRB .EQU CONT=PORTB ;PORTB ?i?u khi?n .EQU CONT\_DR=DDRB .EQU CONT\_OUT=PORTB ; .EQU CONT\_IN=PINB ; .EQU RS=0 ;bit RS .EQU RW=1 ;bit RW .EQU E=2 ;bit E .EQU BCD\_BUF=0X200 ;?/c ??u SRAM l?u s? BCD (kq chuy?n t? s? 16 bit) .DEF OPD1\_L=R24 ;byte th?p c?a s? nh? phân 16 bit .DEF OPD1\_H=R25 ;byte cao c?a s? nh? phân 16 bit .DEF OPD2=R22 .DEF OPD3=R23 .DEF COUNT=R18 .ORG 0  RJMP MAIN .ORG 0X40 MAIN: LDI R16, HIGH(RAMEND) OUT SPH, R16 LDI R16, LOW(RAMEND) OUT SPL, R16 LDI R16, 0xFF ;PortD, C output OUT DDRB, R16 OUT DDRC, R16 LDI R16, 0x00 ;PortA input OUT ADC\_DR, R16 OUT PORTD, R16 ;output=0x0000 OUT PORTB, R16 LDI R16, 0b11000000 ;Vref=2.56V, SE ADC0 STS ADMUX, R16 ; x1,d?ch ph?i LDI R16, 0b10000110 ;cho phép ADC,mode 1 l?n. STS ADCSRA, R16 ;f(ADC)=fosc/64=125Khz RCALL SETUART ;kích hoat usart LDI R16,0X07 OUT CONT\_DR,R16 ;khai báo PB0,PB1,PB2 là output CBI CONT,RS ;RS=PB0=0 CBI CONT,RW ;RW=PB1=0 truy xu?t ghi CBI CONT,E ;E=PB2=0 c?m LCD LDI R16,0XFF  OUT LCD\_DR,R16 ;khai báo outport RCALL RESET\_LCD ;ctc reset LCD RCALL INIT\_LCD4 ;ctc kh?i ??ng LCD 4 bit START: LDS R16, ADCSRA ORI R16, (1<<ADSC) ;b?t ??u chuy?n ??i STS ADCSRA, R16 WAIT: LDS R16, ADCSRA ;??c c? ADIF SBRS R16, ADIF ;c? ADIF=1 chuy?n ??i xong RJMP WAIT ;ch? c? ADIF=1 STS ADCSRA, R16 ;xóa c? ADIF LDS R0, ADCL ;??c byte th?p ADC LDS R1, ADCH ;??c byte cao ADC MOV R17,R1 RCALL PHAT //RCALL TACHKITU ;XUAT RA USART 2 KY TU TRONG THANH GHI MOV R17,R0 RCALL PHAT //RCALL TACHKITU //LDI R17,' ' RCALL PHAT LDS R0, ADCL ;??c byte th?p ADC LDS R1, ADCH ;??c byte cao ADC  MOV R17,R1 MOV R16,R0 ;tinh toan cho ra so 16bit R25:R24 RCALL MUL\_MATCH ;chuyen so 16bit r25:r24 thanh bcd $200:205 RCALL BIN16\_BCD5DG XUAT\_LCD: CBI CONT,RS ;RS=0 ghi lenh LDI R17,$84 ;con tr? b?t ??u ? dòng 1 v? trí th? 1 RCALL OUT\_LCD4 LDI R17,'A' SBI CONT,RS RCALL OUT\_LCD4 LDI R17,'D' SBI CONT,RS RCALL OUT\_LCD4 SBI CONT,RS LDI R17,'C' SBI CONT,RS RCALL OUT\_LCD4 LDI R17,':' RCALL OUT\_LCD4 LDS R17,0X200 ; XUAT HANG CHUC NGAN RCALL HEX\_ASC MOV R17,R18  SBI CONT,RS RCALL OUT\_LCD4 LDI R17,44 ;xuat ',' SBI CONT,RS RCALL OUT\_LCD4 LDS R17,0X201 ; XUAT HANG NGAN RCALL HEX\_ASC MOV R17,R18 SBI CONT,RS RCALL OUT\_LCD4 LDS R17,0X202 ; XUAT HANG TRAM RCALL HEX\_ASC MOV R17,R18 SBI CONT,RS RCALL OUT\_LCD4 LDI R17,'V' SBI CONT,RS RCALL OUT\_LCD4 LDI R17,10 SBI CONT,RS RCALL OUT\_LCD4 RCALL DELAY1S RJMP START ;ti?p t?c chuy?n ??i SETUART: LDI R16, (1<<TXEN0) ;cho phép phát  STS UCSR0B, R16 LDI R16, (1<<UCSZ01)|(1<<UCSZ00) ;8-bit data, không parity, 1 stop bit STS UCSR0C, R16 LDI R16, 0x00 STS UBRR0H, R16 LDI R16, 51 ;9600 baud rate STS UBRR0L, R16 RET PHAT: LDS R16,UCSR0A SBRS R16,UDRE0 ; KIEM TRA CO TRONG KHONG RJMP PHAT ; NEU CHUA TRONG THI TIEP TUC KIEM TRA LAI STS UDR0,R17 ; KHI TRONG THI CHEP DU LIEU VAO UDR0 RET DELAY1S: LDI R16,200 LP\_1: LDI R17,160 LP\_2: LDI R18,50 LP\_3: DEC R18 NOP BRNE LP\_3 DEC R17 BRNE LP\_2 DEC R16  BRNE LP\_1 RET ;HEX\_ASC chuy?n t? mã Hex sang mã ASCII ;Input R17=mã Hex,Output R18=mã ASCII ;------------------------------------------ HEX\_ASC: CPI R17,0X0A BRCS NUM LDI R18,0X37 RJMP CHAR NUM: LDI R18,0X30 CHAR: ADD R18,R17 RET TACHKITU : MOV R15,R17 LDI R16,0XF0 AND R17,R16 ; GIU LAI BIT CAO SWAP R17 RCALL HEX\_ASC MOV R17,R18 RCALL PHAT MOV R17,R15 ANDI R17,0X0F RCALL HEX\_ASC MOV R17,R18  RCALL PHAT RET MUL\_MATCH: ;NHAN 25 LDI R20,25 MUL R16,R20 MOV R10,R0 MOV R11,R1 MUL R17,R20 MOV R12,R0 MOV R13,R1 ADD R12,R11 CLR R0 ADC R13,R0 ;R13:R12:R10 MOV R24,R10 ;max =3FF nen chi can lay r12:r10 MOV R25,R12 RET SHIFT\_R: ;DICH PHAI 10 LAN LSR R12 BST R13,0 BLD R12,7 LSR R13 MOV R24,R12 MOV R25,R13 RET ;BIN16\_BCD5DG chuy?n ??i s? nh? phân 16 bit sang s? BCD 5 digit  ;Inputs: OPD1\_H=R25:OPD1\_L=R24 ch?a s? nh? phân 16 bit ;Outputs: BCD\_BUF:BCD\_BUF+4:??a ch? SRAM ch?a 5 digit BCD t? cao ??n th?p ;S? d?ng R17,COUNT,X,ctc DIV16\_8 ;--------------------------------------------------------- BIN16\_BCD5DG: LDI XH,HIGH(BCD\_BUF);X tr? ??a ch? ??u buffer BCD LDI XL,LOW(BCD\_BUF) LDI COUNT,5 ;??m s? byte b? nh? LDI R17,0X00 ;n?p giá tr? 0 LOOP\_CL:ST X+,R17 ;xóa buffer b? nh? DEC COUNT ;??m ?? 5 byte BRNE LOOP\_CL LDI OPD2,10 ;n?p s? chia (SC) DIV\_NXT: RCALL DIV16\_8 ;chia s? nh? phân 16 bit cho s? nh? phân 8 bit ST -X,OPD3 ;c?t s? d? vào buffer CPI OPD1\_L,0 ;th??ng s?=0? BRNE DIV\_NXT ;khác 0 chia ti?p RET ;--------------------------------------- ;DIV16\_8 chia s? nh? phân 16 bit OPD1 cho 8 bit OPD2 (Xem gi?i thu?t chia ? Ch??ng 0) ;Input: OPD1\_H,OPD1\_L= SBC(GPR16-31) ; OPD2=SC(GPR0-31) ;Output:OPD1\_H,OPD1\_L=th??ng s?  ; OPD3=DS(GPR0-31) ;S? d?ng COUNT(GPR16-31) ;--------------------------------------- DIV16\_8: LDI COUNT,16 ;COUNT=??m 16 CLR OPD3 ;xóa d? s? SH\_NXT: CLC ;C=0=bit th??ng s? LSL OPD1\_L ;d?ch trái SBC L,bit0=C=th??ng s? ROL OPD1\_H ;quay trái SBC H,C=bit7 ROL OPD3 ;d?ch bit7 SBC H vào d? s? BRCS OV\_C ;tràn bit C=1,chia ???c SUB OPD3,OPD2 ;tr? d? s? v?i s? chia BRCC GT\_TH ;C=0 chia ???c ADD OPD3,OPD2 ;C=1 không chia ???c,không tr? RJMP NEXT OV\_C: SUB OPD3,OPD2 ;tr? d? s? v?i s? chia GT\_TH: SBR OPD1\_L,1 ;chia ???c,th??ng s?=1 NEXT: DEC COUNT ;??m s? l?n d?ch SBC BRNE SH\_NXT ;ch?a ?? ti?p t?c d?ch bit RET OUT\_LCD4: LDI R16,1 RCALL DELAY\_US IN R16,CONT ANDI R16,(1<<RS) PUSH R16  PUSH R17 ANDI R17,$F0 OR R17,R16 RCALL OUT\_LCD LDI R16,1 RCALL DELAY\_US POP R17 POP R16 SWAP R17 ANDI R17,$F0 OR R17,R16 RCALL OUT\_LCD RET OUT\_LCD: OUT LCD,R17 ;1MC,ghi l?nh/data ra LCD SBI CONT,E ;2MC,xu?t xung cho phép LCD CBI CONT,E ;2MC,PWEH=2MC=250ns,tDSW=3MC=375ns RET RESET\_LCD: LDI R16,250 ;delay 25ms RCALL DELAY\_US ;ctc delay 100?sxR16 LDI R16,250 ;delay 25ms RCALL DELAY\_US ;ctc delay 100?sxR16 CBI CONT,RS ;RS=0 ghi l?nh LDI R17,$30 ;mã l?nh=$30 l?n 1  RCALL OUT\_LCD LDI R16,42 ;delay 4.2ms RCALL DELAY\_US CBI CONT,RS LDI R17,$30 ;mã l?nh=$30 l?n 2 RCALL OUT\_LCD LDI R16,2 ;delay 200?s RCALL DELAY\_US CBI CONT,RS LDI R17,$32 ;mã l?nh=$32 RCALL OUT\_LCD4 RET INIT\_LCD4: CBI CONT,RS ;RS=0 ghi l?nh LDI R17,$24 ;Function set - giao ti?p 4 bit, 1 dòng, font 5x8 RCALL OUT\_LCD4 CBI CONT,RS ;RS=0 ghi l?nh LDI R17,$01 ;Clear display RCALL OUT\_LCD4 LDI R16,20 ;ch? 2ms sau l?nh Clear display RCALL DELAY\_US CBI CONT,RS ;RS=0 ghi l?nh LDI R17,$0C ;Display on/off control RCALL OUT\_LCD4 CBI CONT,RS ;RS=0 ghi l?nh  LDI R17,$06 ;Entry mode set RCALL OUT\_LCD4 RET DELAY\_US: PUSH R15 PUSH R14 MOV R15,R16 ;1MC n?p data cho R15 LDI R16,200 ;1MC s? d?ng R16 L1: MOV R14,R16 ;1MC n?p data cho R14 L2: DEC R14 ;1MC NOP ;1MC BRNE L2 ;2/1MC DEC R15 ;1MC BRNE L1 ;2/1MC POP R14 POP R15 RET ;4MC DELAY: ;1s=32\*250\*250 LDI R25,32 LP3: LDI R26,250 LP2: LDI R27,250 LP1: NOP DEC R27  BRNE LP1 DEC R26 BRNE LP2 DEC R25 BRNE LP3 RET |

# Bài 3

1. Trả lời các câu hỏi
   1. Với ADC ở chế độ vi sai, các điện áp ngõ vào dao động trong tầm nào?

🡪Trong khoảng 2.7V → Vcc(5V)

* 1. Khi chọn cặp tín hiệu ADC0, ADC1 với độ lợi là 10, VREF=2.56V, VADC0 = 2.5V thì ta có thể đo ADC1 trong tầm đo nào?

🡪ADC1 – ADC0 dao động trông khoảng 0 → Vcc(5V) nhưng ngỗ vào  
ADC bị giới hạn trong khoảng 5V nên ADC1 tối đa chỉ khoảng 5V

* 1. Điền các giá trị đo được và tính điện áp ngõ vào theo lý thuyết

|  |  |  |  |  |  |  |  |  |  |  |  |
| --- | --- | --- | --- | --- | --- | --- | --- | --- | --- | --- | --- |
| VADC1 – VADC0 (mV) | 0 | 50 | 100 | 150 | 200 | 250 | -50 | -100 | -150 | -200 | -250 |
| ADCH-ADCL | 0000 | 0062 | 00CA | 0127 | 018F | 01F4 | 0396 | 0336 | 02D6 | 026D | 0200 |
| Giá trị tính toán | 0000 | 0064 | 00C8 | 012C | 0190 | 01F4 | 039C | 0338 | 02D4 | 0270 | 020C |

Bảng 5

1. Mã nguồn và chú thích

|  |
| --- |
| ;Bai3: ;ADC0:VR1:2.5V ;mode vi sai ADC1 - ADC0 x10 ;Vref = 2.56 ;mode FR .EQU ADC\_PORT=PORTA .EQU ADC\_DR=DDRA .EQU ADC\_IN=PINA .EQU LCD=PORTB ;PORTB data .EQU LCD\_IN=PINB .EQU LCD\_DR=DDRB .EQU CONT=PORTB ;PORTB ?i?u khi?n .EQU CONT\_DR=DDRB .EQU CONT\_OUT=PORTB ; .EQU CONT\_IN=PINB ; .EQU RS=0 ;bit RS .EQU RW=1 ;bit RW .EQU E=2 ;bit E .EQU BCD\_BUF=0X200 ;?/c ??u SRAM l?u s? BCD (kq chuy?n t? s? 16 bit) .DEF OPD1\_L=R24 ;byte th?p c?a s? nh? phân 16 bit .DEF OPD1\_H=R25 ;byte cao c?a s? nh? phân 16 bit .DEF OPD2=R22 .DEF OPD3=R23 .DEF COUNT=R18 .ORG 0  RJMP MAIN .ORG 0X40 MAIN: LDI R16, HIGH(RAMEND) OUT SPH, R16 LDI R16, LOW(RAMEND) OUT SPL, R16 LDI R16, 0xFF ;PortD, C output OUT DDRB, R16 OUT DDRC, R16 LDI R16, 0x00 ;PortA input OUT ADC\_DR, R16 OUT PORTD, R16 ;output=0x0000 OUT PORTB, R16 LDI R16, 0b11001001 ;Vref=2.56V, visai ADC1-ADC0 X10, d?ch ph?i STS ADMUX, R16 LDI R16, 0b10100110 ;cho phép ADC, freerun. STS ADCSRA, R16 ;f(ADC)=fosc/64=125Khz RCALL SETUART ;kích hoat usart LDI R16,0X07 OUT CONT\_DR,R16 ;khai báo PB0,PB1,PB2 là output CBI CONT,RS ;RS=PB0=0 CBI CONT,RW ;RW=PB1=0 truy xu?t ghi CBI CONT,E ;E=PB2=0 c?m LCD LDI R16,0XFF  OUT LCD\_DR,R16 ;khai báo outport RCALL RESET\_LCD ;ctc reset LCD RCALL INIT\_LCD4 ;ctc kh?i ??ng LCD 4 bit ;sau khi thiet lap xong kich hoat bo chuyen doi START: LDS R16, ADCSRA ORI R16, (1<<ADSC) ;b?t ??u chuy?n ??i, mode 1 lan bi tu xoa phai bat lai STS ADCSRA, R16 WAIT: LDS R16, ADCSRA ;??c c? ADIF SBRS R16, ADIF ;c? ADIF=1 chuy?n ??i xong RJMP WAIT ;ch? c? ADIF=1 LDS R0, ADCL ;??c byte th?p ADC LDS R1, ADCH ;??c byte cao ADC, phai doc byte cao sau MOV R5,R1 MOV R4,R0 STS ADCSRA, R16 ;xóa c? ADIF MOV R17,R5 RCALL PHAT //RCALL TACHKITU ;XUAT RA USART 2 KY TU TRONG THANH GHI MOV R17,R4 RCALL PHAT //RCALL TACHKITU //LDI R17,' ' //RCALL PHAT  MOV R17,R5 MOV R16,R4 ;tinh toan cho ra so 16bit R25:R24 RCALL MUL\_MATCH XUAT\_LCD1: CBI CONT,RS ;RS=0 ghi lenh LDI R17,$84 ;con tr? b?t ??u ? dòng 1 v? trí th? 1 RCALL OUT\_LCD4 LDI R17,'d' SBI CONT,RS RCALL OUT\_LCD4 LDI R17,'V' SBI CONT,RS RCALL OUT\_LCD4 SBI CONT,RS LDI R17,'=' SBI CONT,RS RCALL OUT\_LCD4 TST R25 BRGE DUONG ;NEU SO DUONG THI BO QUA LDI R17,'-' RCALL OUT\_LCD4 CLR R25 NEG R24 DUONG:  ;chuyen so 16bit r25:r24 thanh bcd $200:205 RCALL BIN16\_BCD5DG XUAT\_LCD2: LDS R17,0X202 ; XUAT HANG CHUC TRAM RCALL HEX\_ASC MOV R17,R18 SBI CONT,RS RCALL OUT\_LCD4 LDS R17,0X203 ; XUAT HANG CHUC RCALL HEX\_ASC MOV R17,R18 SBI CONT,RS RCALL OUT\_LCD4 LDS R17,0X204 ; XUAT HANG DV RCALL HEX\_ASC MOV R17,R18 SBI CONT,RS RCALL OUT\_LCD4 LDI R17,'m' SBI CONT,RS RCALL OUT\_LCD4 LDI R17,'V' SBI CONT,RS RCALL OUT\_LCD4 RCALL DELAY1S  RJMP WAIT ;ti?p t?c chuy?n ??i SETUART: LDI R16, (1<<TXEN0) ;cho phép phát STS UCSR0B, R16 LDI R16, (1<<UCSZ01)|(1<<UCSZ00) ;8-bit data, không parity, 1 stop bit STS UCSR0C, R16 LDI R16, 0x00 STS UBRR0H, R16 LDI R16, 51 ;9600 baud rate STS UBRR0L, R16 RET PHAT: LDS R16,UCSR0A SBRS R16,UDRE0 ; KIEM TRA CO TRONG KHONG RJMP PHAT ; NEU CHUA TRONG THI TIEP TUC KIEM TRA LAI STS UDR0,R17 ; KHI TRONG THI CHEP DU LIEU VAO UDR0 RET DELAY1S: LDI R16,200 LP\_1: LDI R17,160 LP\_2: LDI R18,50 LP\_3: DEC R18 NOP BRNE LP\_3  DEC R17 BRNE LP\_2 DEC R16 BRNE LP\_1 RET ;HEX\_ASC chuy?n t? mã Hex sang mã ASCII ;Input R17=mã Hex,Output R18=mã ASCII ;------------------------------------------ HEX\_ASC: CPI R17,0X0A BRCS NUM LDI R18,0X37 RJMP CHAR NUM: LDI R18,0X30 CHAR: ADD R18,R17 RET TACHKITU : MOV R15,R17 LDI R16,0XF0 AND R17,R16 ; GIU LAI BIT CAO SWAP R17 RCALL HEX\_ASC MOV R17,R18 RCALL PHAT MOV R17,R15  ANDI R17,0X0F RCALL HEX\_ASC MOV R17,R18 RCALL PHAT RET MUL\_MATCH: ;chia 2, so bu 2 LSR R16 BST R17,0 BLD R16,7 ASR R17 MOV R24,R16 MOV R25,R17 RET ;BIN16\_BCD5DG chuy?n ??i s? nh? phân 16 bit sang s? BCD 5 digit ;Inputs: OPD1\_H=R25:OPD1\_L=R24 ch?a s? nh? phân 16 bit ;Outputs: BCD\_BUF:BCD\_BUF+4:??a ch? SRAM ch?a 5 digit BCD t? cao ??n th?p ;S? d?ng R17,COUNT,X,ctc DIV16\_8 ;--------------------------------------------------------- BIN16\_BCD5DG: LDI XH,HIGH(BCD\_BUF);X tr? ??a ch? ??u buffer BCD LDI XL,LOW(BCD\_BUF) LDI COUNT,5 ;??m s? byte b? nh? LDI R17,0X00 ;n?p giá tr? 0  LOOP\_CL:ST X+,R17 ;xóa buffer b? nh? DEC COUNT ;??m ?? 5 byte BRNE LOOP\_CL LDI OPD2,10 ;n?p s? chia (SC) DIV\_NXT: RCALL DIV16\_8 ;chia s? nh? phân 16 bit cho s? nh? phân 8 bit ST -X,OPD3 ;c?t s? d? vào buffer CPI OPD1\_L,0 ;th??ng s?=0? BRNE DIV\_NXT ;khác 0 chia ti?p RET ;--------------------------------------- ;DIV16\_8 chia s? nh? phân 16 bit OPD1 cho 8 bit OPD2 (Xem gi?i thu?t chia ? Ch??ng 0) ;Input: OPD1\_H,OPD1\_L= SBC(GPR16-31) ; OPD2=SC(GPR0-31) ;Output:OPD1\_H,OPD1\_L=th??ng s? ; OPD3=DS(GPR0-31) ;S? d?ng COUNT(GPR16-31) ;--------------------------------------- DIV16\_8: LDI COUNT,16 ;COUNT=??m 16 CLR OPD3 ;xóa d? s? SH\_NXT: CLC ;C=0=bit th??ng s? LSL OPD1\_L ;d?ch trái SBC L,bit0=C=th??ng s? ROL OPD1\_H ;quay trái SBC H,C=bit7 ROL OPD3 ;d?ch bit7 SBC H vào d? s? BRCS OV\_C ;tràn bit C=1,chia ???c  SUB OPD3,OPD2 ;tr? d? s? v?i s? chia BRCC GT\_TH ;C=0 chia ???c ADD OPD3,OPD2 ;C=1 không chia ???c,không tr? RJMP NEXT OV\_C: SUB OPD3,OPD2 ;tr? d? s? v?i s? chia GT\_TH: SBR OPD1\_L,1 ;chia ???c,th??ng s?=1 NEXT: DEC COUNT ;??m s? l?n d?ch SBC BRNE SH\_NXT ;ch?a ?? ti?p t?c d?ch bit RET OUT\_LCD4: LDI R16,1 RCALL DELAY\_US IN R16,CONT ANDI R16,(1<<RS) PUSH R16 PUSH R17 ANDI R17,$F0 OR R17,R16 RCALL OUT\_LCD LDI R16,1 RCALL DELAY\_US POP R17 POP R16 SWAP R17 ANDI R17,$F0  OR R17,R16 RCALL OUT\_LCD RET OUT\_LCD: OUT LCD,R17 ;1MC,ghi l?nh/data ra LCD SBI CONT,E ;2MC,xu?t xung cho phép LCD CBI CONT,E ;2MC,PWEH=2MC=250ns,tDSW=3MC=375ns RET RESET\_LCD: LDI R16,250 ;delay 25ms RCALL DELAY\_US ;ctc delay 100?sxR16 LDI R16,250 ;delay 25ms RCALL DELAY\_US ;ctc delay 100?sxR16 CBI CONT,RS ;RS=0 ghi l?nh LDI R17,$30 ;mã l?nh=$30 l?n 1 RCALL OUT\_LCD LDI R16,42 ;delay 4.2ms RCALL DELAY\_US CBI CONT,RS LDI R17,$30 ;mã l?nh=$30 l?n 2 RCALL OUT\_LCD LDI R16,2 ;delay 200?s RCALL DELAY\_US CBI CONT,RS LDI R17,$32 ;mã l?nh=$32  RCALL OUT\_LCD4 RET INIT\_LCD4: CBI CONT,RS ;RS=0 ghi l?nh LDI R17,$24 ;Function set - giao ti?p 4 bit, 1 dòng, font 5x8 RCALL OUT\_LCD4 CBI CONT,RS ;RS=0 ghi l?nh LDI R17,$01 ;Clear display RCALL OUT\_LCD4 LDI R16,20 ;ch? 2ms sau l?nh Clear display RCALL DELAY\_US CBI CONT,RS ;RS=0 ghi l?nh LDI R17,$0C ;Display on/off control RCALL OUT\_LCD4 CBI CONT,RS ;RS=0 ghi l?nh LDI R17,$06 ;Entry mode set RCALL OUT\_LCD4 RET DELAY\_US: PUSH R15 PUSH R14 MOV R15,R16 ;1MC n?p data cho R15 LDI R16,200 ;1MC s? d?ng R16 L1: MOV R14,R16 ;1MC n?p data cho R14  L2: DEC R14 ;1MC NOP ;1MC BRNE L2 ;2/1MC DEC R15 ;1MC BRNE L1 ;2/1MC POP R14 POP R15 RET ;4MC DELAY: ;1s=32\*250\*250 LDI R25,32 LP3: LDI R26,250 LP2: LDI R27,250 LP1: NOP DEC R27 BRNE LP1 DEC R26 BRNE LP2 DEC R25 BRNE LP3 RET |

# Bài 4

1. Trả lời các câu hỏi
   1. Với chế độ vi sai, đo offset error như thế nào?
   2. Kết quả thực hiện sau khi hiệu chỉnh

|  |  |  |  |  |  |  |  |  |  |  |  |
| --- | --- | --- | --- | --- | --- | --- | --- | --- | --- | --- | --- |
| VADC1 – VADC0 (mV) | 0 | 50 | 100 | 150 | 200 | 250 | -50 | -100 | -150 | -200 | -250 |
| ADCH-ADCL |  |  |  |  |  |  |  |  |  |  |  |
| Giá trị tính toán |  |  |  |  |  |  |  |  |  |  |  |

1. Mã nguồn và chú thích

|  |
| --- |
|  |

# Bài 5

1. Trả lời các câu hỏi
2. Theo datasheet, hệ số nhiệt của cảm biến MCP9701 là bao nhiêu?
3. Nếu dùng Vref = VCCA thì tầm đo của mạch là bao nhiêu? Độ phân giải của mạch đo là bao nhiêu độ C?
4. Nếu dùng Vref = 2.56V thì tầm đo của mạch là bao nhiêu? Độ phân giải của mạch đo là bao nhiêu độ C?
5. Nếu ta sử dụng ADC ở chế độ vi sai, đưa điện áp 400 + 19.53\*20 (mV) vào ADC0, đưa ngõ ra của MCP9751 vào ADC1, cấu hình độ lợi là 10, VREF=2.56V thì tầm đo và độ phân giải của mạch đo là bao nhiêu?
6. Mã nguồn chương trình với chú thích

|  |
| --- |
|  |