

LISTA 25

Aluno: Thiago Trevis de Oliveira

Matrícula: 20170116900

Questões Respondidas:

Lista 2: 2, 6, 7, 8, 10, 11, 12

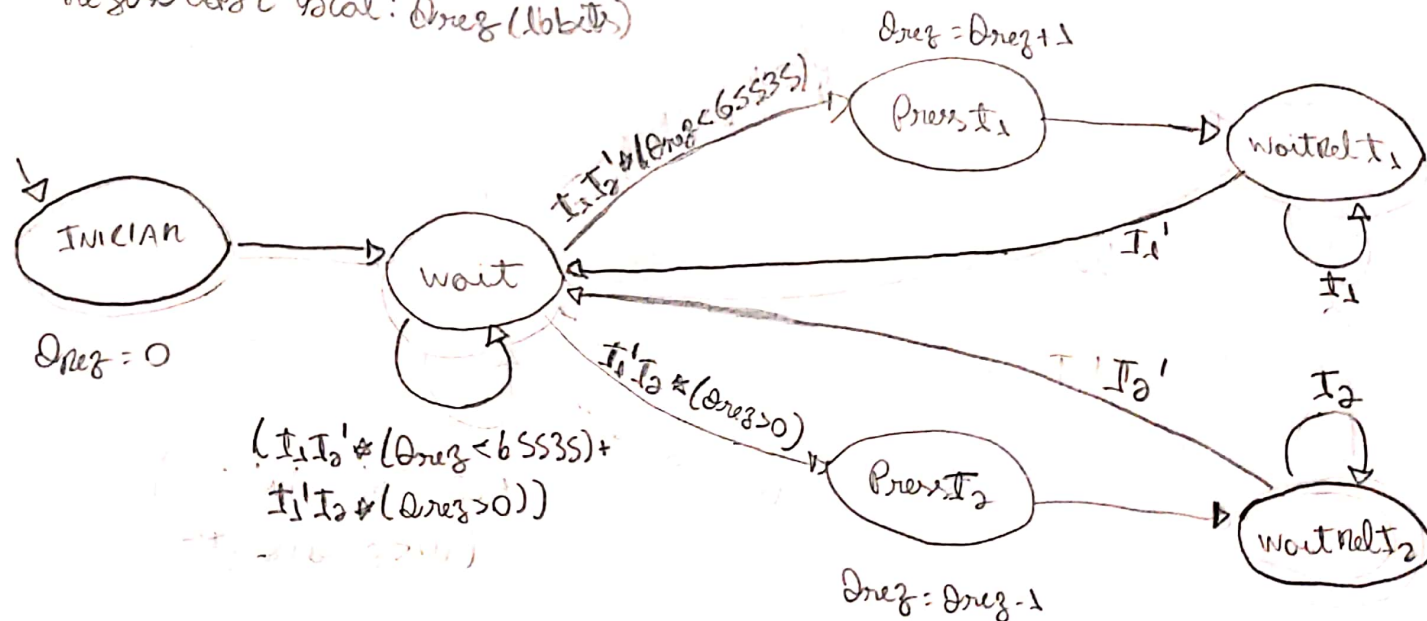
Lista Extra: 5, 6, 7

LISTA 2:

1 - Inputs: I_1 (bit), I_2 (bit)

output: Q (16 bits)

registrador local: Q_{reg} (16 bits)



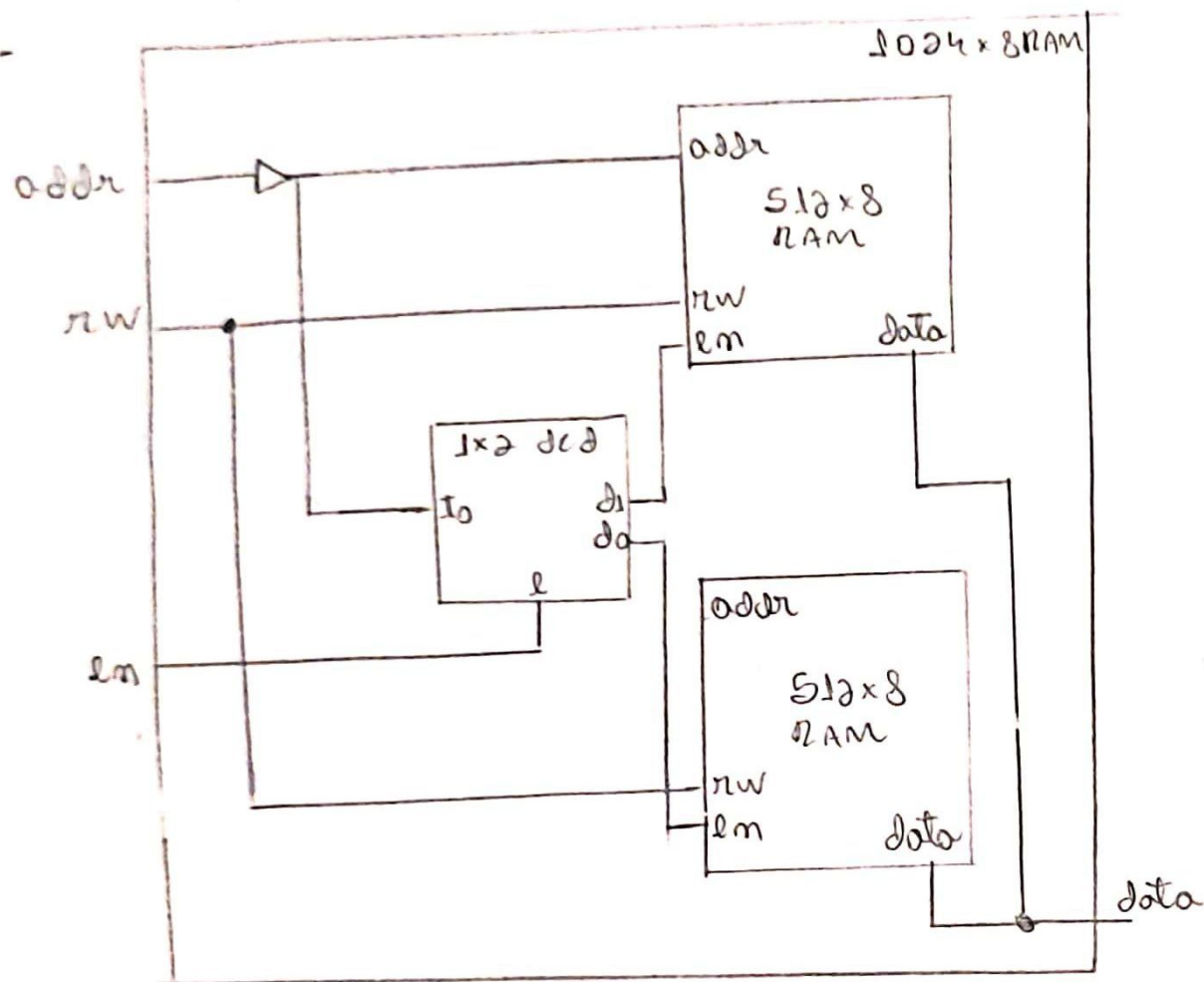
6- O conjunto bits do MUX 4×1 irá resultar em um outro total de 5ms. que será do Inversor, da Porta AND e da Porta OR.

7-a) Cada somador apresenta um atraso no caminho crítico de 4ms, devido a uma Porta AND e XOR. Por ser um somador de 8 bits, consiste em 8 somadores encadeados, resultando assim em um atraso de $8 \times 4 = 32\text{ms}$.

7-b) O caminho crítico de cada somador apresenta um fio interno entre um AND e XOR, e dois fios que conectam os entradas e saídas do somador. Como é um somador de 8 bits, haverá 8 fios internos levando um atraso de 8ms, se os fios conectando os somadores irá levar um atraso de 7ms.

9 -

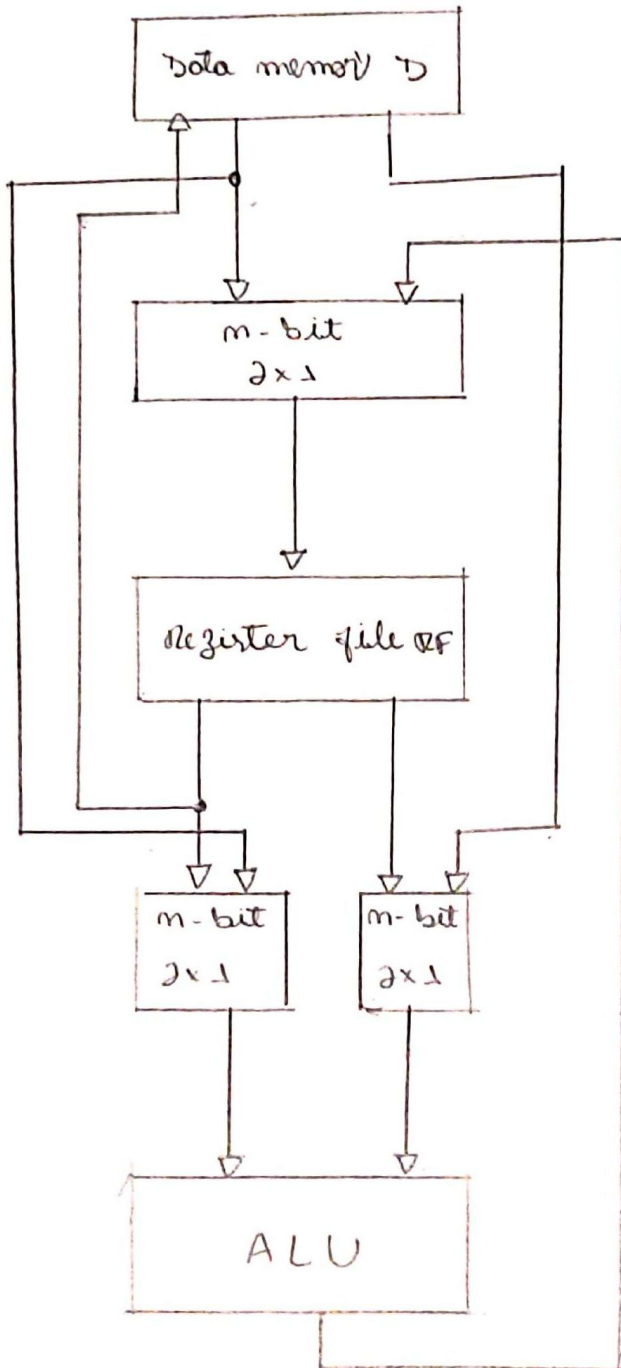
9-



10- $2^{20} = 1.048.576$ será a quantidade de palavras

11 - Nenhuma. Pois a operação da letra a), a informação deve ir para o endereço do registrador e só após isso ir para outra posição de memória, na operação da letra b), apenas um endereço do registrador pode ser lido para a posição de memória por ciclo, na operação c), toda a sequência de operações leva 3 ciclos.

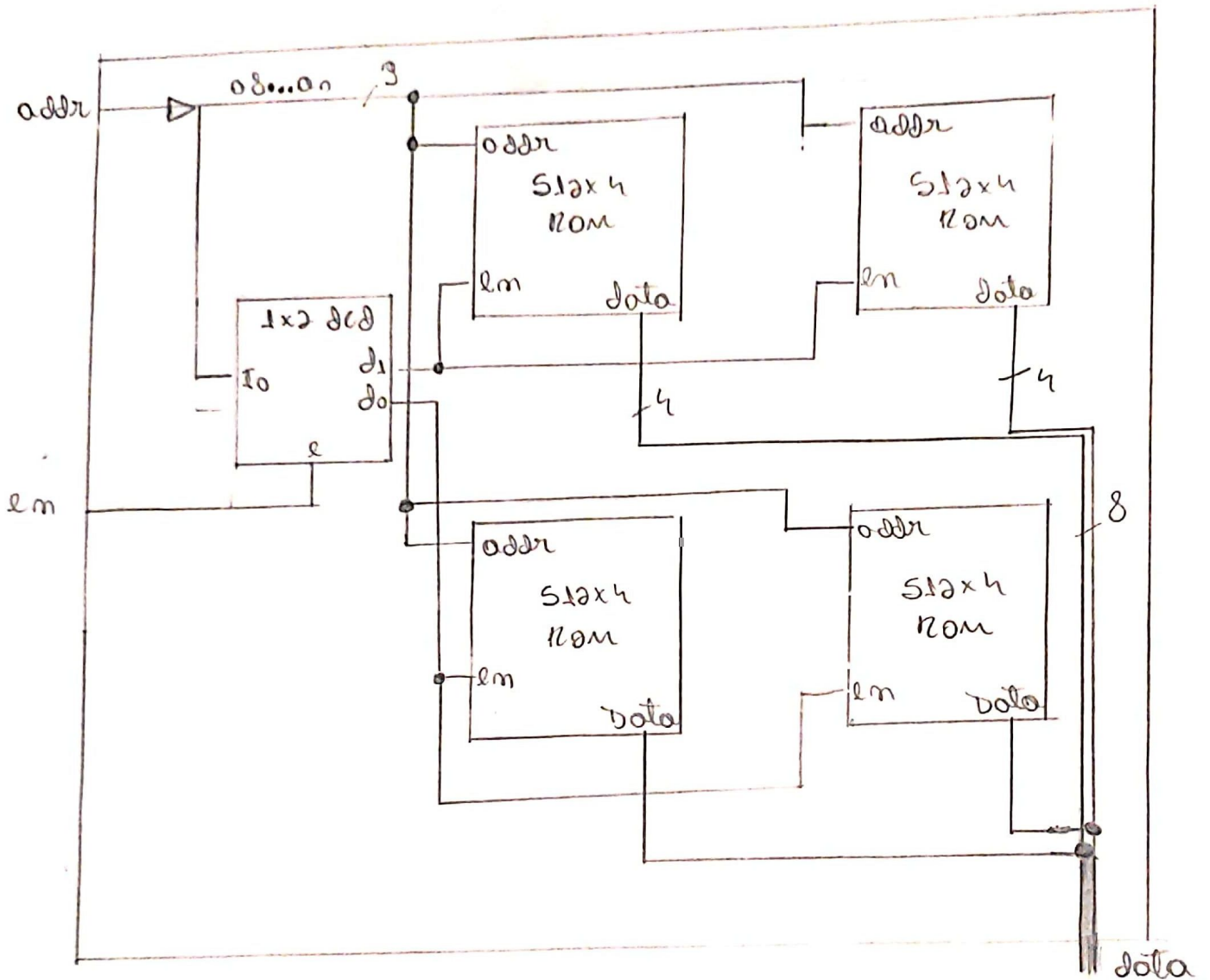
12-



LISTA Extra:

5- As Principais diferenças é que a DRAM (Dynamic Random Access memory), ou memória de acesso Dinâmica Dinâmica Precisa que a informação seja atualizada o tempo todo para que permaneça armazenada. Com isso, esse tipo de RAM gasta mais energia se comparado com a SRAM, isso porque a Memória de Acesso Dinâmica Estática (SRAM), consegue manter os bytes mesmo sem atualização contínua, entretanto, para que isso ocorra a SRAM necessita de muitos mais transistores para operar, levando seu custo e tornando mais caro que um DRAM.

6-



7- Podem ser suportados $2^4 = 16$ instruções