

## L I NÓI U

c m l n nh t c a ng i k s thi t k là n m trong tay m t công c i u khi n m nh, a n ng và m m d o. Theo à phát tri n c a công ngh i n t , các chip vi x lý, vi i u khi n, b logic có th l p trình, máy tính PC l n l t ra i ã áp ng c c m ó. Và chúng nhanh chóng là nh ng gi i pháp c l a ch n t ng hóa quá trình s n xu t.

Trong nhi u ngành công nghi p hi n nay, nh t là ngành công luy n kim, ch bi n th c ph m...B logic có th l p trình (Promamable Logic Controller ) là m t thi t b không th thi u trong dây truy n s n xu t. N m b t c t m quan tr ng ó, nên chúng tôi ã ti n hành tìm hi u, nghiên c u và l y ó là tài lu n v n t t nghi p cho mình.

Dù ã c g ng h t s c nh ng có th không tránh kh i nh ng thi u sót. R t mong nh n c ý ki n óng góp t quý th y cô và c gi .

**SVTH: T Minh Li n  
Phan Thanh N m**

## PH L C

<b>L i c m n</b> .....	
<b>Tóm t t</b> .....	
<b>T ng quan v tài</b> .....	
<b>Ch ng I: C s lý thuy t v PLC S7 – 1200</b> .....	
1. T ng quan v s n ph m.....	3
2. Phân lo i.....	4
3. Hình d ng bên ngoài.....	5
4. C u trúc bên trong.....	6
5. u dây.....	7
6. Module m r ng.....	9
7. Ph ng pháp l p trình i u khi n.....	10
8. Ngôn ng l p trình.....	11
9. Ph n m m l p trình.....	13
10. T p l nh c a PLC S7-1200.....	19
<b>Ch ng II: L p trình ng d ng PLC S7 – 1200.</b>	
1. ng d ng 1: i u khi n b ng truy n óng gói trái cây.....	117
2. ng d ng 2: i u khi n h th ng tr n d ng d ch.....	125
3. ng d ng 3: Dùng S7 – 1200 óng m c a t ng.....	127
4. Và m t s ng d ng khác.....	129
<b>Ch ng III: K t qu và ki n ngh</b> .....	
1. K t qu .....	
2. Ki n ngh .....	
<b>Tài li u tham kh o</b> .....	

## **L I C M N**

Xin chân thành cảm ơn cha mẹ, anh (chị em) đã tạo mọi điều kiện để chúng tôi có thể hoàn thành tốt bài luận văn tốt nghiệp.

Xin chân thành cảm ơn Thầy Nguyễn Hoàng Dũng đã tận tình hướng dẫn và giúp đỡ chúng em trong suốt thời gian thực hiện luận văn tốt nghiệp.

Xin cảm ơn thầy cô bộ môn Công nghệ hóa và các bạn sinh viên cùng khóa đã đóng góp những ý kiến quý báu để chúng tôi có thể hoàn thành tốt luận văn này.

Nhóm sinh viên thực hiện:

Tạ Minh Liên (1063740)

Phan Thanh Năm (1063745)

Sinh viên K32

Lớp: Kỹ thuật Công nghệ

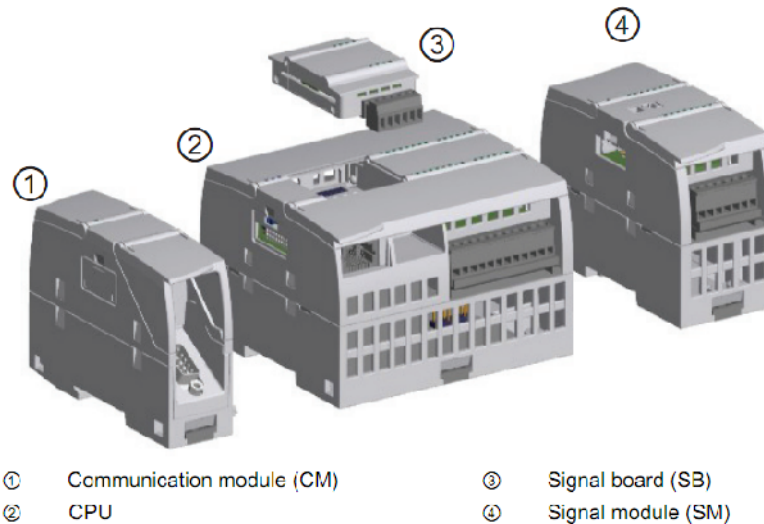
Năm học: 2006 - 2010

**TÓM TẮT**

**TÊN QUAN VẬT TÀI**

## **Chương I: Cơ sở lý thuyết về PLC S7 – 1200**

### **1. Tổng quan về PLC S7 – 1200**



Hình 2.1. Hình dạng bên ngoài của S7 – 1200 và các module lắp ráp

PLC S7-1200 ( Promamable Logic Controller) là nh ng k t h p I/O và các l a ch n c p ngu n, bao g m 9 module các b c p ngu n c VAC – ho c VDC - các b ngu n v i s k t h p I/O DC ho c Relay. Các module tín hi u m r ng I/O và các module giao ti p d dàng k t n i v i các m t c a b i u khi n. T t c các ph n c ng Simatic S7-1200 có th c g n trên DIN rail tiêu chu n hay tr c ti p trên b ng i u khi n, gi m c không gian và chí phí l p t.

Các module tín hi u có trong các model u vào, u ra và k t h p lo i 8, 16, và 32 i m h tr các tín hi u I/O DC, relay và analog. Bên c nh ó, b ng tín hi u tiên ti n có trong I/O s 4 kênh hay I/O analog 1 kênh g n ng tr c b i u khi n S7-1200 cho phép nâng c p I/O mà không c n thêm không gian. Thi t k có th m r ng này giúp i u ch nh các ng d ng t 10\_I/O n t i a 284\_I/O, v i kh n ng t ng thích ch ng trình ng i s d ng nh m tránh ph i l p trình l i khi chuy n i sang m t b i u khi n l n h n.

Các c i m khác: b nh 50 KB v i gi i h n gi a d li u ng i s d ng và d li u ch ng trình, m t ng h th i gian th c, 16 vòng l p PID v i kh n ng i u ch nh t ng, cho phép b i u khi n xác nh thông s vòng l p g n t i u cho h u h t các ng d ng i u khi n quá trình thông d ng. Simatic S7-1200 c ng có m t c ng giao ti p Ethernet 10/100Mbit tích h p v i h tr giao th c Profinet cho l p trình, k t n i HMI /SCADA hay n i m ng PLC v i PLC.

## 2. Phân lo i

Vì c phân lo i S7-1200 d a vào lo i CPU mà nó trang b :

Các lo i PLC thông d ng: CPU 1211C, CPU 1212C, CPU 1214C

Thông th ng S7-200 c phân ra làm 2 lo i chính:

❖ Lo i c p i n 220VAC:

- Ngõ vào: Kích ho t m c 1 c p i n áp +24VDC(t 15VDC – 30VDC).
- Ngõ ra: Relay.
- u i m c a lo i này là dùng ngõ ra Relay. Do ó có th s d ng ngõ ra nhi u c p i n áp khác nhau( có th s d ng ngõ ra 0V, 24V, 220V...)
- Tuy nhiên, nh c i m c a nó là do ngõ ra Relay nên th i gian áp ng không nhanh cho ng d ng bi n i u r ng xung, ho c Output t c cao...

❖ Lo i c p i n áp 24VDC:

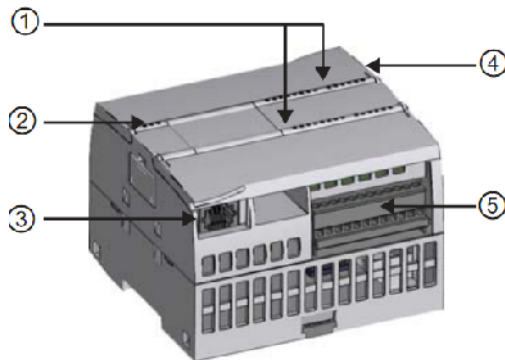
- Ngõ vào: Kích ho t m c 1 c p i n áp +24VDC( t 15VDC – 30VDC).
- Ngõ ra: transistor
- u i m c a lo i này là dùng ngõ ra transistor. Do ó có th s d ng ngõ ra này bi n i u r ng xung, Output t c cao...
- Tuy nhiên, nh c i m c a lo i này là do ngõ ra transistor nên ch có th s d ng m t c p i n áp duy nh t là 24VDC, do v y s g p r c r i trong nh ng ng d ng có c p i n áp khác nhau. Trong tr ng h p này, ph i thông qua m t Relay 24VDC m.

*B ng 1.1: các c i m c b n c a s7-1200*

c tr ng	CPU 1211C	CPU 1212C	CPU 1214C
Kích th t(mm)	90 x 100 x 75		110 x 100 x 75
B nh ng i dùng <ul style="list-style-type: none"> <li>• B nh làm vi c</li> <li>• B nh t i</li> <li>• B nh s ki n</li> </ul>	<ul style="list-style-type: none"> <li>• 25 Kbytes</li> <li>• 1 Mbytes</li> <li>• 2 Kbytes</li> </ul>		<ul style="list-style-type: none"> <li>• 50 Kbytes</li> <li>• 2 Mbytes</li> <li>• 2 Kbytes</li> </ul>
Phân vùng I/O <ul style="list-style-type: none"> <li>• Digital I/O</li> <li>• Analog I</li> </ul>	<ul style="list-style-type: none"> <li>• 6 inputs / 4 outputs</li> <li>• 2 inputs</li> </ul>	<ul style="list-style-type: none"> <li>• 8 inputs / 6 outputs</li> <li>• 2 inputs</li> </ul>	<ul style="list-style-type: none"> <li>• 14 inputs / 10 outputs</li> <li>• 2 inputs</li> </ul>

T c x lý nh	1024 bytes (inputs) and 1024 bytes (outputs)		
Modul m r ng	None	2	8
M ch tín hi u	1		
Modul giao ti p	3 (left-side expansion)		
B m t c cao	3	4	6
• Tr ng thái n	3 – 100 kHz	3 – 100 kHz 1 – 30 kHz	3 – 100 kHz 3 – 30 kHz
• Tr ng thái ôi	3 – 80 kHz	3 – 80 kHz 1 – 20 kHz	3 – 80 kHz 3 – 20 kHz
M ch ngõ ra	2		
Th nh	Th nh Simatic (tu ch n)		
Th i gian l u tr khi m t i n	240h		
PROFINET	1 c ng giao ti p Ethernet		
T c th c thi phép toán s th c	18us		
T c thi hành	0.1us		

### 3. Hình d ng bên ngoài.(CPU 1212C)



1-Ch ho t ng c a các ngõ I/O

2-Ch ho t ng c a PLC

3-C ng k t n i

4-Khe c m th nh

5-N i g n dây n i

Hình 2.2. Hình d ng bên ngoài c a S7 – 1200 (CPU 1212C)

CPU 1212C g m 10 ngõ vào và 6 ngõ ra, có kh n ng m r ng thêm 2 module tín hi u (SM), 1 m ch tín hi u(SB) và 3 module giao ti p (CM).

Các ãn báo trên CPU 1212C:

- STOP / RUN (cam / xanh): CPU ng ng / ang th c hi n ch ng trình ãn p vào b nh .



- ERROR (màu ): màu ERROR báo hi u vi c th c hi n ch ng trình ã x y ra l i.
- MAINT (Maintenance): led cháy báo hi u vi c có th nh c g n vào hay không.
- LINK: Màu xanh báo hi u vi c k t n i v i tính thành công.
- Rx / Tx: ền vàng nh p nháy báo hi u tín hi u c truy n.

ền c ng vào ra:

- lx.x ( ền xanh): ền xanh c ng vào báo hi u tr ng thái t c th i c a c ng lx.x. ền này báo hi u tr ng thái c a tín hi u theo giá tr c a công t c.
- Qx.x( ền xanh): ền xanh c ng ra báo hi u tr ng thái t c th i c a c ng Qx.x. ền này báo hi u tr ng thái c a tín hi u theo giá tr logic c a c ng.

#### **4. C u trúc bên trong.**

C ng gi ng nh các PLC cùng h khác, PLC S7-1200 g m 4 b ph n c b n: b x lý, b nh , b ngu n, giao ti p xu t / nh p.

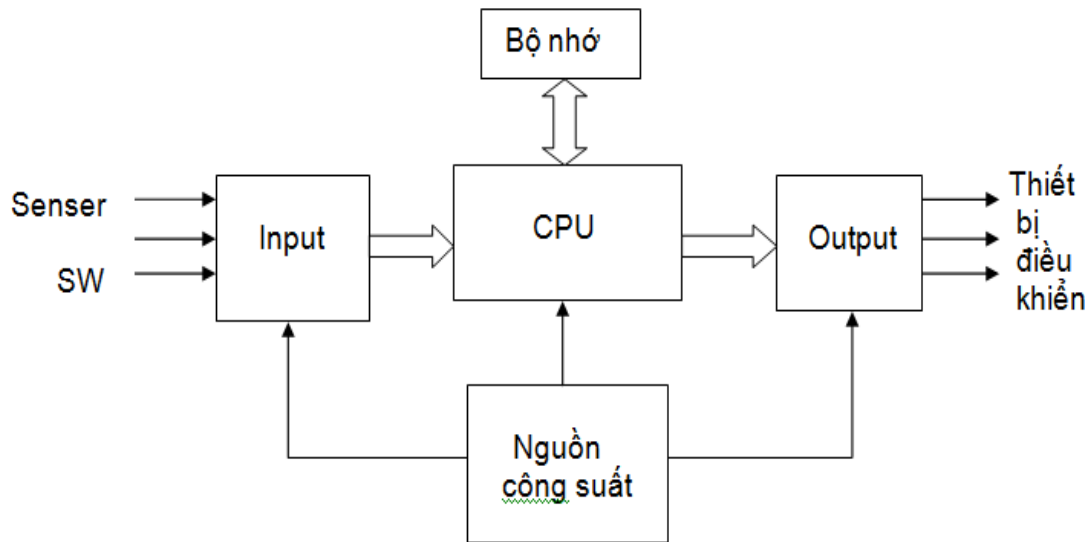
- B x lý còn c g i là b x lý trung tâm (CPU), ch a b vi x lý, biên d ch các tín hi u nh p và th c hi n các ho t ng i u khi n theo ch ng trình c l u trong b nh c a PLC. Truy n các quy t nh d i d ng tín hi u ho t ng n các thi t b xu t.

- B ngu n có nhi m v chuy n i i n áp AC thành i n áp DC (24V) c n thi t cho b x lý và các m ch i n trong các module giao ti p nh p và xu t ho t ng.

- B nh là n i l u tr ch ng trình c s d ng cho các ho t ng i u khi n d i s ki m soát c a b vi x lý.

- Các thành ph n nh p và xu t (input / output) là n i b nh nh n thông tin t các thi t b ngo i vi và truy n thông tin n các thi t b i u khi n. Tín hi u nh p có th t các công t c, các b c m bi n,... Các thi t b xu t có th là các cu n dây c a b kh i ng ng c , các van solenoid,...

- Ch ng trình i u khi n c n p vào b nh nh s tr giúp c a b l p trình hay b ng máy vi tính.

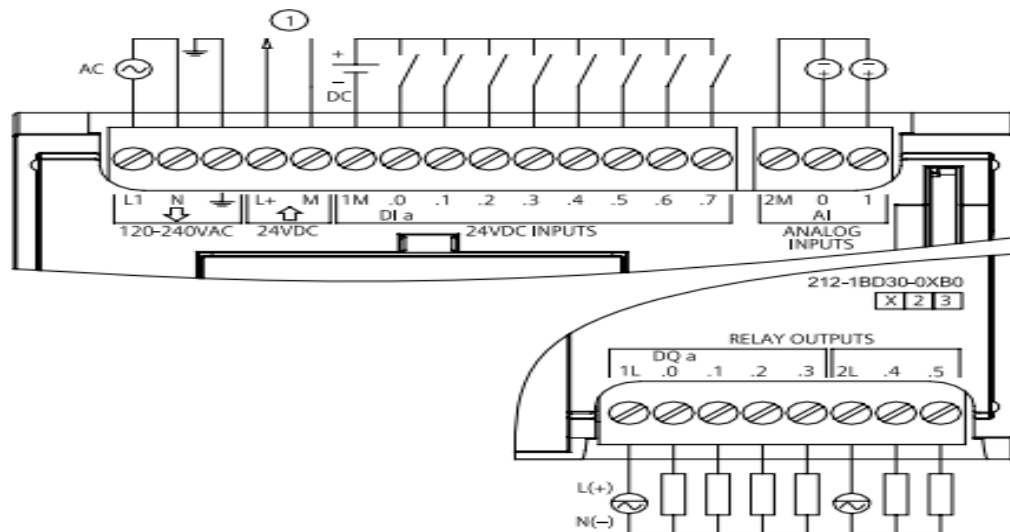


Hình 2.3: c u trúc bên trong

### 5. u dây.

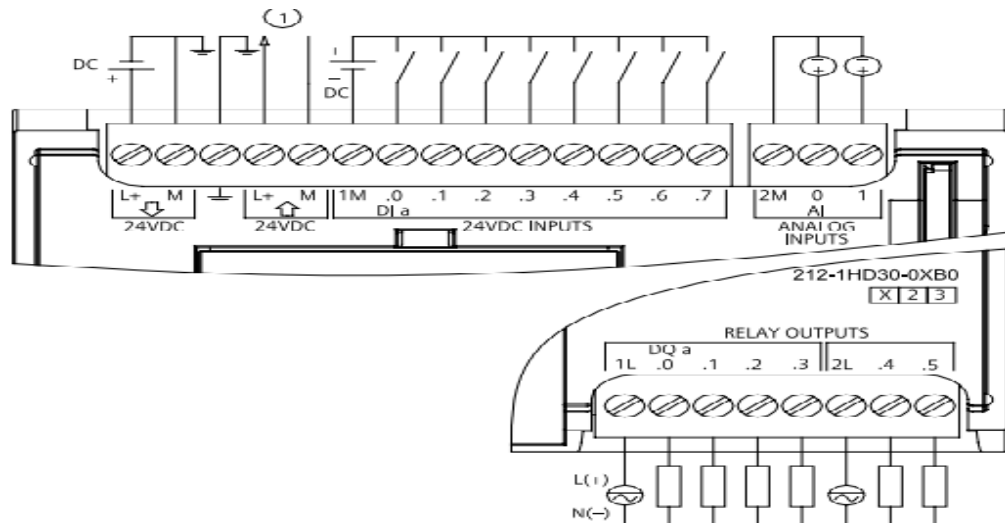
ây ta ch n CPU 1212C, trình bày u dây tiêu bi u:

Chúng ta có th cung c p ngu n 24VDC hay 100 – 230VAC cho PLC và các thông s i n áp c th hi n (Hình 5).



① 24 VDC Sensor Power Out

Figure A-4 CPU 1212C AC/DC Relay (6ES7 212-1BD30-0XB0)



① 24 VDC Sensor Power Out

Figure A-5 CPU 1212C DC/DC/Relay (6ES7 212-1HD30-0XB0)

### Hình 2.4. Sơ đồ dây S7 -1200 / CPU 1214

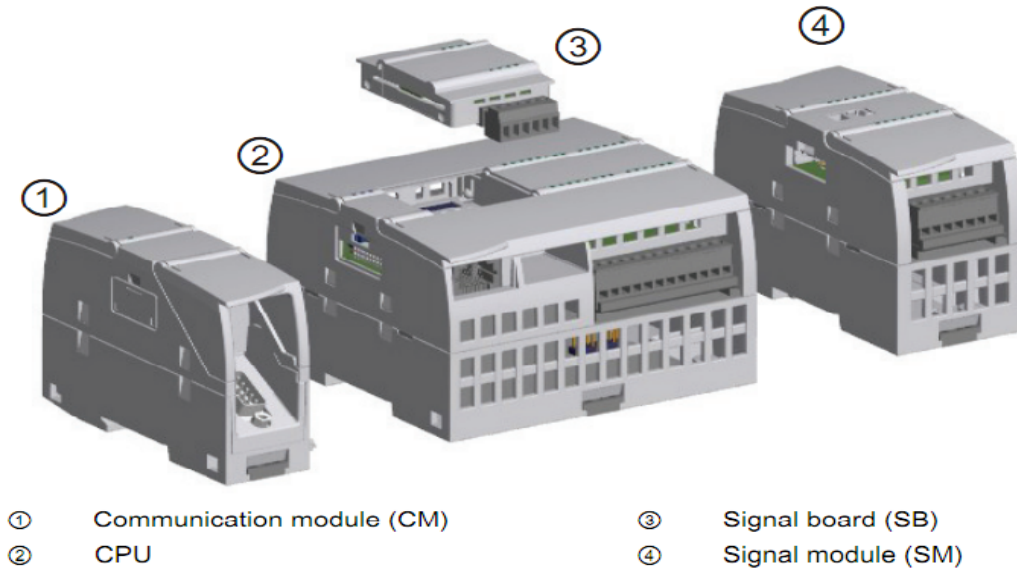
Nguồn cung cấp cho PLC là 100 – 230VAC với tần số 47Hz – 63Hz. Điện áp có thể thay đổi trong khoảng 85V – 264V. 264V dòng điện tiêu thụ là 20A.

Nguồn cung cấp là 24VDC. Điện áp có thể thay đổi trong khoảng 20.4V - 28.8V. 28.8V dòng điện tiêu thụ là 12A.

Các ngõ vào tác động mức điện thế tiêu biểu là 24VDC. Các ngõ ra của PLC mức 0 khi công tắc hay điện áp  $\leq 5\text{VDC}$ . Ngõ vào mức 1 khi công tắc đóng hay điện áp  $\geq 15\text{VDC}$ . Thời gian trễ trạng thái từ “0” lên “1” và từ “1” xuống “0” tối thiểu là 0.1us. PLC nhận biết các.

Các ngõ ra có thể là 5VDC – 30VDC hay 5VAC – 250VAC. Tùy theo yêu cầu thực tế mà ta có thể lựa chọn nguồn khác nhau phù hợp với ứng dụng của nó.

### 6. Module mở rộng.



Hình 2.5: hình dạng các mô-đun

Hệ thống PLC S7-1200 cung cấp nhiều hơn 8 module tín hiệu analog và 1 module tín hiệu cho bộ xử lý có khả năng mở rộng. Ngoài ra bạn cũng có thể cài đặt thêm 3 module giao tiếp nhúng vào các khe trống truy cập thông tin.

Bảng 2.2: thông số các mô-đun

Module		Ngõ vào	Ngõ ra	Ngõ vào / ra
Module tín hiệu (SM)	Digital	8 x DC	8 x DC 8 x Relay	8 x DC / 8 x DC 16 x DC / 8 x Relay
		16 x DC	16 x DC 16 x Relay	16 x DC / 16 x DC 16 x DC / 16 x Relay
	Analog	4 x Analog	2 x Analog	4 x Analog / 2 x Analog
board tín hiệu (SB)	Digital	-	-	2 x DC / 2 x DC
	Analog	-	1 x Analog	-
Module giao tiếp (CM)				
<ul style="list-style-type: none"> <li>• RS485</li> <li>• RS232</li> </ul>				

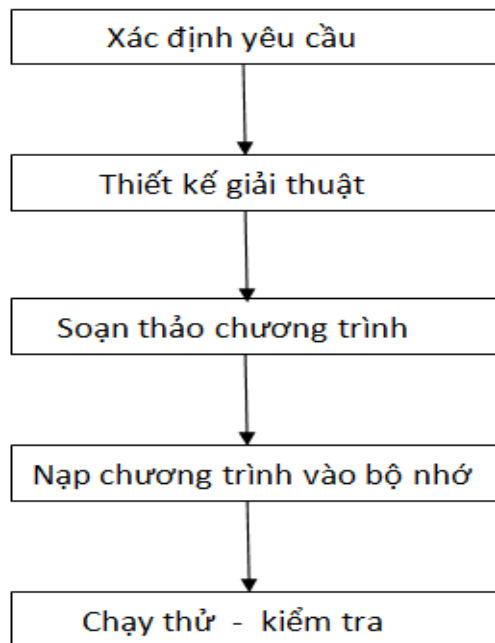
## 7. Phương pháp lập trình i-u khi n.

Khác với phương pháp i-u khi n cũ, trong hệ thống i-u khi n có lập trình, cấu trúc bộ i-u khi n và cách sử dụng dây cáp lập trình i-u khi n.

Chương trình nhúng hoạt động khi cần thiết sẽ giúp cá nhân máy vi tính.

thay vì tiến trình khi cần, chúng ta thay đổi nội dung bên trong khi cần, chúng ta không cần thay đổi cách nối dây bên ngoài. Qua đó, ta thấy được ưu điểm của phương pháp lập trình cơ sở vi phương pháp lập trình cần. Do đó, phương pháp này sẽ đáng trở nên rất trong lĩnh vực lập trình vì nó rất đơn giản...

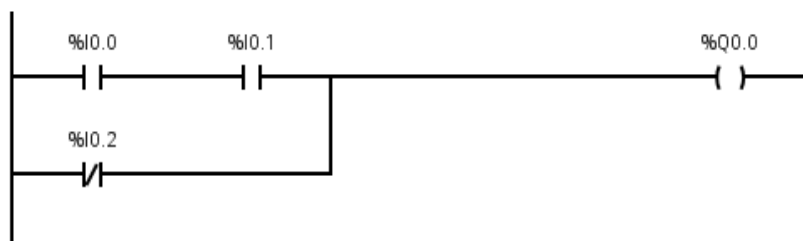
Phương pháp lập trình cơ sở vi phương pháp lập trình sẽ thực hiện theo các bước sau:



Hình 2.6 Phương pháp lập trình cơ sở vi phương pháp lập trình

## 8. Các ngôn ngữ lập trình.

### 8.1. Ngôn ngữ lập trình LAD (ladder Logic):



Hình 2.7 Chương trình LAD

Chương trình LAD (Hình 8.1) bao gồm một dãy các biểu diễn ngôn ngữ logic cùng với các ký hiệu công tắc logic tạo thành một nhánh mạch logic

n m ngang. hnh bên, logic i u khi n c bi u di n b ng hai công t c th ng h , m t công t c th ng óng và m t ngõ ra relay logic.

Các kí hi u công t c trên c dùng xây d ng nên b t kì m ch logic nào: s k t h p nhi u m ch logic có th bi u di n m ch i u khi n cho m t ng d ng có logic i u khi n ph c t p. i u c n thi t cho công vi c thi t k ch ng trình ladder là l p tài li u v h th ng và mô t ho t ng c a chúng ng i s d ng hi u c m ch ladder m t cách nhanh chóng và chính xác.

Các qui c c a ngôn ng l p trình LAD:

- Các ng d c trên s bi u di n ng công su t, các m ch c n i k t v i ng này.
- M i n c thang (thanh ngang) xác nh m t ho t ng trong quá trình i u khi n.
- S thang c c t trái sang ph i và t trên xu ng. N c nh thang c c t trái sang ph i, n c th hai tính t trên xu ng c ng c t ng t ... Khi ch ho t ng, PLC s i t u n cu i ch ng trình thang sau ó l p i l p l i nhi u l n. Quá trình l n l t i qua t t c các n c thang g i là chu k quét.
- M i n c thang b t u v i m t ho c nhi u ngõ vào và k t thúc v i ít nh t m t ngõ ra.
- Các thi t b i n c trình bày i u ki n chu n c a chúng. Vì v y, công t c th ng h c trình bày s thang tr ng thái h . Công t c th ng óng c trình bày tr ng thái óng.
- Thi t b b t k có th xu t hi n trên nhi u n c thang. Có th có m t r le óng m t ho c nhi u thi t b .
- Các ngõ vào và ra c nh n bi t theo a ch c a chúng, kí hi u tùy theo nhà s n xu t qui nh.

## **8.2. Ngôn ng l p trình FDB (Function Block Diagram):**



Hình 2.8: ví dụ về ngôn ngữ FBD

Phương pháp này có cách biểu diễn chương trình nhúng không tận dụng tối đa các công thức logic (thường dùng theo ký hiệu của EU). Theo phương pháp này các tiếp điểm ghép nối tiếp nhau thay thế bằng công thức AND, các tiếp điểm ghép song song thay thế bằng công thức OR, các tiếp điểm thường đóng thì có công thức NOT. Phương pháp này thích hợp cho người dùng sử dụng kỹ thuật vẽ sơ đồ mà công thức là mệnh đề.

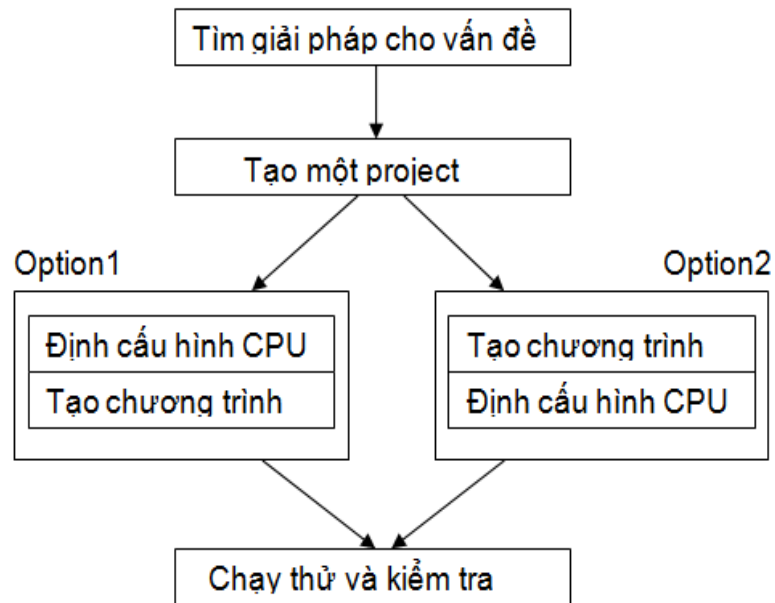
### 9. Phân tích môi trường lập trình SIMATIC TIA Portal STEP7 Basic.

Phần mềm SIMATIC TIA Portal STEP7 Basic cung cấp môi trường thân thiện với người dùng, thể hiện rõ ràng, minh bạch, và biểu diễn logic của thiết bị đang điều khiển.

SIMATIC TIA Portal STEP7 Basic cung cấp công cụ cho quản lý và cấu hình tất cả các thiết bị trong project, ví dụ như: PLCs và thiết bị HMI. SIMATIC TIA Portal STEP7 Basic cung cấp hai ngôn ngữ lập trình (LAD và FBD), thích hợp và hiệu quả trong việc lập trình điều khiển trong ngành. Ngoài ra SIMATIC TIA Portal STEP7 Basic còn cung cấp bộ công cụ tạo và cấu hình thiết bị HMI.

SIMATIC TIA Portal STEP7 Basic cung cấp môi trường trợ giúp trực tuyến và cung cấp 2 cách hiển thị khác nhau: a project-oriented view và a task-oriented set of portals.

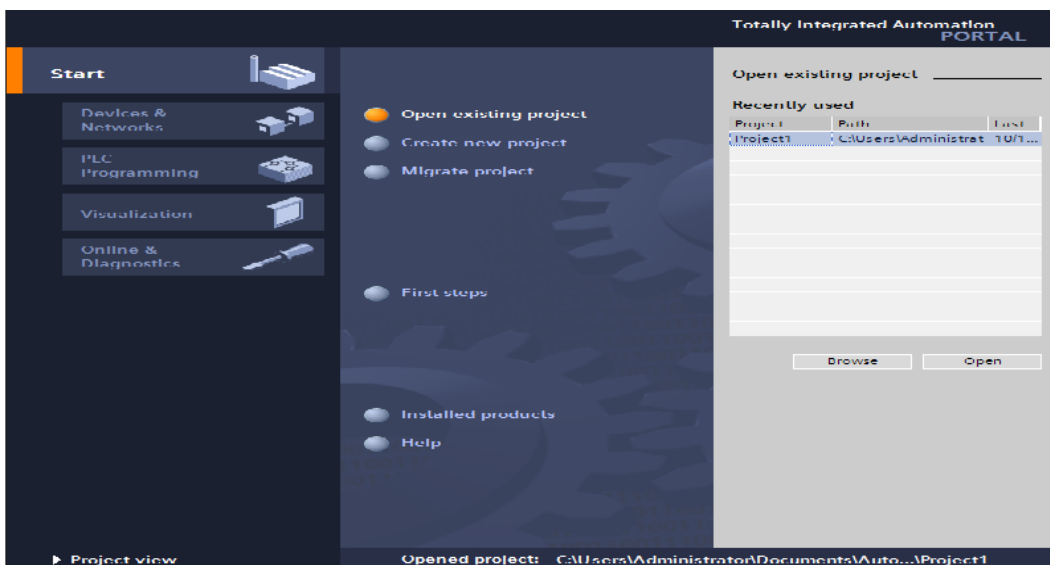
### 9.1. Trình tự các bước thiết kế mô phỏng chương trình điều khiển.



Hình 2.9 Sơ đồ trình tự các bước thiết kế mô phỏng chương trình điều khiển

### 9.2. Giao diện cài đặt phần mềm SIMATIC TIA Portal STEP7 Basic.

Phần mềm SIMATIC TIA Portal STEP7 Basic chạy hệ điều hành Windows, phần mềm làm nhiệm vụ trung gian giữa ngôn ngữ lập trình và PLC.



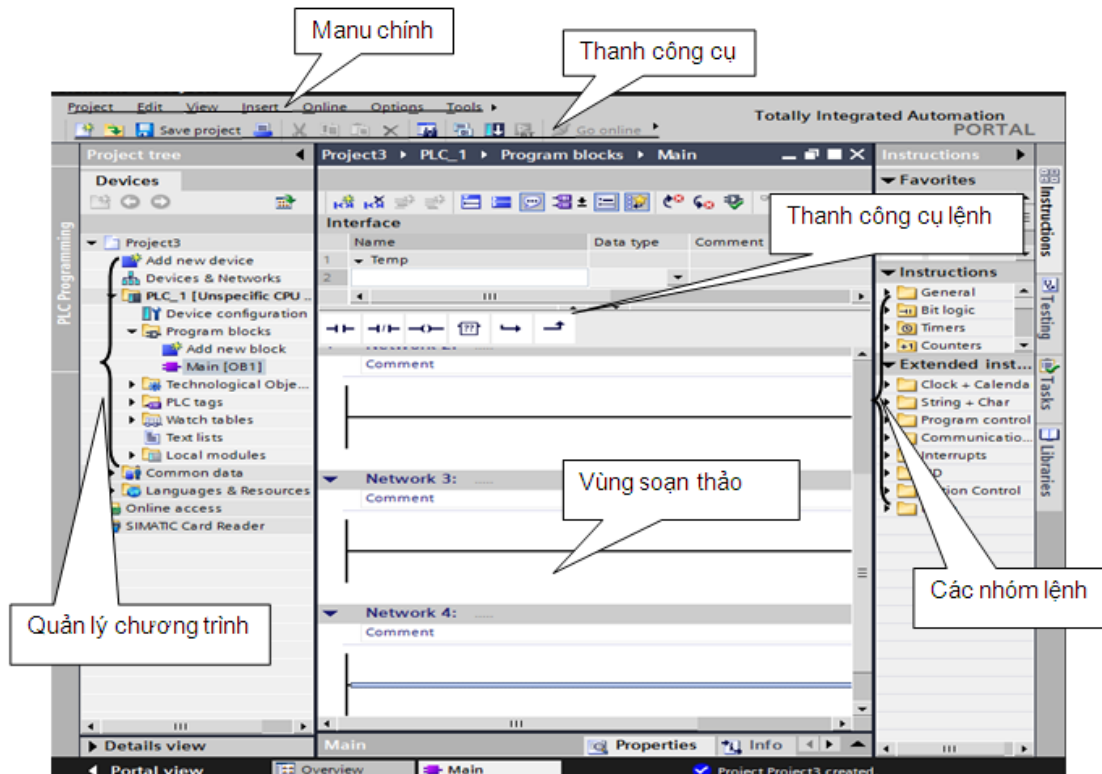
Hình 2.10. Giao diện chính cài đặt phần mềm.



t o m t project m i ta th c hi n theo các b c sau:

T giao di n chính c a ph n m m, ch n Start / Create new project / Create / Create a PLC program / Main

Lúc này vùng soạn th o ch ng trình d i d ng Ladder hi n ra (Hình 8.3).



Hình 2.11. Giao di n soạn th o chính

Các thanh công c th ng dùng:



M ch ng trình m i.



M ch ng trình ã có s n.



L u ch ng trình.



Ki m tra l i trong ch ng trình.



N p ch ng trình xu ng PLC.



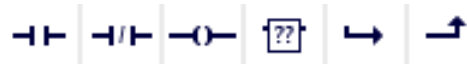
Run.



Stop.



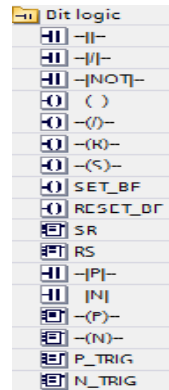
Chèn / xóa network



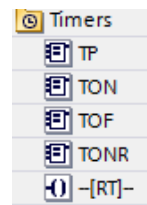
Thanh công cụ I nh

Các ph n t l p trình th ng dùng:

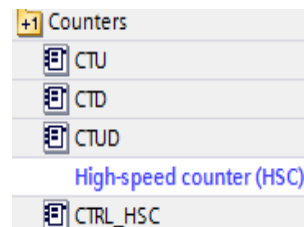
Các I nh logic:



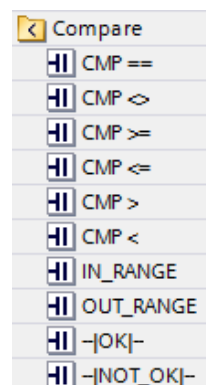
Các I nh timers:



Các I nh Counter:



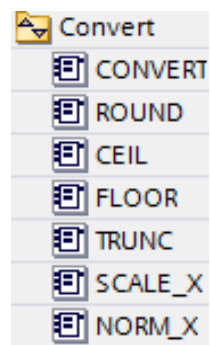
Các I nh so sánh:



Các I nh toán h c:




Các lệnh chuyển đổi:




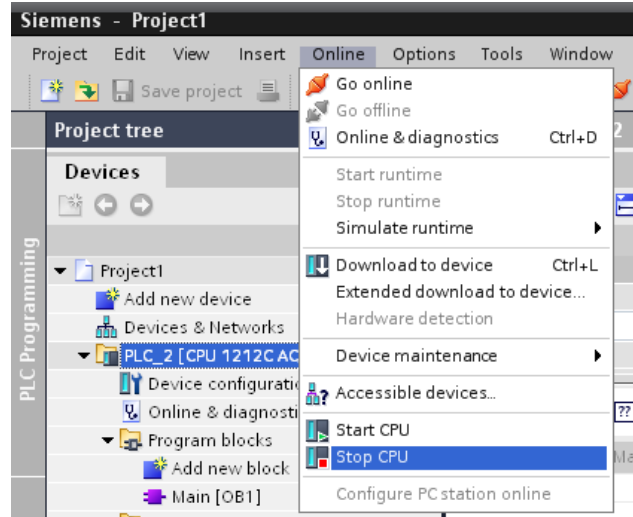
### 9.3. Nạp chương trình xuống PLC.

Nạp chương trình xuống PLC chúng ta thực hiện các bước sau:

- Thiết lập PLC: Thiết lập giao diện số seri chính xác chọn Add new device / chọn loại PLC. Sau đó chọn online access để lấy địa chỉ IP kết nối PLC với máy tính.
- Chọn PLC chuyển sang STOP bằng cách từ menu chính chọn

Online / STOP (hình 9.3.) ho c click trái chu t lên bi u t ng  trên thanh công c . Lúc này trên giao di n xu t hi n h p tho i thông báo xác nh n vì c ch n PLC ch STOP, ch n yes.

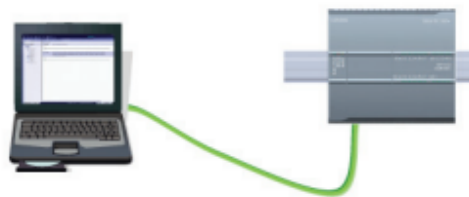
- T menu chính ch n Online / download to device ho c click trái chu t lên bi u t ng  t thanh công c n p ch ng trình xu ng PLC.



Hình 2.12. T m d ng ho t ng c a PLC.

#### 9.4. Giao ti p gi a máy tính và PLC.

Do PLC có h tr s n dây cáp n i v i máy tính nên ta ch c n n i PLC v i máy tính PC qua dây cáp:



Hình 2.13. S k t n i PLC v i máy tính.

### 10. T p l nh c a PLC S7-1200

#### A. CÁC L NH C B N:

##### 10.1. Các l nh v bit

##### 10.1.1. Công t c:

Công t c th ng h (Normally Open, vi t t c là NO) và công t c th ng óng (Normally Closed, vi t t c là NC). i v i PLC, m i công t c i

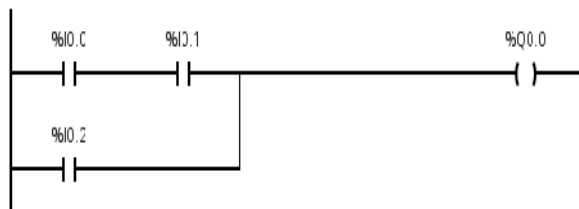
di n cho tr ng thái m t bit trong b nh d li u hay vùng nh c a các u vào, ra. Công t c th ng h (ON – ngh a là cho dòng i n i qua) khi bit b ng 1 còn công t c th ng óng (ON – ngh a là không cho dòng i n i qua) khi bit b ng 0.

Trong LAD, các l nh này bi u di n b ng chính các công t c th ng h và th ng óng. Trong FBD, các công t c th ng h c bi u di n nh các u vào ho c ra c a các kh i ch c n ng AND, OR ho c XOR. Công t c th ng óng c bi u di n thêm d u o(vòng tròn nh ) u vào t ng.

Các ví d minh h a:

Ladder(LAD):

- Công t c th ng h :

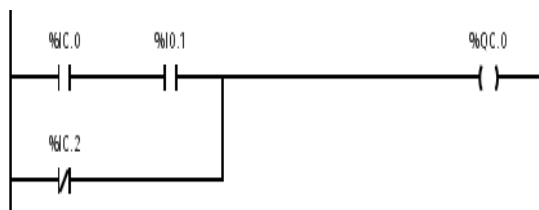


Q0.0 on khi thỏa các điều kiện sau:

- I0.0 và I0.1 cùng on.
- I0.2 on

Hình 2.14. Mô t l nh

- Công t c th ng óng:



Q0.0 on khi thỏa các điều kiện sau:

- I0.0 và I0.1 cùng on.
- I0.2 off

Hình 2.15. Mô t l nh

FBD:

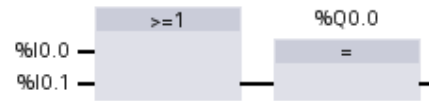
- AND:



Q0.0 on khi thỏa các điều kiện sau:

- I0.0 và I0.1 cùng on.

• OR:



Q0.0 on khi thỏa các điều kiện sau:

- I0.0 hoặc I0.1 on.

• XOR:



Q0.0 on khi thỏa các điều kiện sau:

I0.0 on hoặc I0.2 on

Hình 2.16. Mô t l nh

### 10.1.2. L nh o bit, l nh s n:

#### 10.1.2.1. L nh o

L nh o thay i dòng n ng l ng. N u dòng n ng l ng g p l nh này, nó s b ch n l i. Ng c l i n u phía tr c l nh này không có dòng n ng l ng, nó s tr thành ngu n cung c p dòng n ng l ng. Trong LAD, l nh này c bi u di n nh m t công t c. Trong FBD, l nh o không có bi u t ng riêng. Nó c tích h p nh là u vào c a nh ng kh i ch c n ng khác(v i m t vòng tròn nh u vào c a các kh i ch c n ng ó). Trong STL, l nh này o giá tr c a nh ng n x p: 0 thành 1 và 1 thành 0. L nh này không có toán h ng.

**LAD:** ---| NOT |---

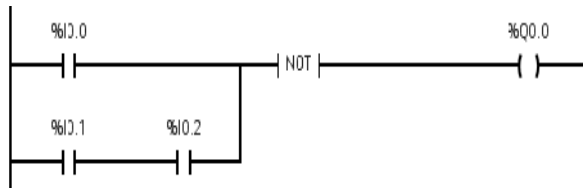
**FBD:**



Hình 2.17. Mô t l nh

Ví d :

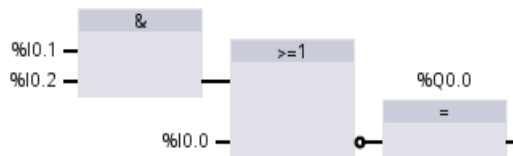
LAD:



Q0.0 = 0 khi thỏa các điều kiện sau:

- I0.1, I0.2 và I0.0 cùng OFF

FDB:



Q0.0 = 0 khi thỏa các điều kiện sau:

- I0.1, I0.2 và I0.0 cùng OFF

Hình 2.18. Mô t l nh

#### 10.1.2.2. L nh s n:

u thu c nhóm l nh công t c, ghi nh n tr ng thái các bit d li u(0 hay 1) quen thu c v i khái ni m “m c”. Các l nh v s n ghi nh n không ph i m c n thu n mà là s bi n i m c. L nh s n d ng (Positive Transition) cho dòng n ng l ng i qua trong kho ng th i gian b ng th i gian m t vòng quét khi u vào c a nó có s thay i m c t 0 lên 1. L nh s n âm (Negative Transition) cho dòng n ng l ng i qua trong kho ng th i gian b ng th i gian m t vòng quét khi u vào c a nó có s thay i m c t 1 xu ng 0.

Trong LAD, các l nh này c bi u di n c ng nh các công t c. Trong FDB, các l nh này c bi u di n b ng các kh i ch c n ng P và N.

B ng 2.3: tham s

Parameter	Data type	Memory area	Description
<Operand1>	BOOL	<a href="#">I, Q, M, L, D</a>	Signal to be queried
<Operand2>	BOOL	I, Q, M, L, D	Edge memory bit in which the signal state of the previous query is saved.

Ví d :

LAD :



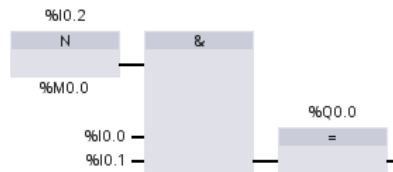
FBD:



LAD:

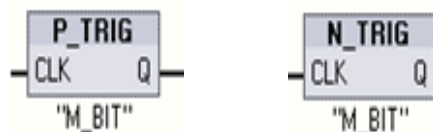


FBD:



Hình 2.19. Mô tả logic

### 10.1.3. *P\_TRIG* và *N\_TRIG*:



Bảng 1.4: các thông số của logic

Parameter	Data type	Memory area	Description
<Operand>	BOOL	<a href="#">I, Q, M,</a> <a href="#">L, D</a>	Edge memory bit in which the RLO of the last query is saved.
CLK	BOOL		Current RLO



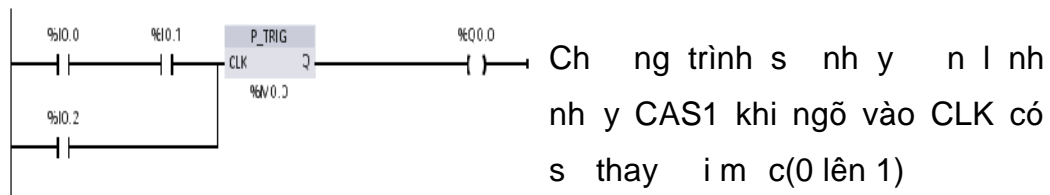
Q	BOOL		Result of edge evaluation
---	------	--	---------------------------

Mô t :

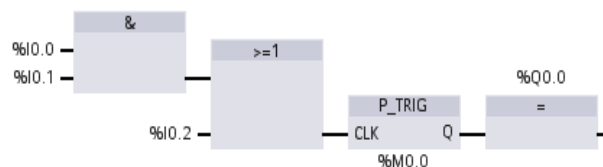
- P\_TRIG: Khi có tín hi u xung CLK l nh b t u ho t ng. Khi tín hi u có s thay i m c (0 lên 1) thì ngõ ra Q s c t lên 1. Các tr ng h p khác ngõ ra Q m c 0.
- N\_TRIG: Khi có tín hi u xung CLK l nh b t u ho t ng. Khi tín hi u có s thay i m c (1 xu ng 0) thì ngõ ra Q s c t lên 1. Các tr ng h p khác ngõ ra Q m c 0.

Thí d :

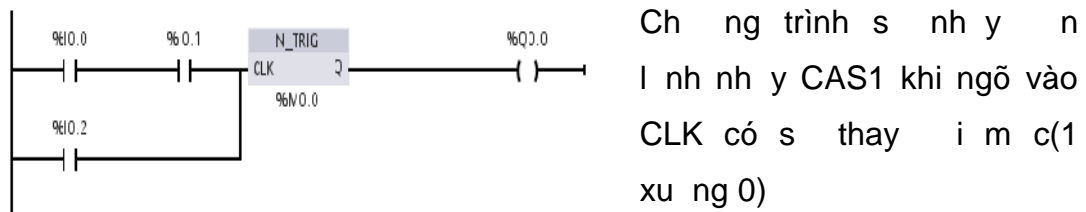
LAD:



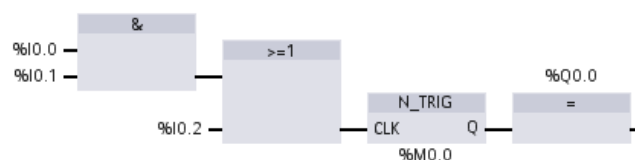
FBD:



LAD:



FBD:

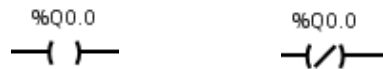


Hình 2.20. Mô t l nh

**10.1.4. COIL (cu n dây):****10.1.4.1. L nh ra:**

Gi ng nh m t cu n dây r le.

LAD:



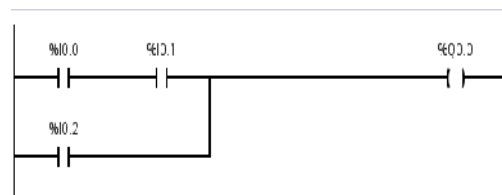
FBD:



Hình 2.21. Mô t l nh

Ví d :

LAD:



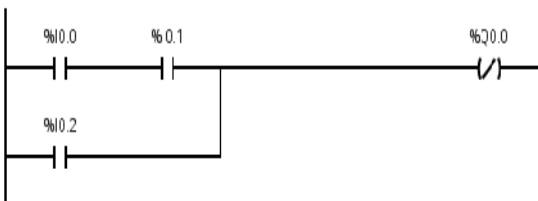
Q0.0 lên 1 khi th a các i u ki n sau:

- I0.0 và I0.1 cùng m c 1.
- I0.2 m c 1

FBD:



LAD:



Q4.0 xu ng 0 khi th a các i u ki n sau:

- I0.0 và I0.1 cùng m c 1.
- I0.2 m c 1

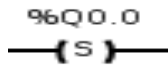
FDB:




Hình 2.22 . Mô t l nh

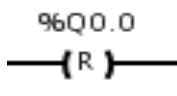
**10.1.4.2. Set và Reset:**

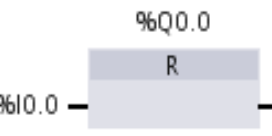
- SET: M t khi i u ki n vào ON, hàm này s gi tr ng thái ON cho dù i u ki n vào có OFF.

LAD: 

FBD: 

- RESET: M t khi i u ki n vào ON, hàm này s gi tr ng thái OFF cho dù i u ki n vào có ON.

LAD: 

FBD: 

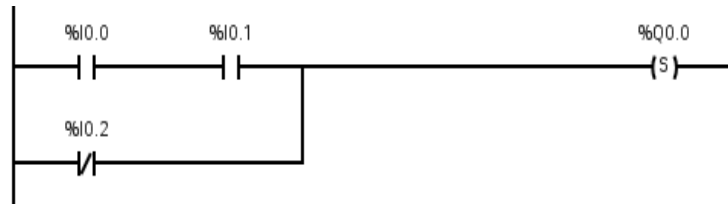
Hình 2.23. Mô t l nh

B ng 2.5: các thông s c a l nh

Thông s	D li u	Mô t
IN(ho c n i v i công t c ho c c ng logic )	BOOL	Bit v trí c giám sát
OUT	BOOL	Bit v trí c SET ho c RESET

Ch ng trình ví d :

LAD:



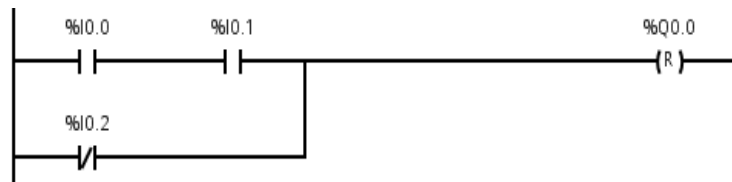
Ngõ ra Q0.0 bật lên 1 khi các điều kiện sau thỏa mãn:

- I0.0 và I0.1 cùng lên mức 1
- I0.2 mức 0

FBD:



LAD:



Hình 2.24. Mô tả logic

Ngõ ra Q0.0 bật xuống 0 khi các điều kiện sau thỏa mãn:

- I0.0 và I0.1 cùng lên mức 1
- I0.2 mức 0

FBD:



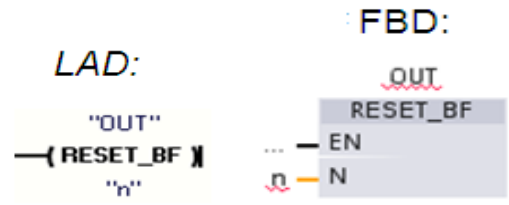
Hình 2.25

#### 10.1.4.3. SET\_BF và RESET\_BF: Set và Reset bit field



**Hình 2.26.** Mô t l nh

- SET\_BF: Khi i u ki n vào ON, hàm này s gi tr ng thái ON v i s bit(n) c t tr c cho dù i u ki n vào có OFF.

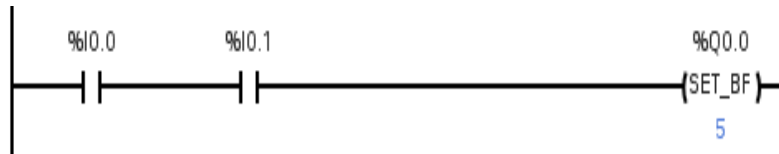
**Hình 2.27.** Mô t l nh

- RESET\_BF: Khi i u ki n vào ON, hàm này s gi tr ng thái OFF v i s bit(n) c t tr c cho dù i u ki n vào có ON.

Thông s	D li u	Mô t
N	Constant	S bit t tr c
OUT	BOOL	B t u t a ch c a bit t tr c

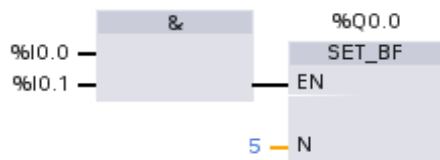
Ch ng trình ví d :

LAD:

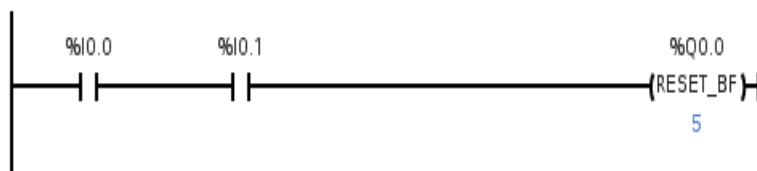
**Hình 2.28.** Mô t l nh

Khi n l m c 1 thì Q20.0, Q20.1, Q20.2, Q20.3 và Q20.4 s l m c 1.

FBD:

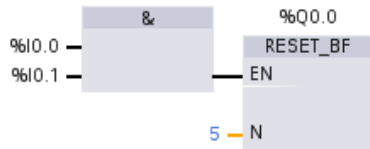


LAD:

**Hình 2.29.** Mô t l nh

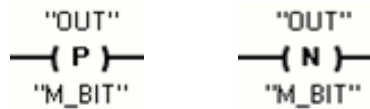
Khi ngõ vào I0.0 và I0.1 cùng lên m c 1 thì Q20.0, Q20.1, Q20.2, Q20.3 và Q20.4 s xu ng m c 0.

FBD:

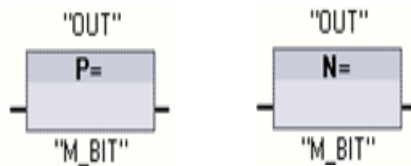


#### 10.1.5. *P và N (Set operand on positive signal edge / Set operand on negative signal edge):*

LAD:

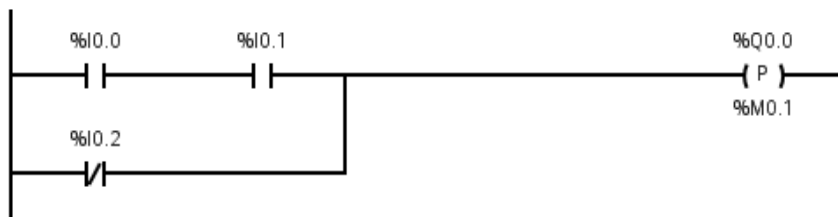


FDB:



Ví d :

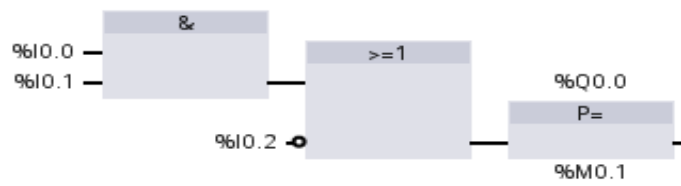
LAD:



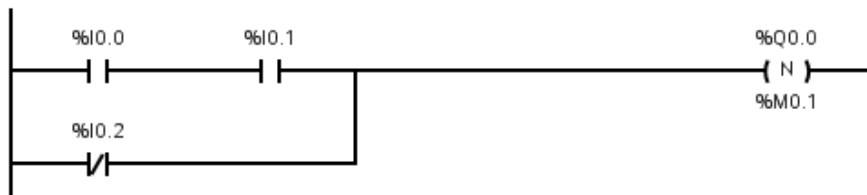
Hình 2.30. Mô t l nh

Ngõ ra Q0.0 lên m c 1 khi tr ng thái tín hi u u vào c a cu n dây chuy n t m c (0 lên 1). Trong các tr ng h p khác Q0.0 tr ng thái OFF.

FBD:



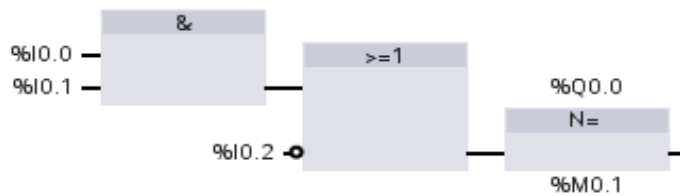
LAD:



Hình 2.31. Mô tả logic

Ngõ ra Q3.0 lên m c 1 khi tr ng thái tín hi u u vào c a cu n dây chuy n t m c (1 xu ng 0). Trong các tr ng h p khác Q3.0 tr ng thái OFF.

FBD:



Hình 2.32. Mô t l nh

#### 10.1.6. **RS và SR:**

- RS(Reset set flip-flop): Là m t t p h p chi ph i ch t n i t chi ph i. N u các thi t l p S1 và thi t l p l i R tín hi u c hai u úng, a ch ngõ ra Q s lên 1.



C u trúc:

S1	R	Q
0	0	gi nguyên tr ng thái
0	1	0
1	0	1
1	1	1

- SR(Set reset set flip-flop): Là m t thi t l p l i chi ph i ch t n i t l i chi ph i. N u các thi t l p S và thi t l p l i R1 tín hi u là úng. a ch ngõ ra Q s m c 0.



C u trúc:

S	R1	Q
---	----	---



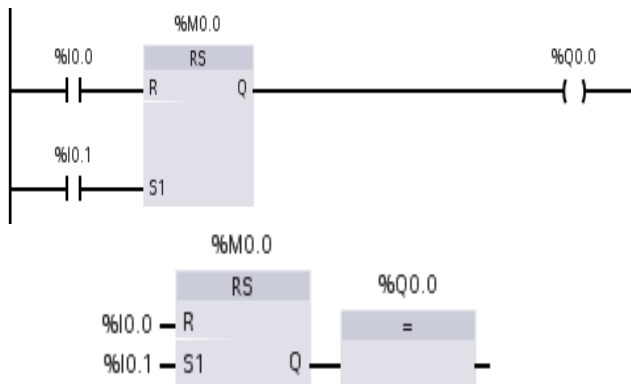
0	0	gi nguyên trạng thái
0	1	0
1	0	1
1	1	0

Bảng 2.5: thông số các I nh

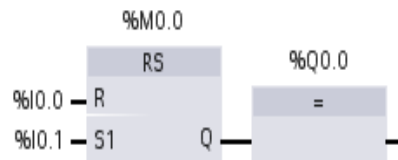
Thông số	D li u	Mô t
S,S1	BOOL	Set ngõ vào
R,R1		Reset ngõ vào
Q		Ngõ ra

Chương trình ví dụ :

LAD:



FBD:



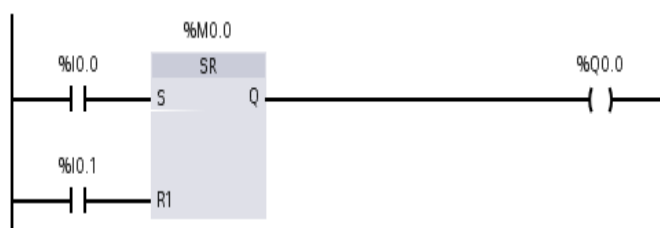
Bit nh M0.0 và ngõ ra Q4.0 s c thi t l p khi th a các i u ki n sau:

- I0.0 = 0 và I0.1 = 1
- I0.0 và I0.1 cùng m c 1

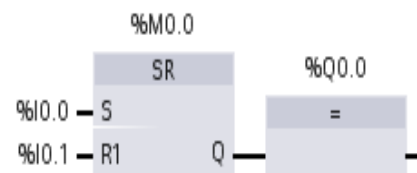
Bit nh M0.0 và ngõ ra Q4.0 s c thi t l p l i khi th a các i u ki n sau:

- I0.0 = 1 và I0.1 = 0

LAD:



FBD:



hình 2.33. Mô t l nh

Bit nh M0.0 và ngõ ra Q4.0 s c thi t l p khi th a các i u ki n sau:

- I0.0 = 0 và I0.1 = 1

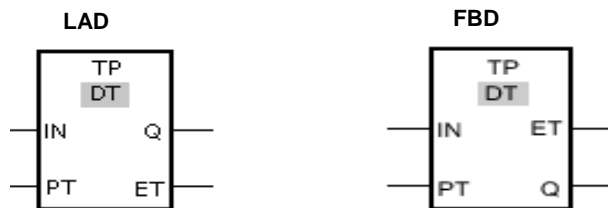
Bit nh M0.0 và ngõ ra Q4.0 s c thi t l p l i khi th a các i u ki n sau:

- I0.0 = 1 và I0.1 = 0
- I0.0 và I0.1 cùng m c 1

### 10.2. L nh nh th i:

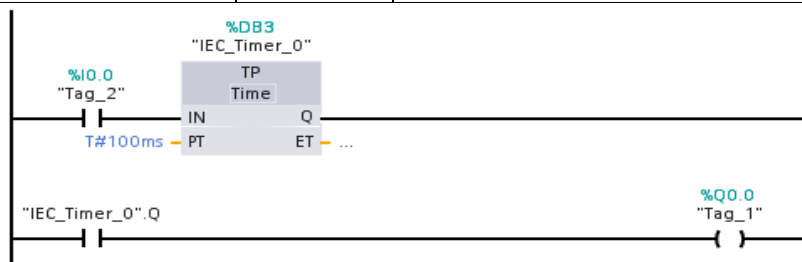
- TP: B m th i gian Pulse t o ra m t xung có r ng v i th i gian c t tr c.
- TON(On-Delay Timer): B óng tr .
- TOF(OFF-Delay Timer): B ng t tr .
- TONF(*Retentive* On-Delay Timer): B óng tr có nh .

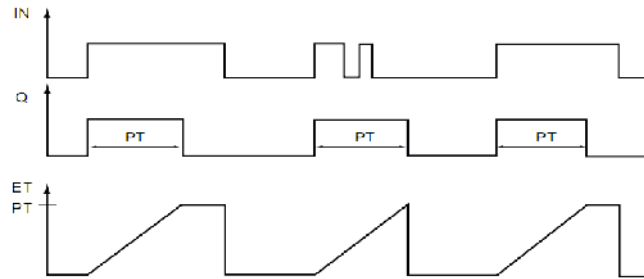
#### 10.2.1. TP:



B ng 2.6:

Thông s	D li u	Mô t
IN	BOOL	u vào cho phép Timer
PT	TIMER	Giá tr t tr c cho Timer
Q	BOOL	u ra Timer
ET	TIMER	Giá tr th i gian trôi qua u ra
Timer data block	DB	Xác nh b nh th i reset l i khi RT cho phép





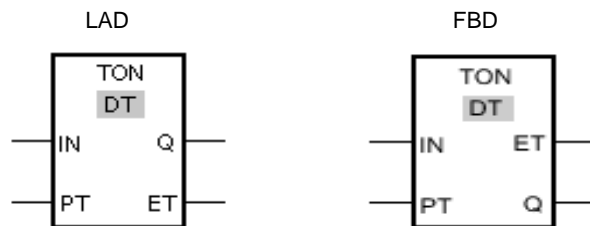
Hình 2.34. Bi u th i gian:

M i l n có m t xung c nh lên thì ngõ ra Q s ON, th i gian Timer b t u tính, th i gian t (PT) Q OFF.

Khi IN lên 1 ch a th i gian t PT sau ó xu ng 0 thì Q v n gi nguyên tr ng thái.

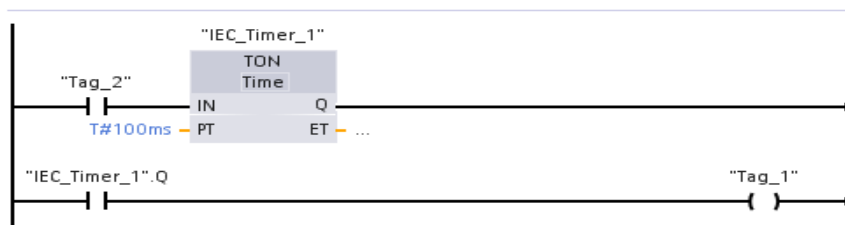
Khi IN =0 thì Q tr ng thái OFF.

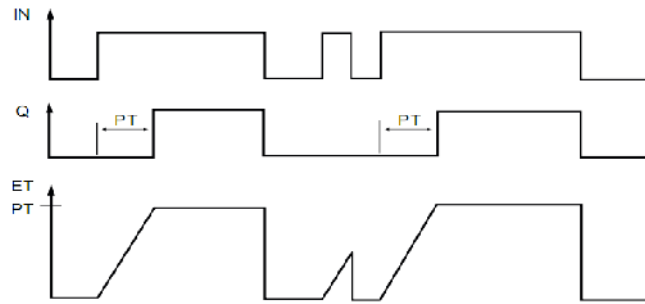
### 10.2.2. **TON:**



B ng 2.7: các thông s

Thông s	D li u	Mô t
IN	BOOL	u vào cho phép Timer
PT	TIMER	Giá tr t tr c cho Timer
Q	BOOL	u ra Timer
ET	TIMER	Giá tr th i gian trôi qua u ra
Timer data block	DB	Xác nh b nh th i reset l i khi RT cho phép.





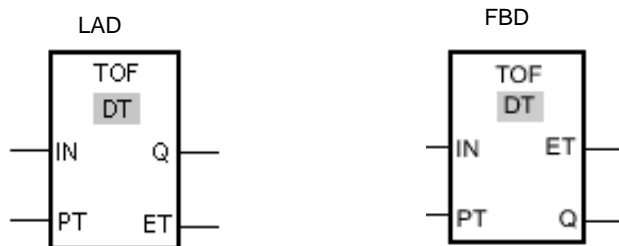
Hình 2.35. Bi u th i gian:

Khi ngõ vào IN lên 1 thì ET t ng d n lên 1 (ngõ ra Q off), th i gian Timer b t u tính, khi  $ET \geq PT$  thì ngõ ra Q on.

N u IN lên 1 trong kho ng th i gian ch a th i gian t PT thì ngõ ra Q v n gi nguyên tr ng thái (off).

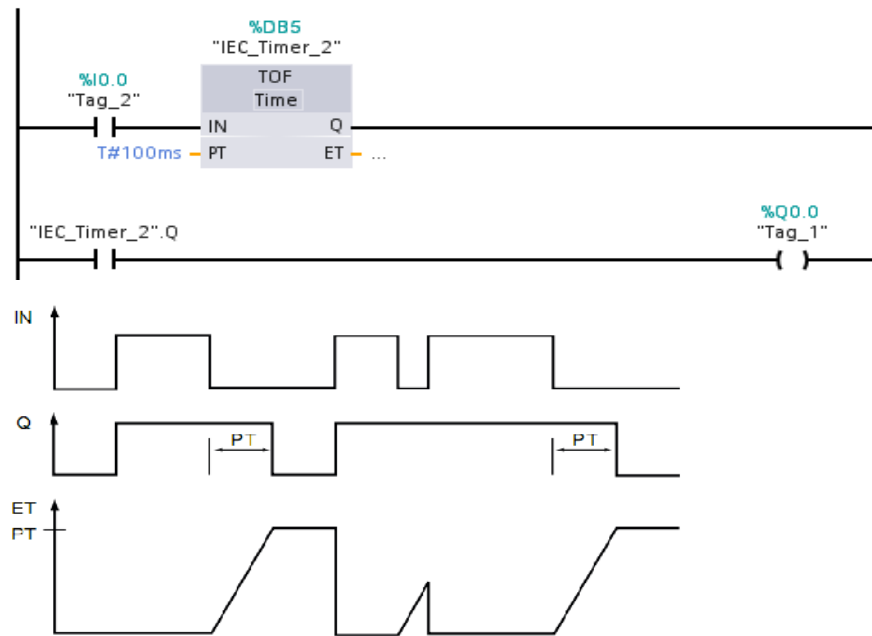
Khi Q ang ON, ngõ vào IN xu ng 0 thì Q s OFF.

### 10.2.3. TOF:



B ng 2.8: các thông s

Thông s	D li u	Mô t
IN	BOOL	u vào cho phép Timer
PT	TIMER	Giá tr t tr c cho Timer
Q	BOOL	u ra Timer
ET	TIMER	Giá tr th i gian trôi qua u ra
Timer data block	DB	Xác nh b nh th i reset l i khi RT cho phép



Hình 2.36. Bi u th i gian

Khi ngõ vào IN lên 1 thì bit ET lên 1 (ngõ ra Q s ON).

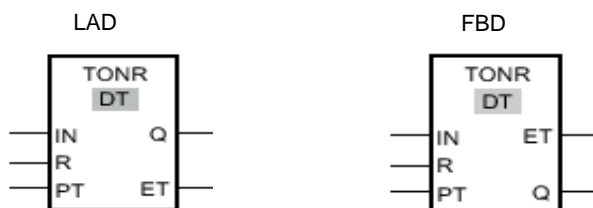
Khi IN xuống 0, thì i gian Timer bắt đầu tính, thì i gian t tr c (PT) thì bit ET s OFF (Q s OFF).

Khi IN xuống 0 ch a thì i gian t PT ã lên 1 thì bit ET v n gi nguyên tr ng thái.

Khi IN lên 1, n u sau thì i th i gian t PT mà v n gi nguyên tr ng thái thì Q s ON.

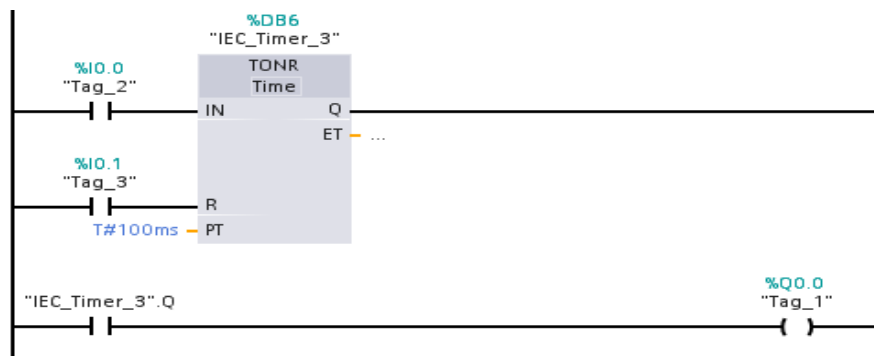
N u IN=1 không thì i gian t PT thì bit ET s không lên 1.

#### 10.2.4. TONR:



B ng 2.9: các thông s

Thông s	D li u	Mô t
IN	BOOL	u vào cho phép Timer
R	BOOL	Thi t l p l i TONR khi th i gian trôi qua b ng 0
PT	TIMER	Giá tr t tr c cho Timer
Q	BOOL	u ra Timer
ET	TIMER	Giá tr th i gian trôi qua u ra
Timer data block	DB	Xác nh b nh th i reset l i khi RT cho phép



Bì u th i gian:

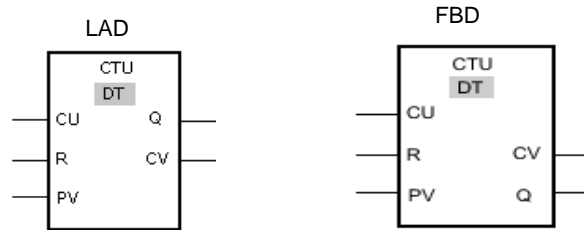


Hình 2.37. Bì u th i gian

Ngõ vào IN có tác d ng kích th i gian cho Timer, khi ngõ vào IN=1 th i gian. Timer c tính, khi IN=0 th i gian không b reset v 0. Khi th i gian thì bit ET s lên 1. Th i gian Timer ch b reset khi có tín hi u Reset Timer(tín hi u t R).

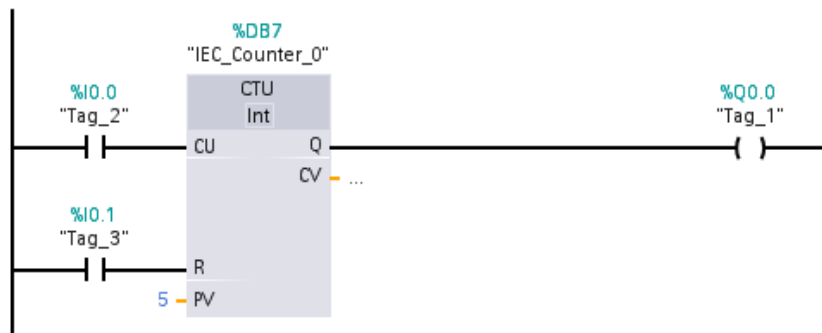
### 10.3. L nh m(Counter).

#### 10.3.1. m lên (Counter Up):

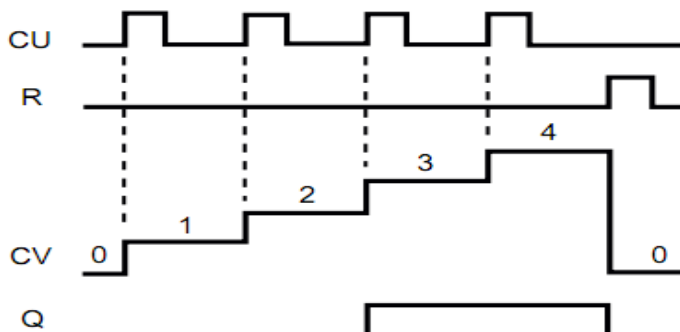


B ng 2.10: các thông s

Thông s	D li u	Mô t
Counter name		S hi u Counter
CU	BOOL	Kích m lên
R	BOOL	reset
PV	SINT, INT, DINT, USINT, UINT, UDINT	Giá tr t tr c cho Counter
Q	BOOL	úng n u $CV \geq PV$
CV	SINT, INT, DINT, USINT, UINT, UDINT	Giá tr hi n t i



Bi u th i gian:



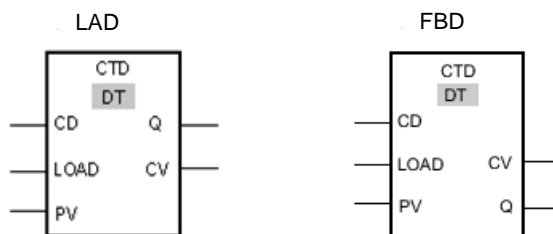
Hình 2.38. Bi u th i gian

Mô t :

M i l n có m t s n c nh lên CU, giá tr b m c t ng lên 1. Khi giá tr hi n t i (CV: Current count value) l n h n ho c b ng giá tr t (PV:Preset value), ngõ ra s c b c lên ON. Khi chân Reset c kích giá tr hi n t i b m và ngõ ra Q c tr v 0.

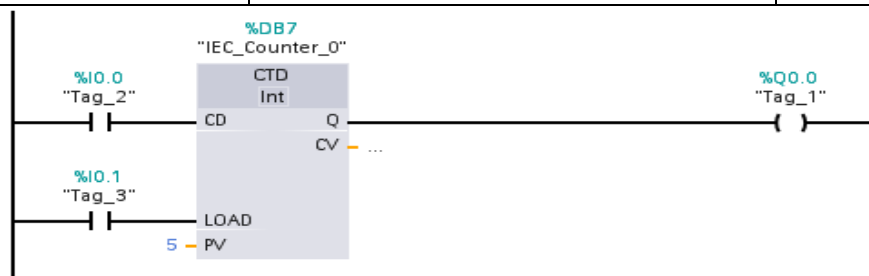
B m ng ng m khi giá tr b m t giá tr t i a là 32767.

### 10.3.2. m xu ng(Counter Down).



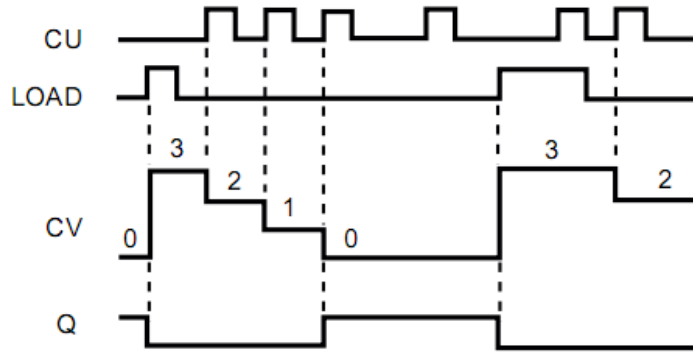
B ng 2.11: các thông s

Thông s	D li u	Mô t
Counter name		S hi u Counter
CD	BOOL	Kích m xu ng
LOAD	BOOL	load
PV	SINT, INT, DINT, USINT, UINT, UDINT	Giá tr t tr c cho Counter
Q	BOOL	úng n u $CV \leq 0$
CV	SINT, INT, DINT, USINT, UINT, UDINT	Giá tr hi n t i



Bi u th i gian:





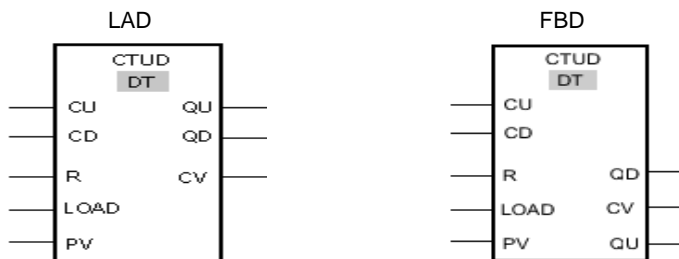
Hình 2.39. Bi u th i gian

Mô t :

Khi chân LOAD kích(s n lên) giá trị PV c n p cho b m. M i l n có s n c nh lên chân CD, giá tr b m c gi m xu ng 1. Khi giá tr hi n t i (CV) c a b m nh h n ho c b ng 0, ngõ ra s c b t lên ON.

B m ng ng m khi giá tr b m t giá tr t i thi u là - 32767.

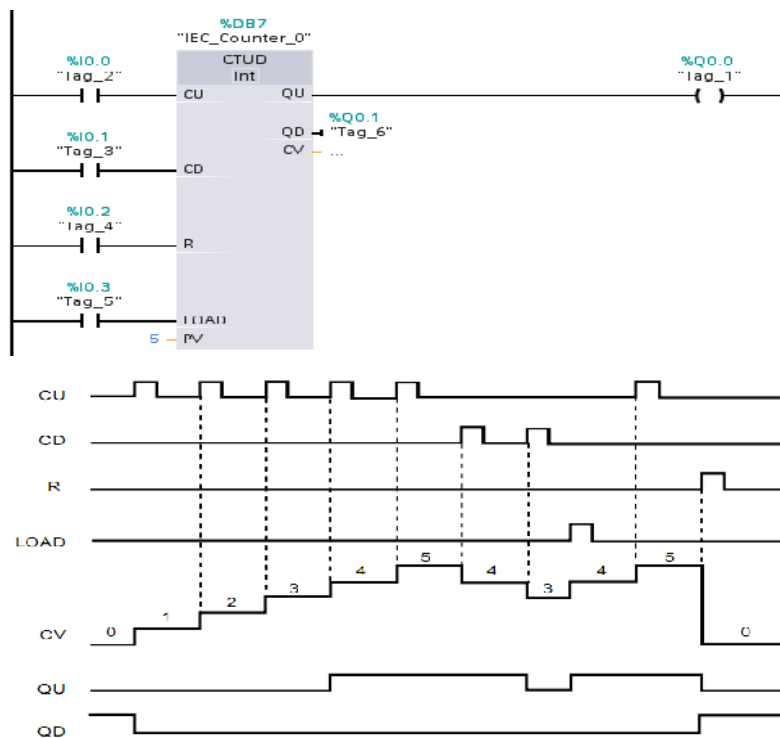
### 10.3.3. m lên / xu ng(Counter Up / Down).



B ng 2.12: các thông s

Thông s	D li u	Mô t
Counter name		S hi u Counter
CU, CD	BOOL	Kích m lên / xu ng
R	BOOL	Reset
LOAD	BOOL	Load

PV	SINT, INT, DINT, USINT, UINT, UDINT	Giá tr t tr c cho Counter
QU	BOOL	úng n u $CV \geq PV$
QD	BOOL	úng n u $CV \leq 0$
CV	SINT, INT, DINT, USINT, UINT, UDINT	Giá tr hi n t i



Hình 2.40. Bi u th i gian

Mô t :

M i l n có m t s n c nh lên chân CU, giá tr b m c t ng lên 1.

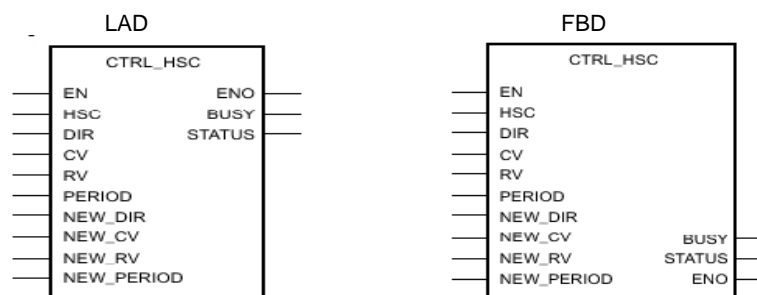
M i l n có m t s n c nh lên chân CD, giá tr b m c gi m xu ng 1.

Khi giá tr hi n t i  $CV \geq PV$  , ngõ ra QU s c b t lên ON.

Khi giá tr hi n t i  $CV \leq 0$  , ngõ ra QD s c b t lên ON.

Khi chân R c kích(s n lên) giá tr b m và ngõ ra Q s c reset v 0.

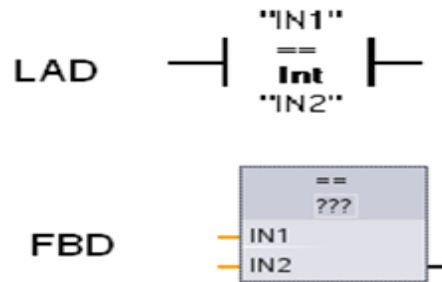
Khi chân LOAD c kích(s n lên) giá tr PV c t l i.

**10.3.4. m t c cao (CTRL\_HSC):**

Hình 2.41

B ng 2.12: các thông s

Thông s	Lo i thông s	Lo i d li u	Mô t
Counter name			S hi u Counter
HSC	IN	HW_HSC	Nh n diên HSC
DIR		BOOL	1=yêu c u h ng m i
CV			1=yêu c u thi t l p giá tr truy c p m i
RV			1=yêu c u thi t l p giá tr tham chi u m i.
PERIOD			1=yêu c u t giá tr nh th i m i (ch dành cho ch o t n s )
NEW_DIR		INT	H ng m i: 1=phía tr c 1=phía sau
NEW_CV		DINT	Giá tr truy c p m i
NEW_RV		DINT	Giá tr tham chi u m i
NEW_PERIOD		INT	Giá tr nh th i m i trong vài giây: 0.01, 0.1 ho c 1(ch dành cho ch o t n s )
BUSY	OUT	BOOL	Ch c n ng b n
STATUS		WORD	i u ki n th c thi l nh.

**10.4. L nh so sánh.****10.4.1. Các hàm so sánh nh sau:****10.4.1.1. So sánh b ng:**

Hình 2.42. Mô t l nh

IN1=IN2 thì ngõ ra c b c lên ON.

**10.4.1.2. M t hàm so sánh t ng t :**

<>: so sánh khác.

>=: so sánh l n h n ho c b ng.

<=: so sánh nh h n ho c b ng.

>: so sánh l n h n.

<: so sánh nh h n.

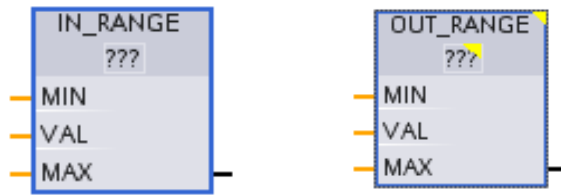
B ng 2.13: các thông s

Thông s	Lo i d li u	Mô t
IN1, IN2	SINT, INT, DINT, USINT, UINT, UDINT, REAL, LREAL, STRING, CHAR, TIME, DTL, Constant	Các giá tr so sánh.

**10.4.2. IN\_RANGE and OUT\_RANGE:**

Dùng ki m tra giá tr u vào và ra trong ph m vi giá tr ch nh. N u so sánh là TRUE, thì ngõ ra OUT là TRUE.

LAD/FBD:



Hình 2.43. Mô t l nh

B ng 2.14: các thông s

Thông s	Lo i d li u	Mô t
MIN, VAL, MAX	SINT, INT, DINT, USINT, UINT, UDINT, REAL, Constant	So sánh u vào

- IN\_RANGE: So sánh là úng n u  $MIN \leq VAL \leq MAX$ .
- OUT\_RANGE: So sánh là úng n u  $MIN > VAL$  ho c  $VAL > MAX$ .
- Các tham s u vào MIN, VAL và MAX ph i là ki u d li u gi ng nhau.

#### 10.4.3. OK và NOT\_OK:

Dùng ki m tra d li u u vào có ph i là s th c hay không?

Khi công t c LAD là TRUE thì kích ho t k t n i và cho dòng i n i qua.

Khi h p FBD là TRUE, thì ngõ ra OUT là TRUE.

LAD:



FBD:



Hình 2.44. Mô t l nh

B ng 2.15: các thông s

Thông s	D li u	Mô t
---------	--------	------

IN	REAL, LREAL	D li u ngõ vào
----	-------------	----------------

-OK: Là TRUE n u giá tr ngõ vào là m t s th c (REAL)

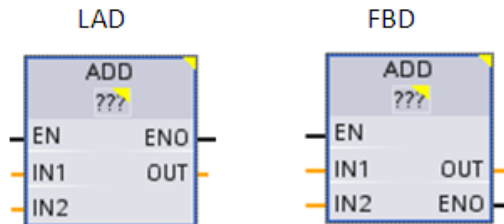
-NOT\_OK: Là TRUE n u giá tr ngõ vào không ph i là m t s REAL.

### 10.5. L nh toán h c.

#### 10.5.1. L nh c ng – tr :

ADD: C ng hai s ( $IN1 + IN2 = OUT$ ).

SUB: Tr hai s ( $IN1 - IN2 = OUT$ ).



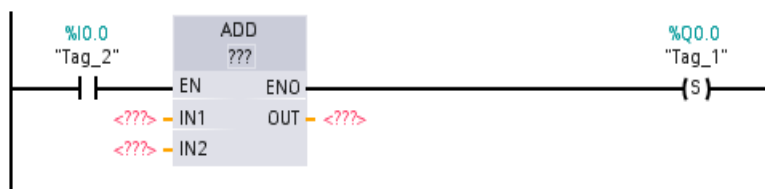
Hình 2.45. Mô t l nh

B ng 2.16: các thông s

Thông s	D li u	Mô t
IN1, IN2	SINT, INT, DINT, USINT, UINT, UDINT, REAL, LREAL, Constant	Ngõ vào
OUT	SINT, INT, DINT, USINT, UINT, UDINT, REAL, LREAL	Ngõ ra

Ghi chú:

Các thông s toán h c c b n IN1, IN2, OUT ph i là ki u d li u gi ng nhau.



Hình 2.46. Mô t l nh

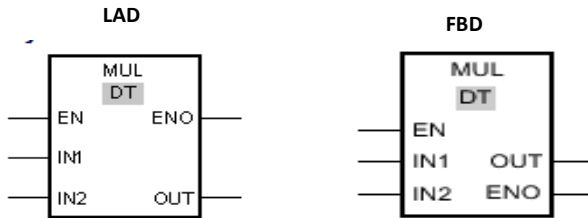
Mô t :

Khi ngõ vào cho phép EN lên 1 ch ng trình s th c hi n vi c c ng(hay tr ) 2 s bit IN1, IN2 t ng ng k t qu a ra OUT. N u không có l i x y ra trong quá trình ho t ng ENO có tr ng thái tín hi u là 1.

#### 10.5.2. L nh nhân – chia:

MUL: Nhân hai s (IN1 \* IN2 = OUT)

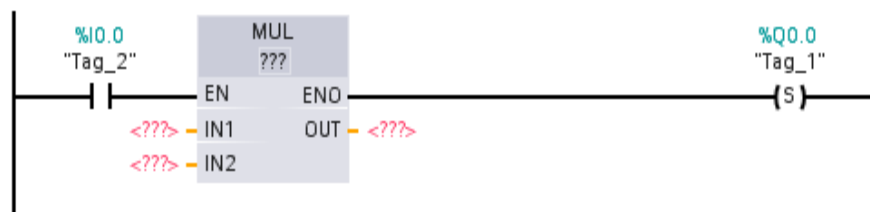
DIV: Chia hai s (IN1 / IN2 = OUT)



Hình 2.47. Mô t l nh

B ng 2.17: các thông s

Thông s	D li u	Mô t
IN1, IN2	SINT, INT, DINT, USINT, UINT, UDINT, REAL, LREAL, Constant	Ngõ vào
OUT	SINT, INT, DINT, USINT, UINT, UDINT, REAL, LREAL	Ngõ ra



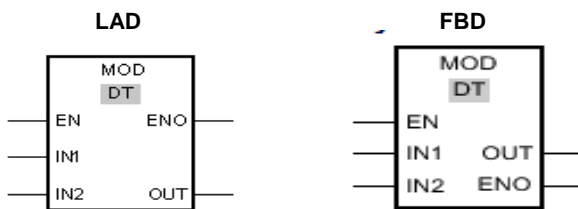
Hình 2.47. Mô t l nh

Mô t :

Khi ngõ vào cho phép EN lên 1 ch ng trình s th c hi n vi c nhân(hay chia) 2 s bit IN1, IN2 t ng ng k t qu a ra OUT. N u không có l i x y ra trong quá trình ho t ng ENO có tr ng thái tín hi u là 1.

Tr ng thái ENO	i u ki n
1	Không có l i
0	Giá tr k t qu v t ngoài ph m vi cho phép c a ki u d li u ã ch n
0	Chia cho 0 (IN2 = 0)
0	REAL: n u m t trong nh ng giá tr u vào là NAN(không ph i s ) ho c k t qu là INF (vô cùng), NAN c tr v
0	ADD REAL: N u c hai giá tr ngõ vào u là INF khác d u, ây là ho t ng b t h p pháp và NAN c tr v .
0	SUB REAL: N u c hai giá tr ngõ vào u là INF cùng d u, ây là ho t ng b t h p pháp và NAN c tr v .
0	MUL REAL: N u m t trong hai giá tr ngõ vào là s 0 và khác INF, ây là ho t ng b t h p pháp và NAN c tr v .
0	DIV REAL: N u c hai giá tr ngõ vào u b ng 0 ho c INF, ây là ho t ng b t h p pháp và NAN c tr v .

### 10.5.3. L nh MOD:

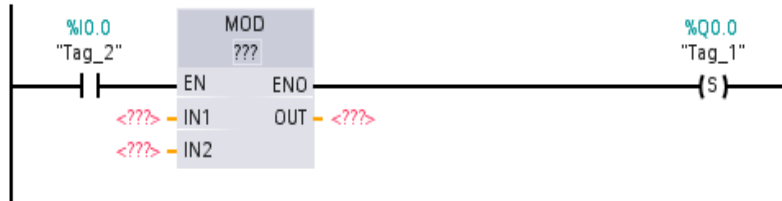


Hình 2.48. Mô t l nh

B ng 2.19: các thông s

Thông s	D li u	Mô t
IN1 and IN2	SINT, INT, DINT, USINT, UINT, UDINT, Constant	Modun ngõ vào
OUT	SINT, INT, DINT, USINT, UINT, UDINT.	Modun ngõ ra





Hình 2.49. Mô t l nh

Mô t :

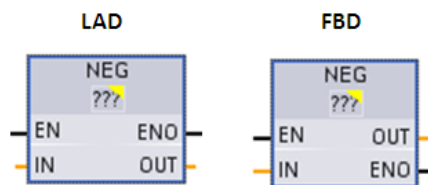
Khi ngõ vào cho phép EN = 0, ch ng trình b t u th c hi n l nh  
 Giá tr u vào IN1 c chia cho IN2 ph n d c a ra ngõ ra OUT.  
 N u không có l i x y ra trong quá trình ho t ng ENO lên 1  
 (chú ý: IN1, IN2 và OUT ph i cùng ki u d li u)

B ng 2.20: i u ki n mã

Tr ng thái ENO	i u ki n
1	Không có l i
0	Giá tr IN2=0(chia cho 0), ngõ ra OUT b ng 0.

#### 10.5.4. L nh NEG (ph nh):

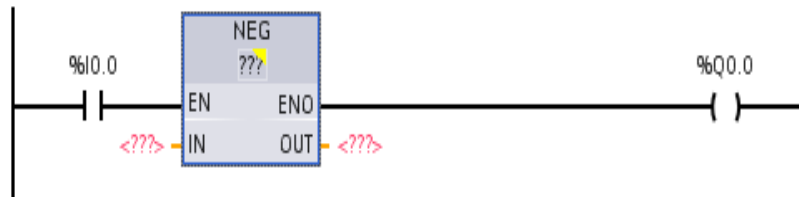
Dùng o ng c các ký t s h c ngõ vào IN và l u tr k t qu OUT.



Hình 2.50. Mô t l nh

B ng 2.21: các thông s

Thông s	D li u	Mô t
IN	SINT, INT, DINT, REAL, LREAL Constant	Ngõ vào
OUT	SINT, INT, DINT, REAL, LREAL	Ngõ ra



Hình 2.51. Mô t l nh

Mô t :

Khi ngõ vào cho phép EN lên 1, ch ng trình b t u ho t ng. giá tr ngõ vào IN b o ng c và k t qu a ra OUT. N u không có l i trong quá trình x lý ENO lên 1.

B ng 2.22: i u ki n mã

Tr ng thái ENO	i u ki n
1	Không có l i
0	Giá tr k t qu không h p l

Chú ý: các tham s IN và OUT ph i cùng ki u d li u.

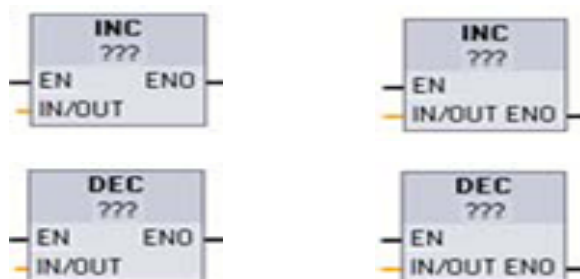
#### 10.5.5. L nh t ng - gi m (Increment and Decrement):

INC:  $IN / OUT + 1 = IN / OUT$  : dùng t ng m t ho c nhi u s nguyên.

DEC:  $IN / OUT - 1 = IN / OUT$  : dùng gi m m t ho c nhi u s nguyên.

LAD

FBD

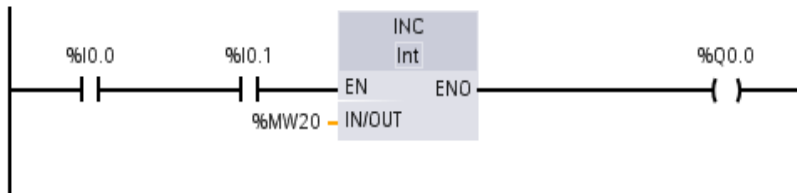


Hình 2.52. Mô t l nh

B ng 2.23: các thông s

Thông s	D li u	Mô t
---------	--------	------

IN / OUT	SINT, INT, DINT, USINT, UINT, UDINT.	Ngõ vào / ngõ ra
----------	--------------------------------------	------------------



Hình 2.53. Mô t l nh

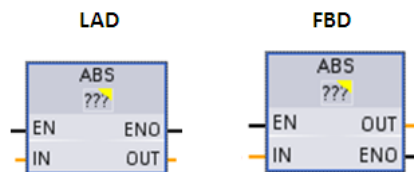
Mô t :

Khi ngõ vào cho phép EN lên 1, ch ng trình c th c thi. Giá tr ngõ vào c t ng (ho c gi m) 1. Giá tr ENO c set lên 1.

B ng 2.24: i u ki n mã

Tr ng thái ENO	i u ki n
1	Không có l i
0	Giá tr k t qu là ngoài ph m vi s h p l c a các ki u d li u c ch n. Ví d cho Sint: INC (127) k t qu -128 v t quá các ki u d li u t i a

#### 10.5.6. L nh tr tuy t i (Absolute value):



Hình 2.54. Mô t l nh

B ng 2.25: các thông s

Thông s	D li u	Mô t
IN	Sint, int, dint, real. Lreal	Ngõ vào
OUT	Sint, int, dint, real. Lreal	Ngõ ra



Hình 2.55. Mô t l nh

Mô t :

Khi ngõ vào cho phép ON, ch ng trình b t u c th c hi n. Giá tr ngõ vào c l y giá tr tuy t i, k t qu a ra OUT. N u không có l i trong quá trình ho t ng ENO c t lên 1.

B ng 2.26: i u ki n mã

Tr ng thái ENO	i u ki n
1	Không có l i
0	Giá tr k t qu là ngoài ph m vi s h p l c a các ki u d li u c ch n. Ví d cho Sint: ABS (-128) trong 128 k t qu v t quá m c t i a ki u d li u

Chú ý:

Ngõ vào và ngõ ra ph i cùng ki u d li u.

#### 10.5.7. MIN and MAX:

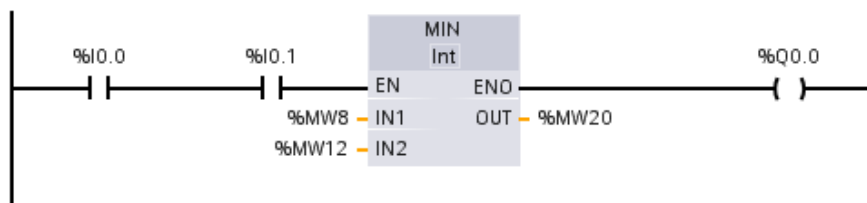
- MIN: so sánh các giá tr c a hai tham s IN1 và IN2 và a giá tr nh h n ra tham s OUT.
- MAX: so sánh các giá tr c a hai tham s IN1 và IN2 và a giá tr l n h n ra tham s OUT.



Hình 2.56. Mô t l nh

B ng 2.27: các thông s

Thông s	D li u	Mô t
IN1, IN2	Sint, Int, Dint, Usint, Uint Real, Lreal, Constant	Tham s ngõ vào
OUT	Sint, Int, Dint, Udint, Usint, Uint, Real	Tham s ngõ ra



Hình 2.57. Mô t l nh

Mô t :

Khi ngõ vào cho phép EN lên 1, ch ng trình b t u ho t ng. Ho t ng so sánh hai giá tr ngõ vào IN1 và IN2, ch n giá tr nh h n (ho c l n h n). K t qu a ra ngõ ra OUT. N u trong quá trình ho t ng không x y ra l i ENO c t lên 1.

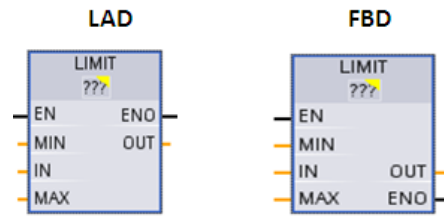
B ng 2.28: i u ki n mã

Tr ng thái ENO	i u ki n
1	Không có l i
0	Ch i v i ki u d li u Real: <ul style="list-style-type: none"> <li>M t ho c c hai tham s u vào không ph i là s REAL(NAN).</li> <li>K t qu OUT là +/- vô cùng (INF).</li> </ul>

#### 10.5.8. **LIMIT(gi i h n):**

S d ng l nh LIMIT ki m tra tham s IN:

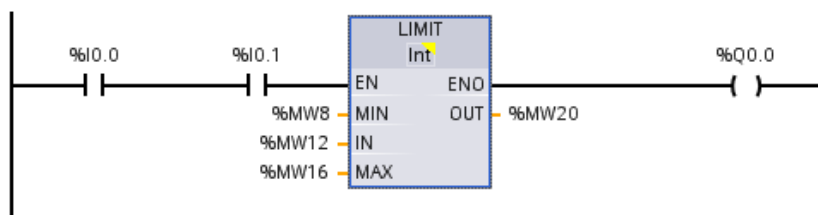
- N u giá tr c a tham s IN là trong ph m vi quy nh ( $MIN < IN < MAX$ ), thì giá tr giá tr c a IN c l u tr trong tham s OUT.
- N u giá tr c a tham s IN là ngoài ph m vi quy nh ( $MIN < IN < MAX$ ), thì giá tr OUT là giá tr c a tham s MIN (n u giá tr IN nh h n giá tr MIN) ho c là giá tr c a tham s MAX (n u giá tr IN l n h n giá tr MAX).



Hình 2.58. Mô t l nh

B ng 2.29: các thông s

Thông s	D li u	Mô t
MIN, IN and MAX	Sint, Int, Dint, Usint, Uint Real, Constant	Các tham s ngõ vào
OUT	Sint, Int, Dint, Usint, Uint Real	Tham s ngõ ra



Hình 2.59. Mô t l nh

Mô t :

Khi ngõ vào cho phép EN lên 1, ho t ng so sánh b t u. N u giá tr tham s IN n m trong ph m vi quy nh ( $MIN < IN < MAX$ ) thì giá tr IN c l u tr OUT. N u giá tr tham s IN n m ngoài ph m vi quy nh, thì giá tr OUT là giá tr c a tham s MIN (n u giá tr IN nh h n giá tr

MIN) ho c là giá tr c a tham s MAX (n u giá tr IN l n h n giá tr MAX).  
ENO c t lên 1.

B ng 2.30: i u ki n mã

Tr ng thái ENO	i u ki n
1	Không có l i
0	REAL: n u m t ho c nhi u giá tr MIN, IN và MAX không ph i là s (NAN), sau ó NAN c tr v .
0	N u giá tr MIN l n h n giá tr MAX, thì tham s IN c a ra OUT.

Chú ý: các tham s MIN, IN, MAX and OUT ph i cùng ki u d li u.

#### 10.5.9. **FLOATING – POINT:**

- SQR: bình ph ng ( $IN^2 = OUT$ ).
- SQRT: căn b c hai ( $IN = OUT$ ).
- LN: Hàm logarit ( $LN(IN) = OUT$ ).
- EXP: Hàm m ( $e^{IN} = OUT$ ).
- SIN: sine ( $\sin(IN) = OUT$ ).
- COS: Cosine ( $\cos(IN) = OUT$ ).
- TAN: Tangent ( $\tan(IN) = OUT$ ).
- ASIN: ngh ch o c a sine (arsine( $IN$ ) =  $OUT$ ,  $\sin(OUT) = IN$ ).
- ACOS: Ngh ch o c a cosine (arccos( $IN$ ) =  $OUT$ ,  $\cos(OUT) = IN$ ).
- ATAN: Ngh ch o c a tangent (arctan( $IN$ ) =  $OUT$ ,  $\tan(OUT) = IN$ ).
- FRAC: Phân s (Phân s m t ph n c a d u ch m ng  $IN = OUT$ ).
- EXPT: T ng s m ( $IN1^{IN2} = OUT$ ).

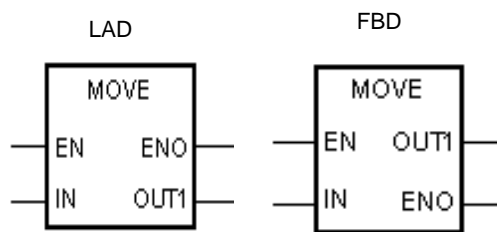
#### 10.6. **L nh d ch chuy n ô nh .**

Quy nh cho các ho t ng sao chép d li u:

- sao chép các ki u d li u BOOL, s d ng SET\_BF, RESET\_BF, R, S, ho c u ra cu n dây.

- sao chép các ki u d li u n, s d ng l nh MOVE.
- sao chép m t m ng c a m t ki u d li u c b n, s d ng MOVE\_BLK ho c UMOVE\_BLK.
- sao chép m t c u trúc, s d ng MOVE.
- sao chép m t chu i, s d ng S\_CONV.
- sao chép m t ký t n trong m t chu i, s d ng MOVE.
- Các l nh MOVE\_BLK và UMOVE\_BLK không c s d ng sao chép các m ng ho c c u trúc cho I,Q ho c b nh M

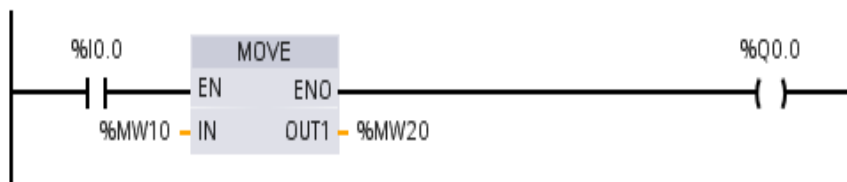
#### 10.6.1. MOV:



Hình 2.60. Mô t l nh

B ng 2.31: các thông s

Thông s	D li u	Mô t
IN	SINT, INT, DINT, USINT, UINT, UDINT, REAL, LREAL, BYTE, WORD, DWORD, CHAR, ARRAY, STRUCT, DTL, TIME	a ch ngu n
OUT	SINT, INT, DINT, USINT, UINT, UDINT, REAL, LREAL, BYTE, WORD, DWORD, CHAR, ARRAY, STRUCT, DTL, TIME	a ch n



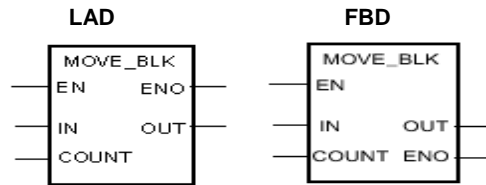
Hình 2.61. Mô t l nh

Mô t :



Khi ngõ vào cho phép EN lên 1, l nh s chuy n n i dung c a ô nh trong IN sang ô nh trong OUT.

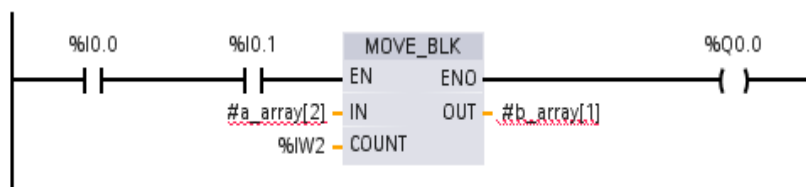
### 10.6.2. **MOVE\_BLK và UMOVE\_BLK:**



Hình 2.62. Mô t l nh

B ng 2.32: các thông s

Thông s	D li u	Mô t
IN	SINT, INT, DINT, USINT, UINT, UDINT, REAL, BYTE, WORD, DWORD.	a ch ngu n
COUNT	UINT	S l ng d li u c n di chuy n
OUT	SINT, INT, DINT, USINT, UINT, UDINT, REAL, BYTE, WORD, DWORD.	a ch n

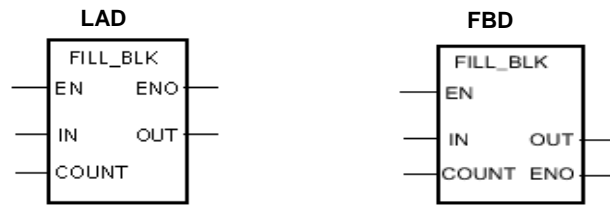


Hình 2.63. Mô t l nh

Mô t :

Khi có tín hi u ngõ vào cho phép, ch ng tr nh s chuy n COUNT n i dung có v trí b t u IN sang OUT. N u không có l i trong quá tr nh ho t ng ENO c t lên 1.

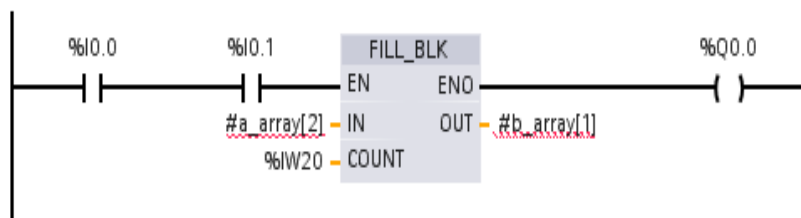
### 10.6.3. **FILL\_BLK và UFILL\_BLK:**



Hình 2.64. Mô t l nh

B ng 2.33: các thông s

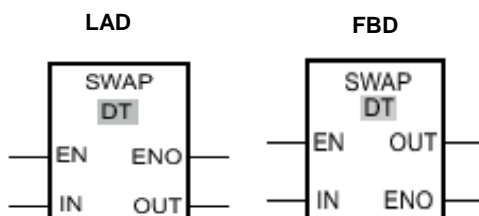
Thông s	D li u	Mô t
IN	SINT, INT, DINT, USINT, UINT, UDINT, REAL, BYTE, WORD, DWORD.	a ch ngu n
COUNT	USINT, UINT	S l ng d li u c n di chuy n
OUT	SINT, INT, DINT, USINT, UINT, UDINT, REAL, BYTE, WORD, DWORD.	a ch n



Mô t :

Khi có tín hi u ngõ vào cho phép, ch ng trình s chuy n COUNT n i dung có v trí b t u IN sang OUT. N u không có l i trong quá trình ho t ng ENO c t lên 1.

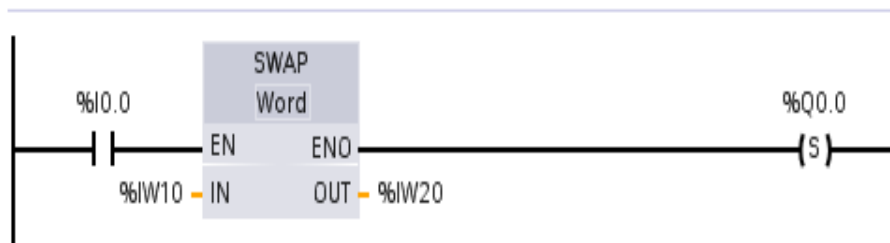
#### 10.6.4. SWAP (hoán i):



Hình 2.64. Mô t l nh

B ng 2.34: các thông s

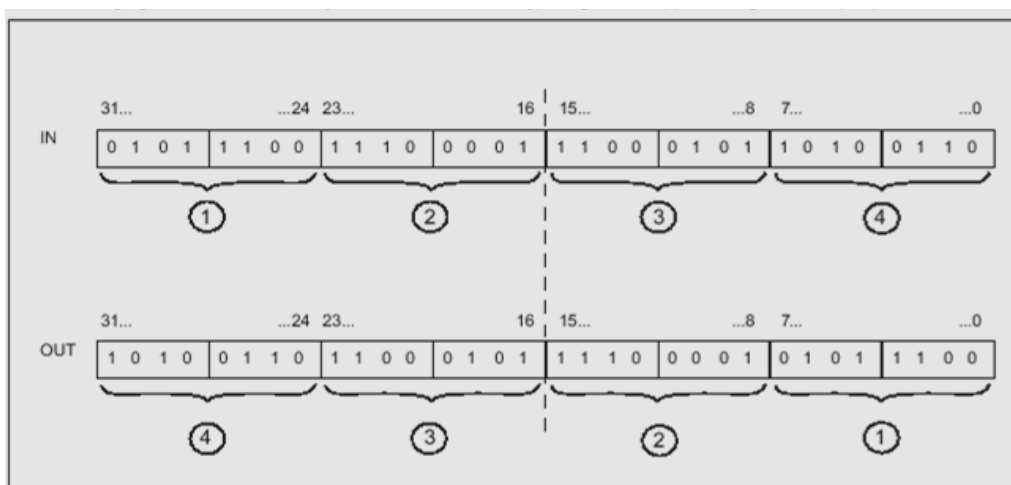
Thông s	Ki u d li u	Mô t
IN	WORD, DWORD	Byte d li u t.
OUT	WORD, DWORD	Byte d li u ra.



Hình 2.66. Mô t l nh

Mô t :

Khi có tín hi u ngõ vào cho phép, ch ng trình th c hi n vi c hoán i v trí các byte và l u tr trong OUT. N u không có l i trong quá trình th c hi n ENO c t lên 1.

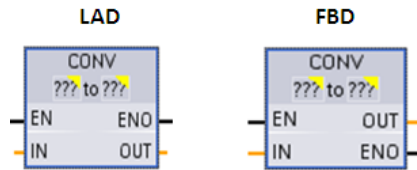


Hình 2.67. Mô t l nh

### 10.7. Nhóm l nh chuy n i:

**10.7.1. Hàm chuyển i:**

S d ng l nh CONVERT chuyển i m t ph n t d li u t m t lo i d li u này sang lo i d li u khác. Nh p vào bên d i tên h p và sau ó ch n các lo i d li u IN và OUT t danh sách th xu ng.



Hình 2.68. Mô t l nh

B ng 2.35: các thông s

Thông s	Lo i d li u	Mô t
IN	SINT, INT, DINT, USINT, UINT, UDINT, BYTE, WORD, DWORD, REAL, LREAL, BCD16, BCD32	Giá tr ngõ vào
OUT	SINT, INT, DINT, USINT, UINT, UDINT, BYTE, WORD, DWORD, REAL, LREAL, BCD16, BCD32	Giá tr c chuyển i

Mô t :

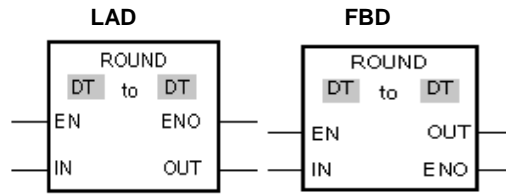
Khi ngõ vào cho phép EN lên 1, ch ng trình b t u th c hi n vi c chuyển i. K t qu c l u OUT, ENO c t lên 1.

B ng 2.36: i u ki n mã

Tr ng thái ENO	i u ki n	K t qu ngõ ra
1	Không có l i	K t qu h p l
0	IN là: + / - INF ho c + / - NAN	+ / - INF ho c + / - NAN
0	K t qu v t quá ph m vi h p l cho lo i d li u OUT	Ngõ ra c thi t l p l i

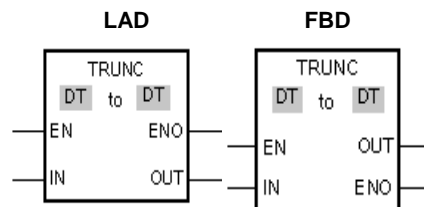
**10.7.2. Hàm ROUND và TRUNC:**

- ROUND: Làm tròn m t s th c ngõ vào và chuy n thành s nguyên (DINT) ngõ ra. N u s  $| \geq 0.5$  thì giá tr c làm tròn lên, ng c l i thì làm tròn xu ng.



Hình 2.67. Mô t l nh

- TRUNC: Làm tròn xu ng m t s th c ngõ vào và chuy n thành s nguyên (DINT) ngõ ra.



Hình 2.69. Mô t l nh

B ng 2.37: các thông s

Thông s	Kí u d li u	Mô t
IN	REAL, LREAL	Tham s ngõ vào
OUT	SINT, INT, DINT, USINT, UINT, UDINT, REAL, LREAL	Tham s c làm tròn ho c làm tròn xu ng

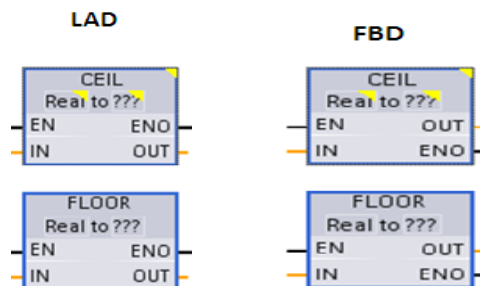
B ng 2.38: i u ki n mã

Tr ng thái ENO	i u ki n	K t qu OUT
1	Không có l i	K t qu h p l
0	IN là + / - INF ho c + / - NAN	+ / - INF ho c + / -

		NAN
--	--	-----

### 10.7.3. Hàm CEIL và FLOOR (Ceiling and Floor):

- CEIL: Chuy n i m t s th c sang s nguyên nh nh t l n h n ho c b ng v i s th c t .
- FLOOR: Chuy n i m t s th c sang s nguyên l n nh t nh h n ho c b ng v i s th c t .



Hình 2.70. Mô t l nh

B ng 2.39: các thông s

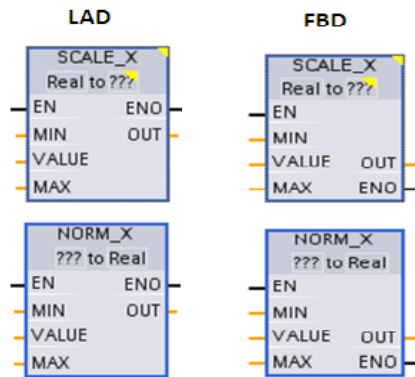
Thông s	Kí u d li u	Mô t
IN	REAL, LREAL	Tham s ngõ vào
OUT	SINT, INT, DINT, USINT, UINT, UDINT, REAL, LREAL LREAL	Ngõ ra ã c chuy n i

B ng 2.40: i u ki n mã

Tr ng thái ENO	i u ki n	K t qu OUT
1	Không có l i	K t qu h p l
0	IN là + / - INF ho c + / - NAN	+ / - INF ho c + / - NAN

### 10.7.4. Hàm SCALE và NORM (Scales and Normalze):

- SCALE\_X: quy mô hóa các d li u ngõ vào, k t qu c l u OUT
- NORM\_X: bình th ng hóa các d li u ngõ vào, k t qu c l u OUT.



Hình 2.71. Mô t l nh

B ng 2.41: các thông s

Thông s	Kí u d li u	Mô t
MIN	SINT, INT, DINT, USINT, UINT, UDINT, REAL	Giá tr ngõ vào
VALUE	SCALE_X: REAL NORM_X: SINT, INT, DINT, USINT, UINT, UDINT, REAL	Giá tr ngõ vào quy mô hay bình th ng hóa
MAX	SINT, INT, DINT, USINT, UINT, UDINT, REAL	Giá tr t i a
OUT	SCALE_X :SINT, INT, DINT, USINT, UINT, UDINT, REAL NORM_X: REAL	Ngõ ra ã c chuy n i

L u ý:

- Tham s VALUE trong l nh SCALE\_X c gi i h n trong ph m vi (0.0 <= value <= 1.0)

N u tham s VALUE nh h n 0.0 ho c l nh h n 1.0:

- Giá tr OUT là giá tr c a MIN ho c MAX sao cho phù h p v i ki u d li u ã ch n. ENO luôn úng trong tr ng h p này.
  - Trong tr ng h p này giá tr là giá tr trung gian gi a MIN và MAX. ENO luôn sai.
- Tham s VALUE trong l nh NORM\_X c gi i h n trong ph m vi (MIN <= VALUE <= MAX)
- N u giá tr VALUE nh h n MIN ho c l n h n MAX thì giá tr  $0.0 \leq \text{OUT} \leq 1.0$ . ENO luôn úng.

B ng 2.42: i u ki n mã

Tr ng thái ENO	i u ki n	K t qu
1	Không có l i	K t qu h p l
0	K t qu v t ngoài ph m vi c a ki u d li u trong OUT	K t qu trung gian
0	Tham s MAX <= MIN	SCALE_X:
0	Tham s VALUE = +/- INF ho c +/- NAN	VALUE c a ra OUT

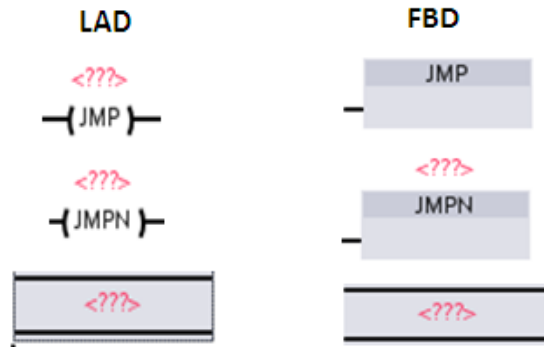
### 10.8. Các l nh i u khi n ch ng trình (program control):

#### 10.8.1. L nh nh y:

L nh nh y r nhánh ch ng trình n m t o n l nh c ánh d u b ng m t nh n. Khi m t l nh nh y c th c hi n, nh ng n x p luôn luôn có giá tr 1. Nh n dùng ánh d u v trí cho các l nh nh y.

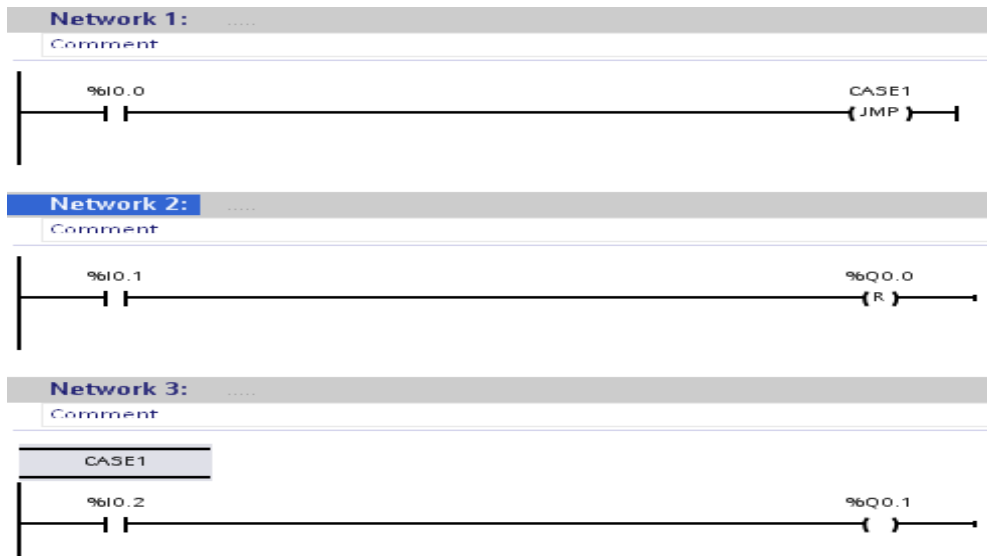
- JMP: N u có dòng i n qua m t cu n dây JMP (LAD), ho c n u u vào h p JMP là úng (FBD), thì ch ng trình s th c hi n nh y n m t nh n m i.
- JMPN: N u không có dòng i n qua m t cu n dây JMP (LAD), ho c n u u vào h p JMP là úng (FBD), thì ch ng trình s th c hi n nh y n m t nh n m i.
- LABEL: i m n nh n cho m t JMP ho c JMPN h ng d n nh y.





Hình 2.71. Mô t l nh

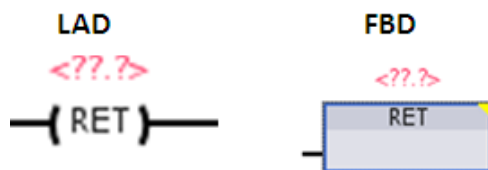
Ch ng trình ví d :



Hình 2.72. Mô t ví d

Khi I0.0 =1 ch ng trình s nh y n nh n CAS1. I0.4 =1 , Q4.1 c reset.

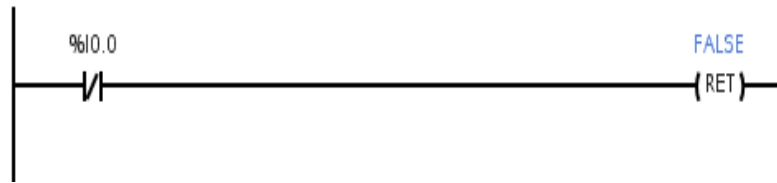
#### 10.8.2. L nh RETURN\_VALUE(RET):



Hình 2.73. Mô t l nh

\* Return\_value: tham s c a l nh RET

\* Ngõ vào: kí u d li u BOOL



Hình 2.74. Mô t l nh

Mô t :

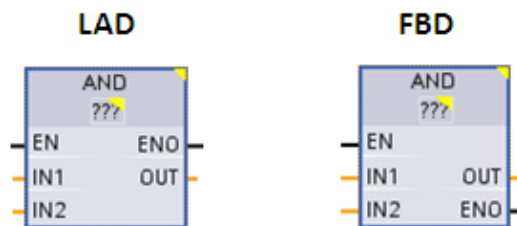
Khi có dòng i n qua cu n dây RET(LAD) ho c u vào h p RET là úng(FBD), thì ch ng trình th c hi n kh i hi n hành s k t thúc i m ó và d li u v t ra ngoài RET s không c th c thi.

N u kh i hi n hành là m t OB, các tham s “Return\_value” c b qua.

N u kh i hi n hành là m t FC ho c FB, giá tr c a các tham s “Return\_value” c thông qua tr l i g i là giá tr ENO c a h p g i.

### 10.9.Nhóm l nh toán Logic:

#### 10.9.1. AND, OR và XOR:



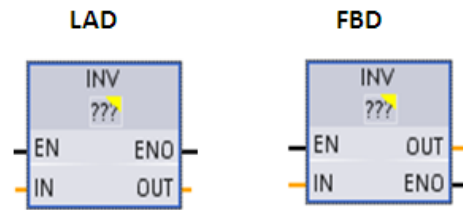
Hình 2.75. Mô t l nh

B ng 2.43: các thông s

Thông s	Kí u d li u	Mô t
IN1, IN2	BYTE, WORD, DWORD.	Logic ngõ vào
OUT	BYTE, WORD, DWORD.	Logic ngõ ra

L a ch n t p h p kí u d li u các thông s IN1, IN2, và OUT ph i cùng m t kí u d li u. Các bit t ng ng v i giá tr c a các thông s IN1 và IN2 c k t h p t o ra m t k t qu logic nh phân, t i tham s OUT. Trong tr ng h p này ENO luôn luôn là TRUE.

#### 10.9.2. L nh o (INVERT):



Hình 2.76. Mô t l nh

B ng 2.44: các thông s

Thông s	Ki u d li u	Mô t
IN	SINT, INT, DINT, USINT, UINT, UDINT, BYTE, WORD, DWORD.	Y u t d li u o ng c.
OUT	SINT, INT, DINT, USINT, UINT, UDINT, BYTE, WORD, DWORD.	Ngõ ra ã c o.



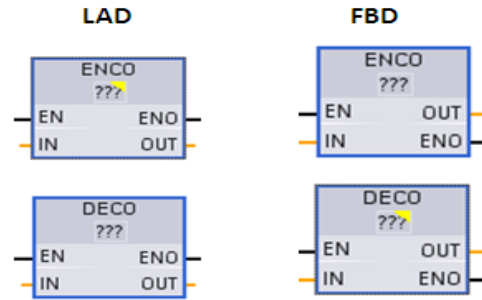
Hình 2.77. Mô t l nh

Mô t :

Khi có tín hi u ngõ vào cho phép, ch ng trình s th c hi n o giá tr ngõ vào IN, k t qu a ra OUT. ENO c t lên 1.

### 10.9.3. L nh mã hóa và gi i mã (ENCODE and DECODE):

- ENCO: Mã hóa m t m u bit cho m t s nh phân.
- DECO: Gi i mã m t s nh phân cho m t m u bit.



Hình 2.78. Mô t l nh

B ng 2.45: các thông s

Thông s	Ki u d li u	Mô t
IN	ENCO: BYTE, WORD, DWORD. DECO: UNIT.	ENCO: Bit m u mã hóa. DECO: Giá tr gi i mã.
OUT	ENCO: INT. DECO: BYTE, WORD, WORD.	ENCO: giá tr ã hóa mã. DECO: Bit m u ã gi i mã

Mô t :

- ENCO: H ng d n mã hóa tham s IN sang s nh phân t ng ng v i v trí c a các bit quan tr ng c t IN và tr v k t qu OUT. N u tham s IN là 00000001 ho c 00000000, sau ó giá tr 0 c gán cho OUT. N u giá tr c a tham s IN là 00000000, ENO là sai (FALSE).
- DECO: H ng d n gi i mã m t s nh phân sang tham s IN, b ng cách thi t l p v trí bit t ng ng trong tham s OUT là 1 (t t c các bit c t 0). ENO luôn luôn úng (TRUE). N u giá tr c a tham s IN v t ra ngoài ph m vi cho phép, m t module ho t ng gi i nén các bit bên d i:

Ph m vi c a tham s IN (DECO):

- 3 bit IN (giá tr 0-7) c s d ng thi t l p v trí 1 bit trong m t byte OUT.
- 4 bit IN (giá tr 0-15) c s d ng thi t l p v trí 1 bit trong m t t OUT.
- 5 bit IN (giá tr 0-31) c s d ng thi t l p v trí 1 bit trong m t t kép OUT.

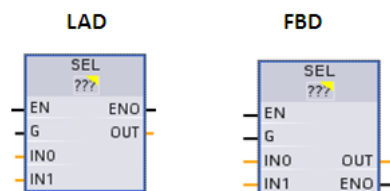
B ng 2.46: i u ki n mã cho ENCO

DECO IN value		DECO OUT value(Decode single bit position)
		BYTE OUT (8 bits):
Min.IN	0	00000001
Max.IN	7	10000000
		WORD OUT (16 bits):
Min.IN	0	0000000000000001
Max.IN	15	1000000000000000
		DWORD OUT (32 bits):
Min.IN	0	00000000000000000000000000000001
Max.IN	31	10000000000000000000000000000000

Tr ng thái ENO	i u ki n	K t qu (OUT)
1	Không có l i	S bit h p l
0	Ngõ vào là 0	OUT c t là 0

**10.9.4. SEL:**

Gán m t trong hai giá tr tham s u vào cho tham s OUT, tùy thu c vào giá tr c a tham s G.

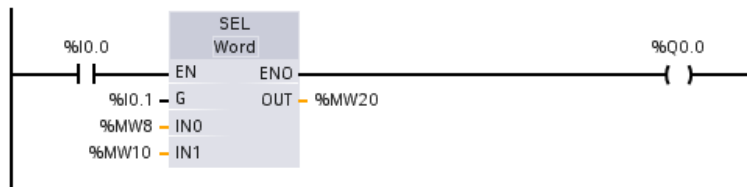


Hình 2.79. Mô t l nh

B ng 2.47: các thông s

Thông s	Kí u d l i u	Mô t
---------	--------------	------

G	BOOL	FALSE: ch n IN0 TRUE: ch n IN1
IN0, IN1	SINT, INT, DINT, USINT, UINT, UDINT, REAL, BYTE, WORD, DWORD, TIME, CHAR	Ngõ vào
OUT	SINT, INT, DINT, USINT, UINT, UDINT, REAL, BYTE, WORD, DWORD, TIME, CHAR	Ngõ ra



Hình 2.80. Mô t l nh

Khi ngõ vào cho phép EN lên 1, ch ng trình th c hi n vi c ch n l a giá tr . N u G là TRUE thì IN0 c gán cho OUT ng c l i thì gán IN1 cho OUT. ENO luôn luôn TRUE trong tr ng h p này.

#### 10.9.5. MUX:

Gán m t trong nhi u giá tr c a tham s u vào cho tham s OUT, tùy thu c vào giá tr c a tham s K. N u giá tr c a tham s K v t ngoài ph m vi h p l , OUT c gán m t giá tr khác.

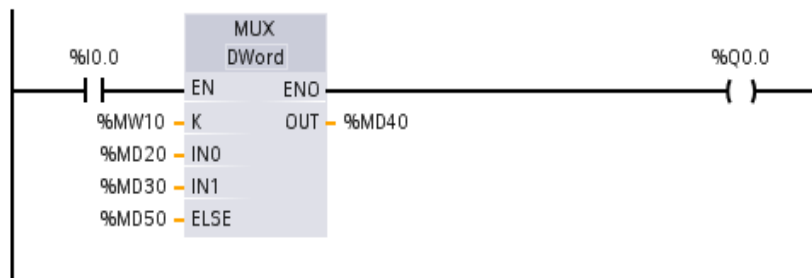


Hình 2.81. Mô t l nh

B ng 2.48: các thông s

Thông s	Ki u d li u	Mô t
K	UINT	<ul style="list-style-type: none"> <li>0: ch n IN0</li> </ul>

		<ul style="list-style-type: none"> <li>• 1: ch n IN1</li> <li>• .....</li> </ul>
IN0, IN1...	SINT, INT, DINT, USINT, UINT, UDINT, REAL, BYTE, WORD, DWORD, TIME, CHAR	Ngõ vào
ELSE	SINT, INT, DINT, USINT, UINT, UDINT, REAL, BYTE, WORD, DWORD, TIME, CHAR	Giá tr thay th (tùy ch n)
OUT	SINT, INT, DINT, USINT, UINT, UDINT, REAL, BYTE, WORD, DWORD, TIME, CHAR	Ngõ ra



Hình 2.82. Mô t l nh

Khi ngõ vào cho phép EN lên 1, ch ng trình th c hi n vi c ch n l a giá tr . N u K là TRUE thì IN0 c gán cho OUT, n u K là FALSE thì gán IN1 cho OUT. N u K ngoài ph m vi h p l thì gán ELSE cho OUT.  
 ENO = 1 n u ch ng trình không có l i.

B ng 2.49: i u ki n mã

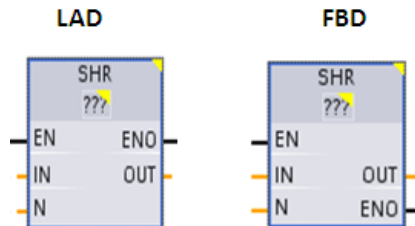
Tr ng thái ENO	i u ki n	K t qu (OUT)
1	Không có l i	Giá tr IN c gán cho OUT
0	$K \geq IN$	<ul style="list-style-type: none"> <li>• Không cung c p s khác: Out không i</li> <li>• Cung c p s khác: Out c gán m t s khác.</li> </ul>

### 10.10. L nh d ch và quay (Shift and Rotate):

#### 10.10.1. L nh d ch (Shift):

S d ng l nh SHIFT d ch chuy n v trí bit c a tham s IN, ph thu c vào tham s N. K t qu c a ra OUT. Tham s N ch nh s l ng v trí bit d ch chuy n.

- SHR: l nh d ch ph i.
- SHL: l nh d ch trái.



Hình 2.83. Mô t l nh

B ng 2.50: các thông s

Thông s	Ki u d li u	Mô t
IN	BYTE, WORD, DWORD	Bit m u dùng d ch
N	UNIT	S v trí bit c n d ch
OUT	BYTE, WORD, DWORD	Bit m u sau khi d ch

Mô t :

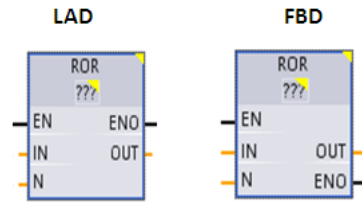
- $N=0$ , không có s thay i x y ra và giá tr IN c gán cho OUT.
- 0 c d ch vào v trí các bit tr ng.
- N u s l ng v trí d ch (N) v t quá s l ng các bit cho trong b ng (8 bit cho ki u d li u BYTE, 16 cho WORD và 32 cho DWORD), sau ó t t c các giá tr bit ban u c a ra ngoài và thay th b ng s 0 (0 c gán cho OUT).
- Eno luôn luôn TRUE cho các ho t ng d ch.

#### 10.10.2. L nh quay (Rotate):

Dùng thay i luân phiên các bit c a tham s IN. K t qu a ra OUT. Tham s N xác nh s l ng v trí bit quay.

- ROL: l nh quay trái.
- ROR: l nh quay ph i.





Hình 2.84. Mô t l nh

B ng 2.51: các thông s

Thông s	Ki u d li u	Mô t
IN	BYTE, WORD, DWORD	Bit m u dùng quay
N	UNIT	S v trí bit c n quay
OUT	BYTE, WORD, DWORD	Bit m u sau khi quay

Mô

t :

- i v i  $N = 0$ , không x y ra s thay i và giá tr IN c gán cho Out.
- Bit d li u luân phiên trong m t m t c a giá tr m c tiêu có th luân phiên vào m t khác c a giá tr m c tiêu, vì v y không có giá tr bit ban u b m t.
- N u s l ng v trí quay (N) v t quá s l ng các bit cho trong b ng(8 bit cho ki u d li u BYTE, 16 cho WORD và 32 cho DWORD), l nh quay v n th c hi n bình th ng.
- Eno luôn luôn TRUE trong m i ho t ng quay.

## B. CÁC L NH M R NG:

### 10.11. M t s l nh m r ng:

#### 10.11.1. ng h và l ch:

##### 10.11.1.1. Ngày và th i gian:

S d ng l n l ch cho ch ng trình và tính toán th i gian.

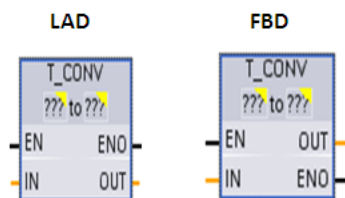
- T\_CONV: Chuy n i các ki u d li u c a giá tr TIME (TIME - DINT ho c DINT - TIME).
- T\_ADD: C ng giá tr TIME và DTL (TIME + TIME = TIME ho c DTL + TIME = DTL).

- T\_SUB: Tr giá tr TIME và giá tr DTL( $TIME - TIME = TIME$  ho c  $DTL - TIME = DTL$ ).
- T\_DIFF: Cung s khác bi t gi a hai giá tr DTL nh là giá tr TIME ( $DTL - DTL = TIME$ ).

B ng 2.52: các ki u d li u

Ki u d li u	Size (bits)	Ph m vi h p l
TIME	32	
C u trúc d li u DTL		
Year: UINT	16	1970 - 2554
Month: USINT	8	1 -12
Day: USINT	8	1 – 31
Weekday: USINT	8	1 = Sunday – 7 = Saturday
Hour: USINT	8	0 – 23
Minute: USINT	8	0 – 59
Second:USINT	8	0 – 59
Nanosecond:UDINT	32	0 – 999,999,999

#### 10.11.1.1.1. T\_CONV:



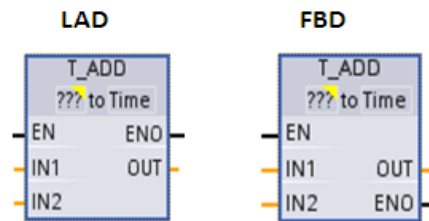
Hình 2.85. Mô t l nh

B ng 2.53: các thông s

Thông s	Ki u d li u	Mô t
IN	DINT, TIME	Giá tr ngõ vào
OUT	DINT, TIME	Giá tr ã chuy n i

T\_CONV (Time convert): Dùng chuy n i m t ki u d li u TIME sang DINT, ho c ng c l i.

#### 10.11.1.1.2. T\_ADD:



Hình 2.86. Mô t l nh

B ng 2.54: các thông s

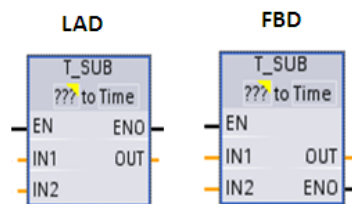
Thông s	Ki u d li u	Mô t
IN1	DTL, TIME	Giá tr DTL ho c TIME
IN2	TIME	Giá tr TIME thêm vào
OUT	DTL, TIME	DTL ho c TIME t ng h p

T\_ADD (Time add): thêm vào giá tr u vào IN1(DTL ho c TIME) giá tr IN2 (TIME). Tham s OUT cung c p k t qu có th là DTL ho c TIME. Hai giá tr có th cùng t n t i:

$$\text{TIME} + \text{TIME} = \text{TIME}$$

$$\text{DTL} + \text{TIME} = \text{DTL}$$

#### 10.11.1.1.3. T\_SUB:



Hình 2.87. Mô t l nh

B ng 2.55: các thông s

Thông s	Ki u d li u	Mô t
IN1	DTL, TIME	Giá tr DTL ho c TIME
IN2	TIME	Giá tr TIME tr
OUT	DTL, TIME	DTL ho c TIME khác bi t

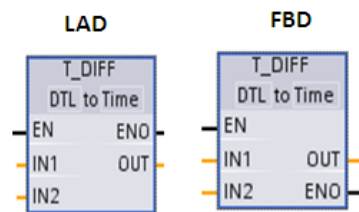
T\_SUB (Time Subtract): Tr giá tr IN2 (TIME) cho IN1(DTL ho c TIME).

Tham s OUT cung c p giá tr khác bi t nh là m t DTL ho c TIME. Hai ki u d li u có th ho t ng là:

$$\text{TIME} - \text{TIME} = \text{TIME}$$

$$\text{DTL} - \text{TIME} = \text{DTL}$$

#### 10.11.1.1.4. T\_DIFF:



Hình 2.88. Mô t l nh

B ng 2.56: các thông s

Thông s	Ki u d li u	Mô t
IN1	DTL	Giá tr DTL
IN2	DTL	Giá tr DTL tr
OUT	TIME	TIME m i

T\_DIFF (Time

Difference): tr giá tr IN2 (DTL) cho IN1 (DTL). K t qu gán cho OUT. Tham s OUT cung c p m t giá tr khác bi t là giá tr TIME.

$$\text{DTL} - \text{DTL} = \text{TIME}$$

i u ki n mã:

Eno = 1: không có l i x y ra

Eno = 0 và OUT = 0: có l i do

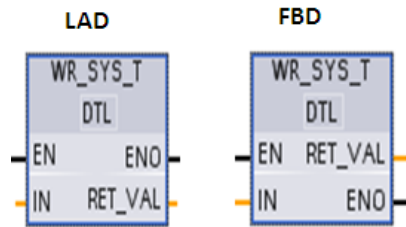
- Giá tr DTL không h p l
- Giá tr TIME không h p l

#### 10.11.1.2. Clock:

##### 10.11.1.2.1. WR\_SYS\_T (Write System Time):

Thi t l p b th i gian c a h th ng PLC v i giá tr DTL c a tham s IN.

Giá tr th i gian không bao g m múi gi t i a ph ng ho c ch ti t ki m th i gian.



Hình 2.89. Mô t l nh

B ng 2.57: các thông s

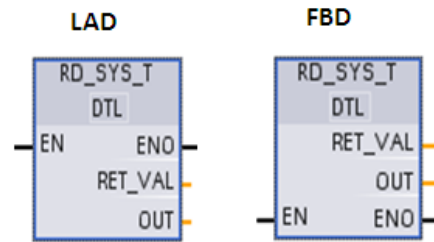
Thông s	Lo i thông s	Ki u d li u	Mô t
IN	IN	DTL	Th i gian c thi t l p trong ng h c a h th ng PLC
RET_VAL	OUT	INT	i u ki n thi hành l nh

Tham s RET\_VAL:

L i l nh (W#16#....)	i u ki n
0000	Không có l i
8081	N m không h p l
8082	Tháng không h p l
8083	Ngày không h p l
8084	Thông tin gi không h p l
8085	Thông tin phút không h p l
8086	Thông tin giây không h p l
8087	Thông tin Nano giây không h p l
80B0	ng h th i gian th c không thành công

**10.11.1.2.2. RD\_SYS\_T (Read System Time):**

c th i gian th c t h th ng c a PLC. Các giá tr th i gian không bao g m múi gi t i a ph ng ho c ch t i t ki m th i gian.



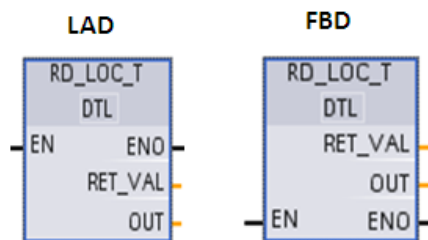
Hình 2.90. Mô t l nh

B ng 2.58: các thông s

Thông s	Lo i thông s	Ki u d li u	Mô t
RET_VAL	OUT	INT	i u ki n thi hành l nh
OUT	OUT	DTL	Th i gian th c c a h th ng PLC.

Tham s RET\_VAL:

L i l nh(W#16#...)	i u ki n
0000	Không có l i
8222	K t qu v t ngoài ph m vi cho phép.
8223	K t qu không c l u v i ki u d li u quy nh.

**10.11.1.2.3. RD\_LOC\_T (Read Local time):**

Hình 2.91. Mô t l nh

B ng 2.59: các thông s

Thông s	Lo i thông s	Ki u d li u	Mô t
RET_VAL	OUT	INT	i u ki n thi hành l nh

OUT	OUT	DTL	Gi a ph ng
-----	-----	-----	------------

Mô t :

RD\_LOC\_T(Read Local time): cung c p th i gian a ph ng cho PLC nh là lo i d li u DTL.

- Th i gian a ph ng c tính b ng cách s d ng hi u s múi gi và th i gian ti t ki m ánh sáng có trong ng h c a CPU.
- Th i gian ti t ki m ánh sáng xác nh c u hình các tháng, tu n, ngày và gi .
- C u hình th i gian tiêu chu n c ng quy nh các tháng, tu n, ngày và gi .
- Các múi gi luôn luôn áp d ng cho th i gian c a h th ng. Th i gian ti t ki m ánh sáng ch áp d ng khi ch ti t ki m th i gian có hi u l c.

i u ki n mã:

Eno = 1 ngh a là không có l i x y ra. ENO = 0 có m t l i th c thi x y ra và m t l nh i u ki n c cung c p ngõ ra RET\_VAL.

Tham s RET\_VAL:

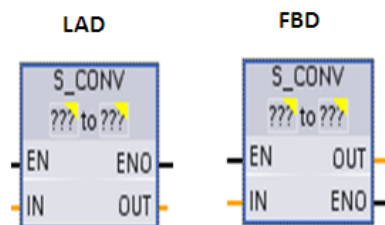
L i l nh(W#16#...)	i u ki n
0000	Không có l i
8080	Không c c th i gian a ph ng

### 10.11.2. **STRING + CHAR:**

#### 10.11.2.1. **Nhóm l nh chuy n i chu i**

##### 10.11.2.1.1. **S\_CONV:**

##### 10.11.2.1.1.1. **S\_CONV: chuy n i t chu i sang s .**



Hình 2.92. Mô t l nh

B ng 2.60: các thông s

Thông s	Ki u d li u	Mô t
IN	STRING	Chu i ký t nh p vào
OUT	STRING, SINT, INT, DINT, USINT, UINT, UDINT, REAL.	K t qu giá tr s

Mô t :

Chuy n i các tham s chu i IN b t u b ng ký t u tiên và ti p t c cho n k t thúc c a m t chu i, ho c cho n khi ký t u tiên g p ph i không ph i là ký t “0 – 9”, “+”, “-”, ho c “.”. Giá tr k t qu c cung c p ngõ ra OUT, sau ó tham s OUT c t v 0 và ENO là FALSE. N u không, tham s OUT ch a m t giá tr h p l và ENO là TRUE.

Quy t c nh d ng chu i nh p vào:

- N u m t i m th p phân nh p c s d ng trong chu i IN, ph i s d ng ký t “.”.
- Ký t “,”, c s d ng nh là d u phân cách hàng ngàn phía bên trái c a i m th p phân là c phép và b b qua.
- Không gian hàng u c b qua.
- Ch i m c nh là c h tr . Các ký t “e” và “E” không c công nh n là ký t s m .

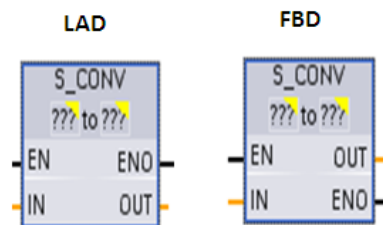
B ng 2.61: các thông s Thí d

Chu i IN	Ki u d li u OUT	Giá tr OUT	ENO
“123”	INT / DINT	123	TRUE
“-00456”		-456	
“123.45”		123	
“+2345”		2345	
“00123AB”		123	
“123”	REAL	123.0	



"123.45"		123.45	
"1.23e-4"		1.23	
"1.23E-4"		1.23	
"12,345.67"		12345.67	
"3.4e39"		3.4	
"-3.4e39"		-3.4	
"1.17549e-38"		1.1749	
"12345"	SINT	0	FALSE
"A123"	N / A	0	
""		0	
"++123"		0	
"+-123"		0	

#### 10.11.2.1.1.2. S\_CONV: chuy n i t s sang chu i.



Hình 2.93. Mô t l nh

B ng 2.62: các thông s

Thông s	Ki u d li u	Mô t
IN	STRING, SINT, INT, DINT, USINT, UINT, UDINT, REAL.	Giá tr s nh p vào
OUT	STRING	K t qu chu i ký t

Mô t :

Giá tr s nguyên, s nguyên không d u ho c d u ch m ng IN c chuy n thành chu i ký t t ng ng OUT. Các tham s OUT ph i c tham kh o chu i h p l tr c khi c th c thi. M t chu i giá tr bao g m

chi u dài t i a c a byte u tiên, dài chu i ký t hi n hành trong byte th hai và chu i hi n hành trong byte k ti p. Chuy n i chu i thay th các ký t trong chuy n OUT b t u b ng ký t u tiên và dài byte hi n hành c a chu i OUT. Chi u dài t i a byte c a chu i OUT là không thay i. Bao nhiêu chu i c thay th ph thu c vào ki u d li u c a tham s IN và giá tr s . S l ng ký t thay th ph i n m trong chi u dài chu i c a tham s OUT. Chi u dài chu i t i a (byte u tiên) c a chu i OUT có th c l nh nh o c b ng s l ng t i a c a chu i chuy n i d ki n.

B ng 2.63: quy nh dài chu i ký t i a cho t ng ki u d li u

Ki u d li u IN	S l ng t i a c a ký t c chuy n i trong OUT.	Ví d	T ng chi u dài chu i bao g m c chi u dài t i a và byte hi n hành.
USINT	3	255	5
SINT	4	-128	6
UINT	5	65535	7
INT	6	-32768	8
UDINT	10	4294967295	12
DINT	11	-2147483648	13

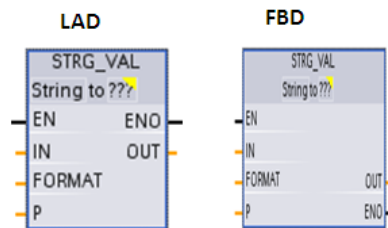
Quy t c nh d ng chu i ngõ ra:

- Giá tr v n b n t tham s OUT không c s d ng ký t “+” hàng u.
- i m i di n c nh c s d ng (không có ký t s m ).
- Ký t “.” c s d ng i di n cho các i m th p phân khi tham s IN là ki u d li u REAL.

B ng 2.64: các thông s thí d

Giá tr IN	Ki u d li u IN	Chu i OUT	ENO
123	UINT	“123”	TRUE
0	UINT	“0”	
12345678	UDINT	“12345678”	

-INF	REAL	“INF”	FALSE
+INF	REAL	“INF”	
NAN	REAL	“NAN”	

**10.11.2.1.2. STRG\_VAL:**

Hình 2.94. Mô t l nh

B ng 2.65: các thông s

Thông s	Lo i thông s	Kì u d li u	Mô t
IN	IN	STRING	Các chu i ký t ASCII chuy n i
FORMAT	IN	WORD	Tùy ch n nh d ng ngõ ra
P	IN_OUT	UINT	IN: ch s ký t u tiên chuy n i (ký t u tiên = 1) OUT: ch s ký t ti p theo sau khi chuy n i k t thúc
OUT	OUT	SINT, INT, DINT, USINT, UINT, UDINT, REAL	Giá tr s ã chuy n i.

Mô t :

Chuy n i m t ký t s cho s nguyên t ng ng ho c i m i di n n i. Chuy n i b t u trong chu i ký t IN t i P và ti p t c cho n cu i chu i, ho c cho n khi ký t u tiên g p ph i không ph i là “+”, “-“, “;”, “.”, “e”, ho c “0 - 9”. K t qu c t t i v trí quy nh t i tham s OUT. Tham s P c ng quay tr l i nh là m t s b xung trong chu i g c t i v trí mà vi c chuy n i ch m d t. D li u STRING ph i c kh i t o tr c khi th c hi n nh là m t chu i giá tr trong b nh .

Tham s STRG\_VAL FORMAT:

Tham s FORMAT cho STRG\_VAL c nh ngh a d i ây. Các bit không s d ng c t v 0:

Bit 16							Bit 8	Bit 7							Bit 0
0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	f r

f = Ký hi u nh d ng

1 = ký hi u hàm m

0 = ký hi u i m c nh

r = nh d ng i m th p phân

1 = “,” (ký t d u ph y)

0 = “.” (ký t d u ch m)

B ng 2.66: Tham s FORMAT cho STRG\_VAL

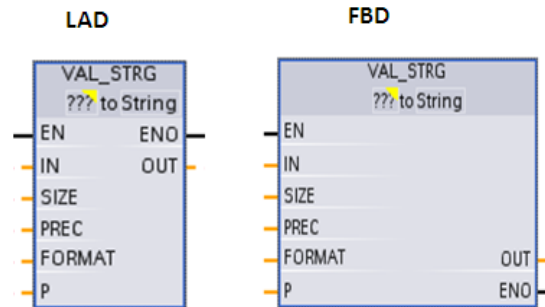
FORMAT (W#16#)	Ký hi u nh d ng	i m th p phân i di n
0000(m c nh)	i m c nh	“ ” .
0001		“ ” ,
0002	S m	“ ” .
0003		“ ” ,
0004 to FFFF	Giá tr không h p pháp	

Quy nh cho chuy n i STRG\_VAL:

- N u ký t d u ch m “.” c s d ng cho i m th p phân, thì d u ph y “,” bên trái c a d u th p phân c hi u là ký t phân cách hàng ngàn. Các ký t d u ph y c ch p nh n và c b qua.
- N u ký t d u ph y “,” c s d ng cho i m th p phân, thì d u ch m “.” bên trái c a d u th p phân c hi u là ký t phân cách hàng ngàn. Các ký t d u ch m c ch p nh n và c b qua.
- Không gian hàng u c b qua.

B ng 2.67: các thông s thí d

Chu i IN	FORMAT (W#16#...)	Ki u d li u OUT	Giá tr OUT	ENO
“123”	0000	INT / DINT	123	TRUE
“-00456”	0000		-456	
“123.45”	0000		123	
“+2345”	0000		2345	
“00123AB”	0000		123	
“123”	000	REAL	123.0	
“123.45”	0000		123.45	
“1.23e-4”	0000		1.23	
“1.23E-4”	0000		1.23	
“1.23E-4”	0002		1.23E-4	
“12,345.67”	0000		12345.67	
“12,345.67”	0001		12.345	
“3.4e39”	0002		+INF	
“-3.4e39”	0002		-INF	
“1.17549e-38”	0002		0.0	
“12345”	N / A	SINT	0	FALSE
“A123”	N / A	N / A	0	
“”	N / A		0	
“++123”	N / A		0	
“+-123”	N / A		0	

**10.11.2.1.3. VAL\_STRG:**

Hình 2.95. Mô t l nh

B ng 2.68: các thông s

Thông s	Lo i thông s	Ki u d li u	Mô t
IN	IN	SINT, INT, DINT, USINT, UINT, UDINT, REAL	Gía tr chuy n i
SIZE	IN	USINT	S ký t c ghi vào chu i OUT
PREC	IN	USINT	chính xác ho c kích th c. không bao g m s l ng các i m th p phân
FORMAT	IN	WORD	Tùy ch n nh d ng ngõ ra
P	IN_OUT	UINT	IN: Ch s cho chu i ký t OUT: u tiên ph i c thay th (ký t u = 1) OUT: Ch s chu i ký t OUT ti p theo sau khi thay th
OUT	OUT	STRING	Chu i ã chuy n i

Mô t :

Chuy n i m t s nguyên, s nguyên không d u ho c d u ch m ng thành các ký t t ng ng v i chu i i di n. Giá tr c i di n b i tham s IN chuy n i thành m t chu i tham chi u b i tham s OUT. Các tham s OUT ph i là m t chu i h p l tr c khi l nh chuy n i c th c hi n. Chu i ký s thay th các ký t trong OUT chu i b t u t ký t bù p s P v i s ký t c quy nh b i tham s SIZE. S l ng ký t trong SIZE ph i n m trong dài chu i OUT k t v trí ký t P.

Thông s PREC quy nh c th chính xác s l ng ch s cho các ph n phân o n trong chu i. N u giá tr tham s IN là s nguyên, thì PREC quy nh c th v trí c a i m th p phân. Ví d : n u giá tr d li u là 123 và PREC = 1, thì k t qu PREC là "12,3". H tr t i a chính xác cho ki u d li u REAL là 7 ch s .

N u tham s P l n h n kích th c hi n t i c a chu i OUT, sau ó các không gian c thêm vào, lên v trí c a P, và k t qu c n i vào cu i c a chu i. chuy n i k t thúc n u chu i OUT t c chi u dài t i a.

Tham s VAL\_STRG FORMAT:

Tham s FORMAT cho VAL\_ STRG c nh ngh a d i ây. Các bit không s d ng c t v 0:

Bit 16							Bit 8	Bit 7							Bit 0
0	0	0	0	0	0	0	0	0	0	0	0	0	s	f	r

s = s ký t nh p vào.

1 = s d ng ký t "+" và "-"

0 = s d ng ký t "-"

f = ký hi u nh d ng

1 = ký hi u hàm m

0 = ký hi u i m c nh

r = nh d ng i m th p phân

1 = “,”

0 = “.”

B ng 2.69: Tham s FORMAT cho VAL\_ STRG

FORMAT(W#16#)	S ký t nh p	Ký hi u nh d ng	i m th p phân i di n
0000	Ch “-”	i m c nh	“ ” .
0001			“ ” ,
0002		Hàm m	“ ” .
0003			“ ” ,
0004	“+” và “-”	i m c nh	“ ” .
0005			“ ” ,
0006		Hàm m	“ ” .
0007			“ ” ,
0008 to FFFF	Giá tr không h p l		

Quy t c nh d ng chu i tham s OUT:

- Ký t hàng u c a không gian c thêm vào m t ph n t n cùng bên trái c a chu i khi chuy n i chu i nh h n kích th c quy nh.
- Khi tham s FORMAT nh p vào bit FALSE, không ánh d u và ký k t các giá tr d li u s nguyên c ghi vào b m ngõ ra mà không có ký t “+” u hàng. Ký t “-” c s d ng n u c yêu c u.

<leading spaces><digits without zeroes>’.<PREC digits>

- Khi bit nh p vào là TRUE, không ánh d u ho c ký k t các ki u d li u s nguyên c ghi vào b m ngõ ra luôn luôn v i m t ký t u hàng.

<leading spaces><sign><digits without zeroes>’.<PREC digits>

- Khi FORMAT c thi t l p ký hi u là hàm m . Giá tr d li u s th c c ghi vào b m ngõ ra nh :



<leading spaces><sign><digit>'.<PREC digits>'E'<sign><digits without leading zero>

- Khi FORMAT c thi t l p ký hi u là i m c nh, s nguyên, unsigned integer, và giá tr lo i d li u s th c vào b m ngõ ra nh :

<leading spaces><sign><digits without leading zeroes>'.<PREC digits>

- S 0 hàng u bên trái c a i m th p phân(ngo i tr ch s li n k i m th p phân) là b ch n l i.
- Các giá tr bên ph i c a i m th p phân c làm tròn phù h p v i s l ng các ch s bên ph i c a i m th p phân c ch nh b i các tham s PREC.
- Kích th c c a chu i ngõ ra t i thi u là 3 byte nhi u h n s l ng ch s bên ph i c a i m th p phân.

i u ki n mã:

Khi g p ph i l i trong ho t ng chuy n i thì:

- Eno c t v 0
- OUT c t v 0 ho c không thay i.

B ng 2.70: i u ki n mã

Tr ng thái ENO	Mô t
1	Không có l i
0	Không c phép ho c tham s không h p l ; ví d truy c p ên m t DB không t n t i
0	Chu i không h p pháp khi giá tr l n nh t c a chu i là 0 -255
0	Chu i không h p pháp khi chu i hi n hành l n h n chi u dài t i a cho phép
0	S l ng giá tr chuy n i quá l n cho ki u d li u OUT ã quy nh.
0	Kích th c t i a c a tham s chu i OUT ph i l n ch p nh n các ký t c quy nh b i SIZE, b t u t v trí tham s P

0	P không úng khi giá tr P = 0 ho c P l n h n chi u dài chu i hi n t i.
0	Tham s SIZE ph i l n h n tham s PREC.

## B ng 2.71:Thí d :

Các thí d d a trên m t chu i OUT kh i t o nh sau:

“current temp = xxxxxxxx C”; v i x là các ký t i di n cho các ký t không gian phân b cho các giá tr chuy n i.

Giá tr IN	Kí u d li u	P	SIZE	FORMAT (W#16#..)	PREC	Chu i OUT	ENO
123	UINT	16	10	0000	0	Current Temp = xxxx123 C	TRUE
0	UINT	16	10	0000	2	Current Temp = xxxx0.00 C	
12345678	UDINT	16	10	0000	3	Current Temp = xxxx12345.678 C	
12345678	UDINT	16	10	0001	3	Current Temp = xxxx12345,678 C	
123	INT	16	10	0004	0	Current Temp = xxxx+123 C	
-123	INT	16	10	0004	0	Current Temp = xxxx-123 C	
-0.00123	REAL	16	10	0004	4	Current Temp = xxxx-0.0012 C	
-0.00123	REAL	16	10	0006	4	Current Temp = -1.2300E-3 C	
-INF	REAL	16	10	N / A	4	Current Temp = xxxx-INF C	FALSE
+INF	REAL	16	10	N / A	4	Current Temp = xxxx+INF C	
NAN	REAL	16	10	N / A	4	Current Temp = xxxxNAN C	
12345678	UDINT	16	6	N / A	3	Current Temp = xxxx C	

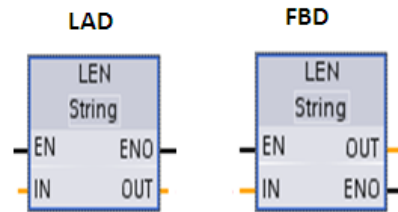
X: kho ng tr ng

-/+INF: âm/d ng vô h n

NAN: ho t ng toán không h p l

### 10.11.2.2. Nhóm l nh ho t ng chu i:

➤ LEN



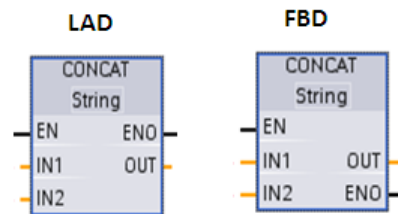
Hình 2.96. Mô t l nh

B ng 2.72: Các thông s

Thông s	Lo i thông s	Ki u d li u	Mô t
IN	IN	STRING	Chu i nh p vào
OUT	OUT	USINT	S ký t h p l c a chu i IN

o chi u dài c a chu i hi n t i t i ngõ ra OUT. ENO luôn luôn TRUE trong tr ng h p này.

➤ CONCAT



Hình 2.97. Mô t l nh

B ng 2.73: Các thông s

Thông s	Lo i thông s	Ki u d li u	Mô t
IN1	IN	STRING	Chu i nh p vào th 1
IN2	IN	STRING	Chu i nh p vào th 2
OUT	OUT	STRING	Ghép (chuoiox1 + chu i 2)

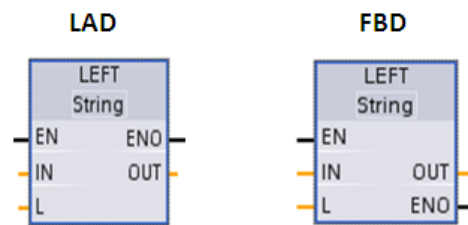
Ghép hai chu i ngõ vào thành m t chu i m i, k t qu gán cho OUT. Sau khi ghép chu i 1 bên trái và chu i 2 bên ph i. n u chu i k t h p dài h n chi u dài t i a, chu i k t qu c g i i h n chi u dài t i a và ENO c t v 0.

B ng 2.74: i u ki n mã ENO

ENO	i u ki n	OUT
-----	----------	-----

1	Không phát hi n l i	Ký t h p l
0	Chu i không h p l	Chi u dài hi n t i c t xu ng 0
	Chi u dài c a IN1, IN2 và OUT không h p l	
	Chi u dài c a IN1, IN2 và OUT là 0 ho c 255	
	K t qu sau khi ghép chu i l n h n so v i dài t i a c a OUT	K t qu là chuooic ký t c sao chép cho n khi t chi u dài t i a c a OUT.

## ➤ LEFT



Hình 2.98. Mô t l nh

B ng 2.75: Các thông s

Thông s	Lo i thông s	Ki u d li u	Mô t
N	IN	STRING	Chu i nh p vào
L	IN	INT	S ký t c trích
OUT	OUT	STRING	Chu i ngõ ra

Cung c p L ký t u tiên c a chu i IN

- N u L l n h n chi u dài hi n hành c a chu i IN, toàn b chu i IN c gán cho OUT
- N u chu i IN r ng, thì chu i OUT là chu i r ng
- N u L là s âm hay 0, chu i r ng c gán cho OUT và ENO c t v 0.

B ng 2.76: i u ki n mã ENO

ENO	i u ki n	OUT
1	Không phát hi n l i	Ký t h p l
0	Chu i không h p l	Chi u dài hi n t i c

	Chi u dài c a IN1 ho c OUT không h p l	t xu ng 0
	$L \leq 0$	
	Chi u dài c a IN1 ho c OUT là 0 ho c 255(chu i không h p l )	
	Chi u dài chu i con (L) l n h n so v i dài t i a c a OUT	Ký t c sao chép n khi t chi u dài t i a c a OUT.

## ➤ RIGHT



Hình 2.99. Mô t l nh

B ng 2.77: Các thông s

Thông s	Lo i thông s	Ki u d li u	Mô t
N	IN	STRING	Chu i nh p vào
L	IN	INT	S ký t c trích
OUT	OUT	STRING	Chu i ngõ ra

Cung c p L ký t cu i cùng c a chu i.

- N u L l n h n chi u dài chu i hi n hành c a chu i IN, toàn b chu i IN c tr v cho tham s OUT.
- N u chu i IN r ng, m t chu i r ng tr v cho OUT.
- N u L là s âm hay 0, chu i r ng c tr v cho OUT và ENO c t xu ng 0

B ng 2.78: i u ki n mã ENO:

ENO	i u ki n	OUT
1	Không phát hi n l i	Ký t h p l

0	Chu i không h p l	Chi u dài hi n t i c t xu ng 0
	Chi u dài c a IN1 ho c OUT không h p l	
	$L \leq 0$	
	Chi u dài c a IN1 ho c OUT là 0 ho c 255(chu i không h p l )	
	Chi u dài chu i con (L) l n h n so v i dài t i a c a OUT	Ký t c sao chép n khi t chi u dài t i a c a OUT.

## ➤ MID



B ng 2.79: Các thông s

Thông s	Lo i thông s	Ki u d li u	Mô t
N	IN	STRING	Chu i nh p vào
L	IN	INT	S ký t c trích
P	IN	INT	V trí u tiên c a chu i c trích
OUT	OUT	STRING	Chu i ngõ ra

Cung c p ph n gi a c a chu i, các chu i con là chi u dài L ký t và b t u t v trí ký t P.

- N u t ng chi u dài c a L và P v t quá chi u dài hi n t i c a chu i IN, m t chu i con c c tr v b t u t v trí ký t P n h t chu i IN.
- N u v trí ký t P n m ngoài chi u dài chu i IN, thì chu i r ng c tr v cho OUT và ENO c t xu ng 0.
- N u các thông s L và P là b ng 0 hay s âm, chu i r ng c tr v OUT và ENO c t xu ng 0.

B ng 2.80: i u ki n mã ENO

ENO	i u ki n	OUT
1	Không phát hi n l i	Ký t h p l
0	Chu i không h p l	Chi u dài hi n t i c t xu ng 0
	Chi u dài c a IN1 ho c OUT không h p l	
	$L \leq 0$ ho c $P \leq 0$	
	P l n h n chi u dài t i a c a IN	
	Chi u dài c a IN1 ho c OUT là 0 ho c 255(chu i không h p l )	
	Chi u dài chu i con (L) l n h n so v i dài t i a c a OUT	Ký t c sao chép n khi t chi u dài t i a c a OUT.

## ➤ DELETE



Thông s	Lo i thông s	Ki u d li u	Mô t
N	IN	STRING	Chu i nh p vào
L	IN	INT	S ký t c xóa
P	IN	INT	V trí ký t u tiên c xóa.
OUT	OUT	STRING	Chu i ngõ ra

Xóa L ký t c a chu i IN. Xóa ký t b t u t v trí ký t P, và chu i con là ph n còn l i cung c p cho OUT.

- N u  $L = 0$ . Chu i IN c gán cho OUT và ENO là TRUE.
- N u P l n h n dài chu i hi n t i, chu i IN c gán cho OUT và ENO = FALSE.

- N u t ng L và P l n h n chi u dài chu i hi n t i, chu i c xóa hoàn toàn.
- N u L là âm hay P b ng 0 ho c âm, chu i r ng c gán cho OUT.  
ENO = FALSE.

B ng 2.81: i u ki n mã ENO

ENO	i u ki n	OUT
1	Không phát hi n l i	Ký t h p l
0	P l n h n chi u dài t i a c a IN	IN c sao chép vào OUT không có ký t b xóa
	Chu i không h p l	Chi u dài hi n t i c t xu ng 0
	Chi u dài t i a c a IN ho c OUT không h p l	
	$L \leq 0$ ho c $P \leq 0$	
	Chi u dài c a IN1 ho c OUT là 0 ho c 255(chu i không h p l )	
	Chi u dài chu i k t qu sau khi b xóa l n h n chi u dài t i a c a chu i OUT	Ký t c sao chép n khi t chi u dài t i a c a OUT.

## ➤ INSERT



Hình 2.100. Mô t l nh

B ng 2.82: Các thông s

Thông s	Lo i thông s	Ki u d li u	Mô t
IN1	IN	STRING	Chu i ký t



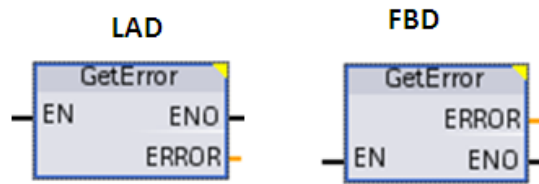
IN2	IN	STRING	Chu i chèn
P	IN	INT	V trí chèn
OUT	OUT	STRING	Chu i k t qu

Chèn chu i IN2 vào chu i IN1, b t u chèn sau v trí ký t P.

- N u P l n h n dài chu i IN1, chu i IN2 c n i vào chu i IN1 và ENO = FALSE
- N u P là s âm hay 0, chu i r ng c tr v cho OUT và ENO = FALSE.
- N u chi u dài chu i k t qu dài h n chi u dài t i a cho phép c a tham s OUT, chu i k t c gi i h n b i chi u dài t i a c a tham s OUT và ENO = FALSE.

B ng 2.83: i u ki n mã ENO

ENO	i u ki n	OUT
1	Không phát hi n l i	Ký t h p l
0	P l n h n chi u dài c a IN1	IN2 c n i v i IN1 sau ký t cu i cùng c a chu i IN1
	$P \leq 0$	Chi u dài hi n t i c t xu ng 0
	Chu i vào không h p l	
	Chi u dài l n nh t c a IN1, IN2 ho c OUT không h p l .	
	Chi u dài c a IN1, IN2 ho c OUT là 0 ho c 255(chu i không h p l )	Ký t c sao chép n khi t chi u dài t i a c a OUT.
	Chi u dài chu i k t qu sau khi chèn l n h n chi u dài t i a c a chu i OUT	

**10.11.3. GET\_ERROR:**

Hình 2.101. Mô t l nh

B ng 2.84: Các thông s

Thông s	Ki u d li u	Mô t
ERROR	ErrorStruct	L i c u trúc d li u

B ng 2.85: Ki u d li u “ErrorStruct”

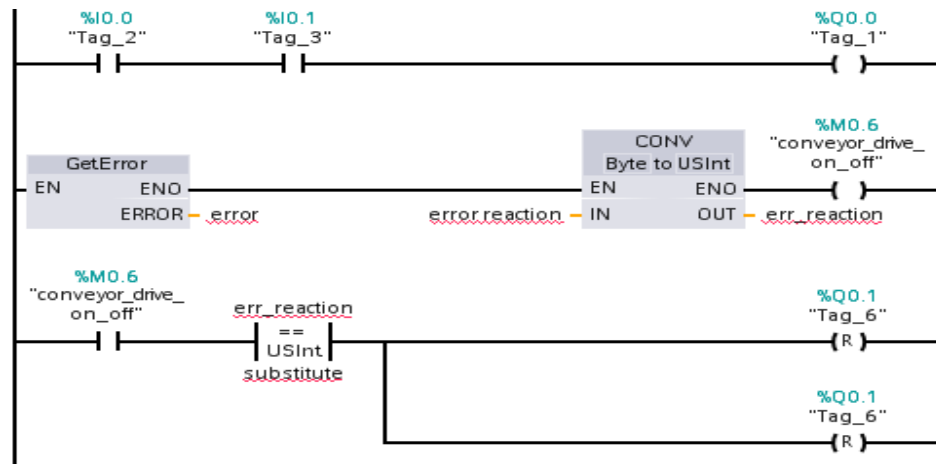
ErrorStruct data element	Data type	Description					
ERROR_ID	WORD	Error identifier					
FLAGS	BYTE	Indicates whether the error occurred during a call to another block: <ul style="list-style-type: none"><li>16#01 if error was during a call</li><li>16#00 otherwise</li></ul>					
REACTION	BYTE	Reaction to the error: <ul style="list-style-type: none"><li>0 = Ignore; nothing written (write error)</li><li>1 = Substitute: a 0 was used for the value (read error)</li><li>2 = Skip the instruction (system error)</li></ul>					
BLOCK_TYPE	BYTE	Block type where error occurred: <ul style="list-style-type: none"><li>1 = OB</li><li>2 = FC</li><li>3 = FB</li></ul>					
PAD_0	BYTE	Internal fill byte for alignment purposes, will be 0					
CODE_BLOCK_NUMBER	UINT	Block number where error occurred					
ADDRESS	UDINT	Internal memory location of instruction which encountered error					
MODE	BYTE	Internal mapping for how the remaining fields will be interpreted					
		Mode	(A)	(B)	(C)	(D)	(E)
		0					
		1					Offset
		2			Area		
		3	Location	Scope		Number	
		4			Area		Offset
		5			Area	DB no.	Offset
		6	PtrNo./Acc		Area	DB no.	Offset

		7	PtrNo./Acc	Slot No./ Scope	Area	DB no.	Offset
PAD_1	BYTE	Internal fill byte for alignment purposes; not used, will be 0					
OPERAND_NUMBER	UINT	Internal instruction operand number					
POINTER_NUMBER_LOCATION	UINT	(A) Internal instruction pointer location					
SLOT_NUMBER_SCOPE	UINT	(B) Internal memory storage location					
AREA	BYTE	(C) Memory area referenced when the error was encountered: <ul style="list-style-type: none"> <li>• L: 16#40 – 4E, 86, 87, 8E, 8F, C0 – CE</li> <li>• I: 16#81</li> <li>• Q: 16#82</li> <li>• M: 16#83</li> <li>• DB: 16#84, 85, 8A, 8B</li> </ul>					
PAD_2	BYTE	Internal fill byte for alignment purposes; not used, will be 0					
DB_NUMBER	UINT	(D) DB which was referenced when a DB error occurred, 0 otherwise					
OFFSET	UDINT	(E) The bit offset referenced when the error occurred (example: 12 = byte 1, bit 4)					

Nguyên tắc hoạt động:

Theo mô hình, PLC sẽ ngừng nhận dữ liệu từ thiết bị bên ngoài cách mạng nhúng dữ liệu trong mô hình chu trình và chuyển sang chế độ STOP. Tuy nhiên, nó sử dụng lệnh “GetError” trong mô hình mã lệnh. Khi này thiết bị nhận vị trí từ bộ xử lý dữ liệu trong khi. Trong trường hợp này, PLC không ngừng nhận dữ liệu vào mô hình chu trình và không chuyển sang chế độ STOP. Thay vào đó, nó gửi thông tin lỗi về chuyển đổi ngõ ra của “GetError”. Thông thường ưu tiên là quan trọng nhất, các lỗi phía sau là hậu quả của lỗi ưu tiên.

Vì thiết bị nhận ưu tiên của lệnh “GetError” trong khi trình



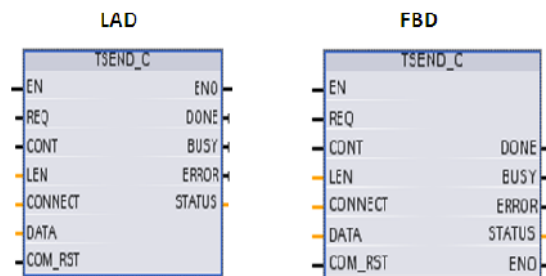
Hình 2.102. Mô t l nh

Mô t :

Khi có l i x y ra, l nh “GetError” tr thông tin l i v cho các a ch t o ra “#error” c u trúc t i u ra ERROR. Các thông tin v lo i l i c chuy n i và ánh giá b ng ho t ng so sánh “==”, giá tr u tiên là lo i l i c tr v và giá tr th hai là giá tr “1” c l u trong th “substitute”. N u l i này là l i c và i u ki n so sánh là TRUE, ngõ ra “#out” và “OK” c t xu ng 0.

### \* L nh giao ti p (communications)

#### 10.11.4. TSEND\_C:



Hình 2.103. Mô t l nh

Bảng 2.86: Các thông số

Parameter	Parameter type	Data type	Description
REQ	INPUT	BOOL	Control parameter REQ starts the send job with the connection described in CONNECT on a rising edge.
CONT	INPUT	BOOL	Control parameter CONT: <ul style="list-style-type: none"> <li>0: disconnect</li> <li>1: establish and hold connection</li> </ul>
LEN	INPUT	INT	Maximum number of bytes to be sent with the job. Refer to Relationship between CPU and Protocol Variant and Transferable Data Length.
CONNECT	IN_OUT	ANY	Pointer to the connection description
DATA	IN_OUT	ANY	Send area; contains address and length of data to be sent.
COM_RST	IN_OUT	BOOL	COM_RST parameter: <ul style="list-style-type: none"> <li>1: Complete restart of the function block, existing connection will be terminated.</li> </ul>
DONE	OUTPUT	BOOL	DONE status parameter: <ul style="list-style-type: none"> <li>0: Job not yet started or still running.</li> <li>1: Job executed without error.</li> </ul>
BUSY	OUTPUT	BOOL	BUSY status parameter: <ul style="list-style-type: none"> <li>0: Job is completed.</li> <li>1: Job is not yet completed. A new job cannot be triggered.</li> </ul>
ERROR	OUTPUT	BOOL	ERROR status parameter: <ul style="list-style-type: none"> <li>1: Error occurred during processing. STATUS provides detailed information on the type of error.</li> </ul>
STATUS	OUTPUT	WORD	STATUS status parameter: Error information

Chúng ta có thể kiểm tra trạng thái làm việc của các thông số BUSY, DONE, ERROR và STATUS. Các tham số BUSY chỉ tình trạng xảy ra. Với tham số DONE, chúng ta có thể kiểm tra một công việc có thể thực hiện thành công hay không? Các tham số ERROR chỉ phát sinh khi xảy ra trong quá trình thực hiện lệnh TSEND\_C. Các thông tin là ngõ ra của tham số STATUS.

Bảng 2.87: Các thông số DONE, BUSY và ERROR:

BUSY	DONE	ERROR	Description
1	-	-	The job is being processed.
0	1	0	The job was completed successfully.
0	0	1	The job ended with an error. The cause of the error is specified in the STATUS parameter.
0	0	0	No new job was assigned.

B ng 2.88: Các thông s ERROR và STATUS

ERROR	STATUS (W#16#...)	Description
0	0000	Job completed error-free
0	7000	No job processing active
0	7001	<ul style="list-style-type: none"> <li>Start execution of the job</li> <li>Establish connection</li> <li>Wait for connection partner</li> </ul>
0	7002	Data are being sent
0	7003	Connection is terminated
0	7004	Connection established and monitored, no job processing active.
1	8085	LEN parameter has the value 0 or is greater than the highest permitted value.
1	8086	The CONNECT parameter is outside the permitted range.
1	8087	Maximum number of connections reached; no additional connection possible.

1	8088	The LEN parameter is longer than the area specified in DATA. The area for receiving data is too short.
1	8089	The parameter CONNECT does not point to a data block.
1	8091	Maximum nesting depth exceeded.
1	809A	The CONNECT parameter points to a field that does not match the length of the connection description.
1	809B	The ID of the local device in the connection description does not match the CPU.
1	80A1	Communications error: <ul style="list-style-type: none"> <li>• The specified connection has not yet been established.</li> <li>• The specified connection is being terminated. A transfer over this connection is not possible.</li> <li>• The interface is being re-initialized.</li> </ul>
1	80A3	Attempt being made to terminate a non-existent connection.
1	80A7	Communications error: You called TDISCON before TSEND_C had completed.
1	80B2	The CONNECT parameter points to a data block that was generated with the keyword UNLINKED.
1	80B3	Inconsistent parameters: <ul style="list-style-type: none"> <li>• Error in the connection description</li> <li>• The local port already exists in a different connection description</li> <li>• The ID in the connection description is different from the ID specified as the parameter</li> </ul>
1	80B4	You have violated one or both of the following conditions for passive connection establishment (active_est = FALSE) when using the ISO-on-TCP protocol variant (connection_type = B#16#12): "local_tsap_id_len >= B#16#02" and/or "local_tsap_id[1] = B#16#E0".
1	80C3	All connection resources are being used.



1	80B4	You have violated one or both of the following conditions for passive connection establishment (active_est = FALSE) when using the ISO-on-TCP protocol variant (connection_type = B#16#12): "local_tsap_id_len >= B#16#02" and/or "local_tsap_id[1] = B#16#E0".
1	80C3	All connection resources are being used.
1	80C4	Temporary communications error: <ul style="list-style-type: none"> <li>• The connection cannot be established at this time.</li> <li>• The interface is currently receiving new parameters.</li> <li>• The configured connection is being removed from a TDISCON instruction.</li> </ul>
1	8722	CONNECT parameter: The source area is invalid. The area does not exist in the DB.
1	873A	CONNECT parameter: Access to the connection description is not possible (for example, DB does not exist).
1	877F	CONNECT parameter: Internal error.

Mô t :

TSEND\_C là không ng b và có các ch c n ng sau ây:

- Cài t và thi t l p k t n i truy n thông:

TSEND\_C cài t m t TCP(Transmission Control Protocol) ho c ISO-on-TCP (ISO là vi t t t c a International Organization for Standardization) và thi t l p nó. Sau khi k t n i c cài t và thi t l p, nó s t ng c duy trì và giám sát b i CPU (Central Processing Unit). Thông s CONNECT c s d ng thi t l p k t n i truy n thông, các thông s CONT c t lên giá tr "1". Khi m t k t n i c th c hi n thành công thông s DONE cho chu ký quét t lên "1".

Khi CPU chuy n sang ch STOP k t n i hi n t i k t thúc và thi t l p k t n i b lo i b . TSEND\_C ph i c th c hi n l i k t n i có hi u l c.

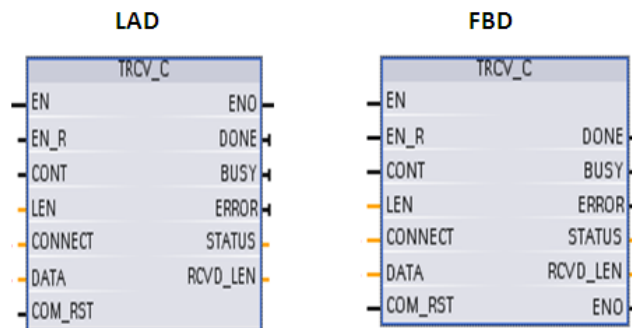
- Truy n d li u qua k t n i truy n thông hi n có:

Thông s DATA ch khu v c c g i bao g m c a ch và dài c a d li u c truy n i. Khi phát hi n có m t xung c nh lên REQ vì c truy n s c th c hi n. Thông s LEN ch nh s l ng t i a các byte g i i v i m t l n truy n. Các d li u truy n không c ch nh s a cho n khi vì c truy n hoàn thành. N u th c hi n thành công, thông s DONE c thi t l p giá tr “1”.

- K t thúc k t n i truy n thông:

Khi tín hi u CONT có giá tr “0” k t n i truy n thông k t thúc. Khi tín hi u COM\_RST có giá tr “1”, TSEND\_C ch m d t k t n i và d li u ang truy n s b m t.

#### 10.11.5. TRCV\_C:



Hình 2.104. Mô t l nh

B ng 2.89: Các thông s

Parameter	Parameter type	Data type	Description
EN_R	IN	BOOL	Control parameter enabled to receive: When EN_R = 1, TRCV_C is ready to receive. The receive job is processed.
CONT	IN	BOOL	Control parameter CONT: <ul style="list-style-type: none"> <li>0: disconnect</li> <li>1: establish and hold connection</li> </ul>
LEN	IN	INT	Length of the receive area in bytes For the meaning of LEN = 0 or LEN <> 0 see above (receive modes). For the value ranges, see Relationship between CPU and Protocol Variant (connection_type) and Transferable Data Length.
CONNECT	IN_OUT	ANY	Pointer to the connection description
DATA	IN_OUT	ANY	Receive area contains start address and maximum length of received data.
COM_RST	IN_OUT	BOOL	COM_RST parameter: <ul style="list-style-type: none"> <li>1: Complete restart of the function block; existing connection will be terminated.</li> </ul>
DONE	OUT	BOOL	Status parameter DONE: <ul style="list-style-type: none"> <li>0: Job not yet started or still running.</li> <li>1: Job executed without error.</li> </ul>
BUSY	OUT	BOOL	BUSY status parameter: <ul style="list-style-type: none"> <li>0: Job is completed.</li> <li>1: Job is not yet completed. A new job cannot be triggered.</li> </ul>
ERROR	OUT	BOOL	ERROR status parameter: <ul style="list-style-type: none"> <li>1: Error occurred during processing. STATUS provides detailed information on the type of error.</li> </ul>
STATUS	OUT	WORD	STATUS status parameter: Error information
RCVD_LEN	OUT	INT	Amount of data actually received, in bytes

T ng t l nh TSEND\_C chúng ta c ng có th ki m tra tr ng thái làm vi c v i các thông s BUSY, DONE, ERROR và STATUS. Các tham s BUSY ch tình tr ng x lý. V i tham s DONE, chúng ta có th ki m tra m t công vi c có c th c hi n thành công hay không? Các tham s ERROR c thi t l p khi l i x y ra trong quá trình th c hi n l nh TSEND\_C. Các thông tin l i là ngõ ra c a tham s STATUS

B ng 2.90: Các thông s DONE, BUSY và ERROR:

BUSY	DONE	ERROR	Description
1	-	-	The job is being processed.
0	1	0	The job was completed successfully.
0	0	1	The job ended with an error. The cause of the error is output at the STATUS parameter.
0	0	0	No new job was assigned.

B ng 2.91: Các thông s ERROR và STATUS:

ERROR	STATUS (W#16#...)	Description
0	0000	Job completed error-free
0	7000	No job processing active
0	7001	<ul style="list-style-type: none"> <li>Start execution of the job</li> <li>Establish connection</li> <li>Wait for connection partner</li> </ul>
0	7002	Data is being received
0	7003	Connection is being terminated
0	7004	<ul style="list-style-type: none"> <li>Connection established and monitored</li> <li>No job processing active</li> </ul>
1	8085	LEN parameter has the value 0 or is greater than the highest permitted value.
1	8086	The CONNECT parameter is outside the permitted range.
1	8087	Maximum number of connections reached; no additional connection possible
1	8088	The LEN parameter is longer than the area specified in DATA. The area for receiving data is too short.

1	8089	The parameter CONNECT does not point to a data block.
1	8091	Maximum nesting depth exceeded.
1	809A	The CONNECT parameter points to a field that does not match the length of the connection description.
1	809B	The ID of the local device (local_device_id) in the connection description does not match the CPU.
1	80A1	Communications error: <ul style="list-style-type: none"> <li>• The specified connection has not yet been established.</li> <li>• The specified connection is being terminated. A transfer over this connection is not possible.</li> <li>• The interface is being re-initialized.</li> </ul>

Mô t :

TRCV\_C là không ng b và có các ch c n ng sau ây:

- Cài t và thi t l p k t n i truy n thông:

TRCV\_C cài t m t TCP (Transmission Control Protocol) ho c ISO-on-TCP (ISO là vi t t t c a International Organization for Standardization) và thi t l p nó. Sau khi k t n i c cài t và thi t l p, nó s t ng c duy trì và giám sát b i CPU (Central Processing Unit). Thông s CONNECT c s d ng thi t l p k t n i truy n thông, các thông s CONT c t lên giá tr “1”. Khi m t k t n i c th c hi n thành công thông s DONE cho chu ký quét t lên “1”.

Khi CPU chuy n sang ch STOP k t n i hi n t i k t thúc và thi t l p k t n i b lo i b . TRCV\_C ph i c th c hi n l i k t n i có hi u l c.

- Nh n d li u qua k t n i truy n thông hi n có:

Khi tín hi u EN\_R c thi t l p lên “1”, b t u nh n các d li u. các d li u nh n c nh p vào khu v c ti p nh n. dài c a khu v c ti p nh n ph thu c vào các bi n th giao th c c s d ng

ho c thông s LEN (n u LEN  $\neq$  0) ho c thông tin chỉ u dài c a thông s DATA (n u LEN = 0). Sau khi d li u ã c nh n thành công, tín tr ng tín hi u thông s DONE có giá tr là “1”. N u có l i trong quá trình truy n d li u, thông s DONE có giá tr là “0”.

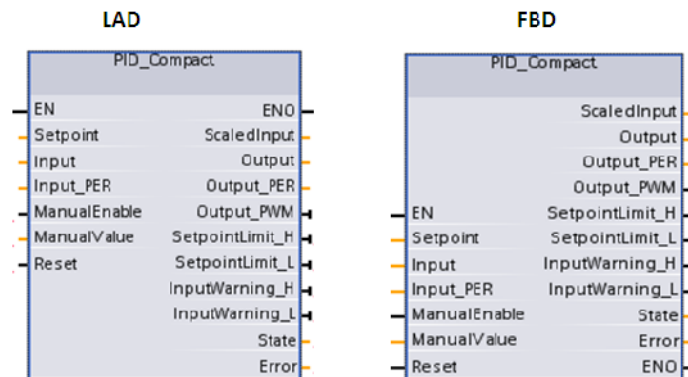
- Ch m d t k t n i truy n thông:

Các k t n i truy n thông k t thúc khi các thông s CONT c thi t l p là “0”. Khi tín hi u COM\_RST có giá tr “1”, TRCV\_C ch m d t k t n i và d li u ang nh n s b m t.

B ng 2.92: Ch ti p nh n d li u c a TRCV\_C:

Protocol variant	Entering the data in the receive area	Parameter connection type	Value of the LEN parameter
TCP	Ad hoc mode	B#16#11	0
TCP	Data reception with specified length	B#16#11	$\neq$ 0
ISO on TCP	protocol-controlled	B#16#12	0 (recommended) or $\neq$ 0

#### 10.11.6. *PID\_Compact.*



Hình 2.105. Mô t l nh

Bảng 2.93: Các thông số

Parameter	Declaration	Data type	Initial value	Description
Setpoint	INPUT	REAL	0.0	Setpoint of the PID controller in automatic mode
				In the inspector window of the "PID_Compact" call configure whether the "Input" or "Input_PER" input is to be used.
Input	INPUT	REAL	0.0	Variable of the user program as the source of the actual value
Input_PER	INPUT	WORD	W#16#0	Analog input as the source of the actual value
ManualEnable	INPUT	BOOL	FALSE	<ul style="list-style-type: none"> <li>• A FALSE -&gt; TRUE edge selects the "Manual mode"</li> <li>• A TRUE -&gt; FALSE edge selects the most recently active operating mode</li> </ul>
ManualValue	INPUT	REAL	0.0	Manipulated variable for manual mode
Reset	INPUT	BOOL	FALSE	Restarts the controller. The following rules apply to Reset = TRUE: <ul style="list-style-type: none"> <li>• "Inactive" operating mode</li> <li>• Manipulated variable = 0</li> <li>• Interim values of the controller are reset (PID parameters are retained)</li> </ul>
ScaledInput	OUTPUT	REAL	0.0	Output of the scaled actual value
				The outputs "Output", "Output_PER" and "Output_PWM" can be used at the same time.
Output	OUTPUT	REAL	0.0	Variable of the user program for output of the manipulated variable

Output_PER	OUTPUT	WORD	W#16#0	Analog output for outputting the manipulated variable	
Output_PWM	OUTPUT	BOOL	FALSE	Switching output for outputting the manipulated variable using pulse width modulation	
SetpointLimit_H	OUTPUT	BOOL	FALSE	TRUE	The absolute setpoint high limit has been reached or exceeded. In the CPU the setpoint is limited to the configured absolute high limit of the actual value.
SetpointLimit_L	OUTPUT	BOOL	FALSE	TRUE	The absolute setpoint low limit has been reached or underpassed. In the CPU the setpoint is limited to the configured absolute low limit of the actual value.
InputWarning_H	OUTPUT	BOOL	FALSE	TRUE	The actual value has reached or exceeded the high warning limit.
InputWarning_L	OUTPUT	BOOL	FALSE	TRUE	The actual value has reached or fallen below the low warning limit.
State	OUTPUT	INT	0	Current operating mode of the PID controller:	
				0	Inactive (manipulated variable is set to 0)
				1	Self tuning during initial start
				2	Self tuning in operating point
				3	Automatic mode
				4	Manual mode

Error	OUTPUT	DWORD	W#32#0	Error message	
				0000 0000	There is no error.
				> 0000 0000	One or several errors are pending. The PID controller enters the "inactive" mode. Refer to the "Error messages" to analyze the active error.

B ng 2.94: Ch ho t ng:

Ph ng th c ho t ng	Mô t
Không ho t ng	Khi ch ng trình c t i xu ng CPU l n

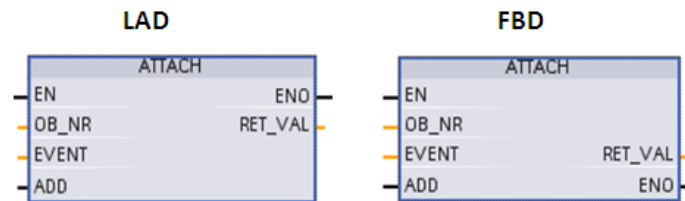


	<p>u tiên các “PID_Compact” c c u hình. B i u khi n PID v n ch “không ho t ng”, trong tr ng h p này ch “t i u ch nh trong quá trình kh i ng” c th c hi n trong c a s ho t ng.</p> <p>Trong quá trình ho t ng khi có l i x y ra ho t “controller stop” , b i u khi n PID chuy n sang ch ôi “ng ng ho t ng”.</p>
T i u ch nh trong quá trình kh i ng / t i u ch nh t i các i m kh i ng	<p>Vi c “t i u ch nh trong quá trình kh i ng” hay “t i u ch nh t i i m ho t ng” c th c thi khi hàm này c g i trong c a s l nh.</p>
Ch t ng	<p>Trong ch t ng, các “PID_Compact” là công ngh ch nh s a i t ng các vòng i u khi n theo thông s xác nh. Nh ng thay i i u khi n trong ch t ng c th c thi khi th a các i u ki n sau:</p> <ul style="list-style-type: none"> <li>• Ch “t i u ch nh trong quá trình kh i ng” ã c hoàn t t.</li> <li>• Ch “t i u ch nh t i i m ho t ng” c hoàn t t.</li> </ul> <p>N u h p ki m tra “Use manual PID parameters” ch n các thông s PID trong c a s c u hình. Các “sRet.i_Mode” c thi t l p giá tr 3.</p>
Ch b ng tay	<p>Các bi n thao tác có th c thi t l p b ng tay n u b i u khi n PID c v n hành “ch b ng tay”.</p> <p>Ch dung tay có th c ch n nh sau:</p> <ul style="list-style-type: none"> <li>• Ch n giá tr TRUE t i tham s</li> </ul>

	<p>“Manual Enable”</p> <ul style="list-style-type: none"> <li>Ch n “Manual manipulated variable” trong c a s hi n hành.</li> </ul>
--	--

### 10.11.7. Các l nh v ng t.

#### 10.11.7.1. ATTACH



Hình 2.106. Mô t l nh

B ng 2.95: Các thông s

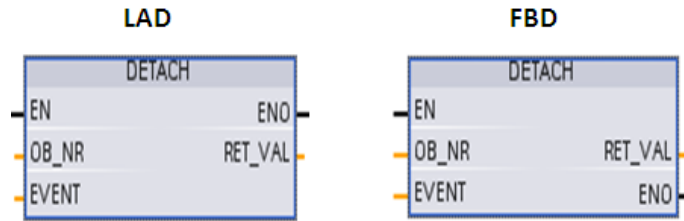
Thông s	Lo i thông s	Ki u d li u	Mô t
OB_NR	IN	OB_ATT	Kh i t ch c
EVENT		EVENT_ATT	S ki n ng t
ADD		BOOL	<ul style="list-style-type: none"> <li>ADD = 0 (m c nh)- s ki n này thay th t t c t p h p tr c ó cho OB</li> <li>ADD = 1 - S ki n này c thêm vào t p h p tr c ó cho OB.</li> </ul>
RET_VAL	OUT	INT	Tình tr ng ch th

B ng 2.96: Tham s RET\_VAL:

RET_VAL	i u ki n
0	Không có l i
8090	OB không t n t i

8091	OB là không úng
8093	S ki n ng t không t n t i

### 10.11.7.2. DETACH



Hình 2.107. Mô t l nh

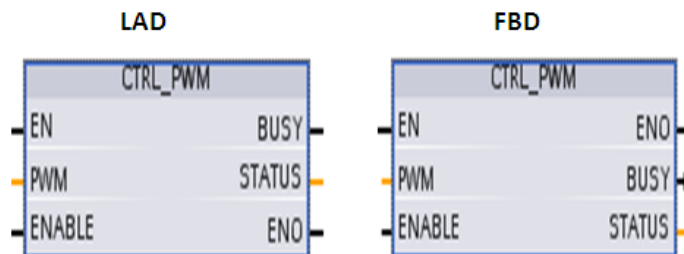
B ng 2.97: Các thông s

Th ng s	Lo i thông s	Ki u d li u	Mô t
OB_NR	IN	OB_ATT	Kh i t ch c
EVENT	IN	EVENT_ATT	S ki n c m ng t
RET_VAL	OUT	INT	Tình tr ng ch th

B ng 2.98: Tham s RET\_VAL

RET_VAL	i u ki n
0	Không có l i
1	Không t n t i phân chia
8090	OB không t n t i
8091	OB là không úng
8093	S ki n c m ng t không t n t i

### 10.11.8. L nh v xung: CTRL\_PWM



Hình 2.108. Mô t l nh

B ng 2.99: Các thông s

Thông s	Lo i thông s	Ki u d li u	Giá tr ban u	Mô t
PWM	IN	WORD	0	PWM nh danh: Tên c a máy phát xung s c kích ho t tr thành th trong các “h ng s ” b ng Tag và s có s n s d ng nh là tham s PWM
ENABLE	IN	BOOL	0	1 = b t u t o ra xung 0 = ng ng t o ra xung
BUSY	OUT	BOOL		Ch c n ng b n r n
STATUS	OUT	WORD	0	i u ki n th c hi n mã

Ho t ng:

M t kh i d li u (DB) c s d ng b i l nh CTRL\_PWM l u tr thông tin s . Khi t l nh CTRL\_PWM vào trình so n th o ch ng trình, m t DB s c ch nh. Các kh i d li u không thay i thông s m t cách riêng bi t, mà c i u khi n b i CTRL\_PWM.

Khi ngõ vào cho phép EN là TRUE, CTRL\_PWM b t u ho c k t thúc tùy thu c vào giá tr c a thông s ENABLE, chi u r ng c a xung c xác nh b i giá tr c a a ch Q liên k t xu t t ngõ ra.

Trong quá trình th c thi l nh CTRL\_PWM, tham s BUSY luôn luôn FALSE. N u phát hi n l i trong quá trình ho t ng, ENO c thi t l p là FALSE và STATUS ch a tham s tr ng thái mã.

B ng 2.100: Các Tr ng thái mã:

Giá tr STATUS	i u ki n
0	Không có l i
80A1	PWM nh danh m t a ch không h p l PWM.

## **Chương II: Lập trình ứng dụng PLC S7 – 1200**

### **1. Ứng dụng 1: Điều khiển băng truyền động gói trái cây.**



Hình 3.1. Mô tả hệ thống

#### **a. Mô tả hoạt động của hệ thống.**

Khi nhấn START hay  $I0.0 = 1$ , băng truyền động sẽ di chuyển. Khi cảm biến vị trí, băng truyền động dừng lại khi hộp đã vào đúng vị trí. Máy sẽ tự động đóng (sản phẩm có thể tự động). Sau đó băng truyền trái cây sẽ di chuyển các trái cây sẽ rơi vào hộp. Cảm biến thứ hai sẽ nhận ứng 3 quả (sản phẩm trái cây có thể tự động), băng truyền trái cây sẽ dừng và băng truyền động sẽ tiếp tục di chuyển. Hệ thống sẽ tiếp tục hoạt động khi nhấn sản phẩm tự động cho nút STOP hoặc  $I0.1 = 1$ .

Trong khi h th ng ang ho t ng n nút RESET (I0.2 =1) h th ng s ch y l i t u.

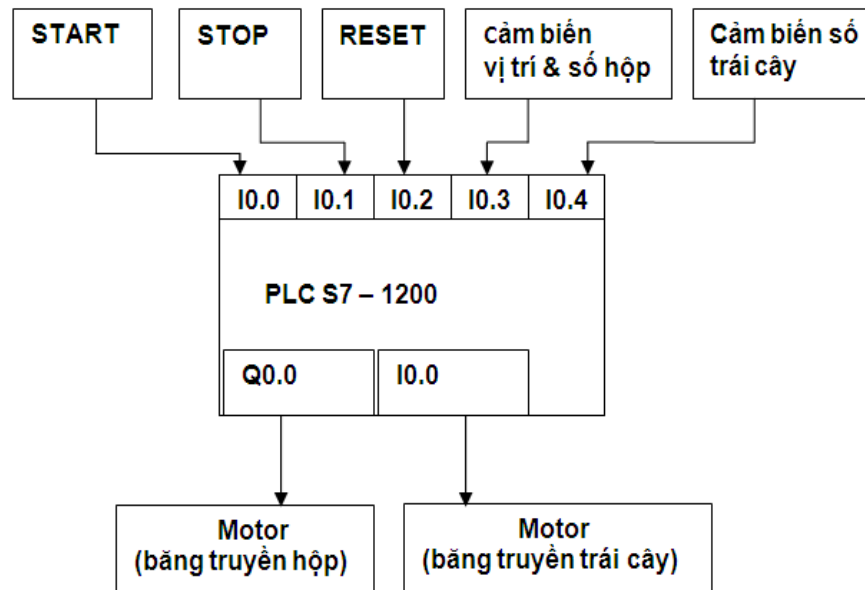
**b. Yêu c u ph n c ng.**

- i v i h th ng óng gói trái cây c nêu ph n a. , c n có hai b c m bi n xác nh v trí h p và c m bi n có trái cây. xác nh v trí v trí h p và xác nh có trái cây ng i ta có th dùng nhi u lo i c m bi n khác nhau. Tuy nhiên trong ph n báo cáo này, c m bi n h ng ngo i c s d ng xác nh s trái cây và v trí h p.

- C c u truy n ng: có nhi u ph ng án nh dùng ng c , dùng khí nén, th y l c...Trong bài này, ng c DC c s d ng v n hành b ng truy n.

**c. S u dây.**

S k t n i các I/O c a PLC c trình bày trong (Hình c).



Hình 3.2 S k t n i PLC v i các b ng truy n và các nút n.

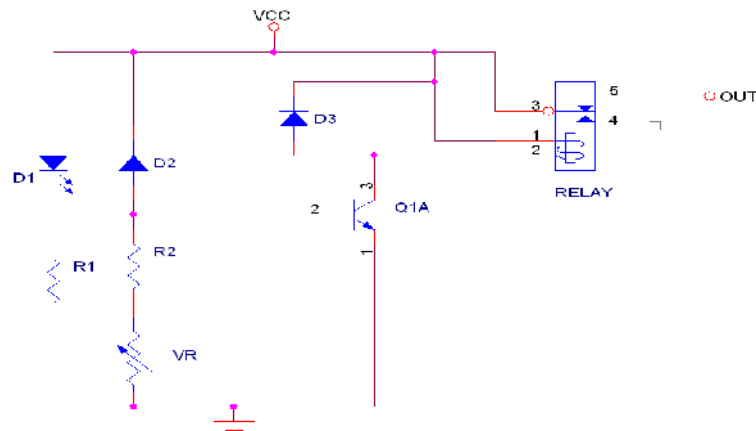
Trong ó các s hi u c a PLC c qui nh trong b ng sau:

Ngõ vào		Ngõ ra	
I0.0	Nút n start	Q0.0	B ng truy n h p
I0.1	Nút n stop	Q0.1	B ng truy n trái cây

I0.2	Nút Reset		
I0.3	Cảm biến hình p		
I0.4	Cảm biến s trái cây		

#### d. Sơ đồ thiết kế phần cứng.

❖ Mạch cảm biến:



Hình 3.3. Sơ đồ mạch cảm biến hình học ngoài

Mạch cảm biến vị trí hình p và cảm biến có trái cây được bày trình trong (hình d.1)

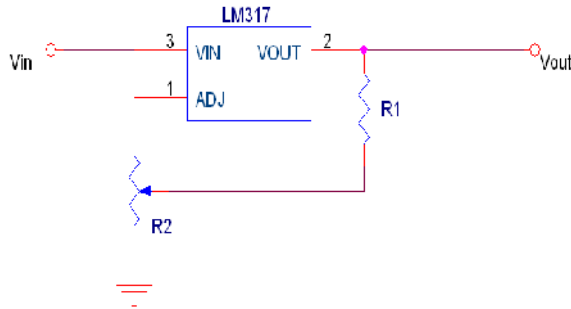
Trong đó:

- D1: led phát hình học ngoài.
- D2: led thu hình học ngoài.
- D3: Diode bảo vệ transistor Q1A
- VR: biến trở chỉnh nhạy cảm biến.

Bộ cảm biến hoạt động theo kiểu thu phát thụ x. Tức là led phát và led thu hình học ngoài được đặt đối diện nhau. Bình thường led thu nhận ánh sáng hình học ngoài từ led phát kích transistor Q1A dẫn, kích Relay bật sang vị trí 4, ngõ ra OUT mức 0. Khi có hình học trái cây gần làm cho led thu không nhận được ánh sáng hình học ngoài từ led phát làm cho transistor Q1A ngừng dẫn, kích Relay bật sang vị trí 5, ngõ ra OUT lên mức 1. Ngõ ra OUT được nối vào ngõ vào I0.3 cho cảm biến vị trí hình p và I0.4 cho cảm biến có trái cây.

❖ Mạch điều khiển tác động truy n:

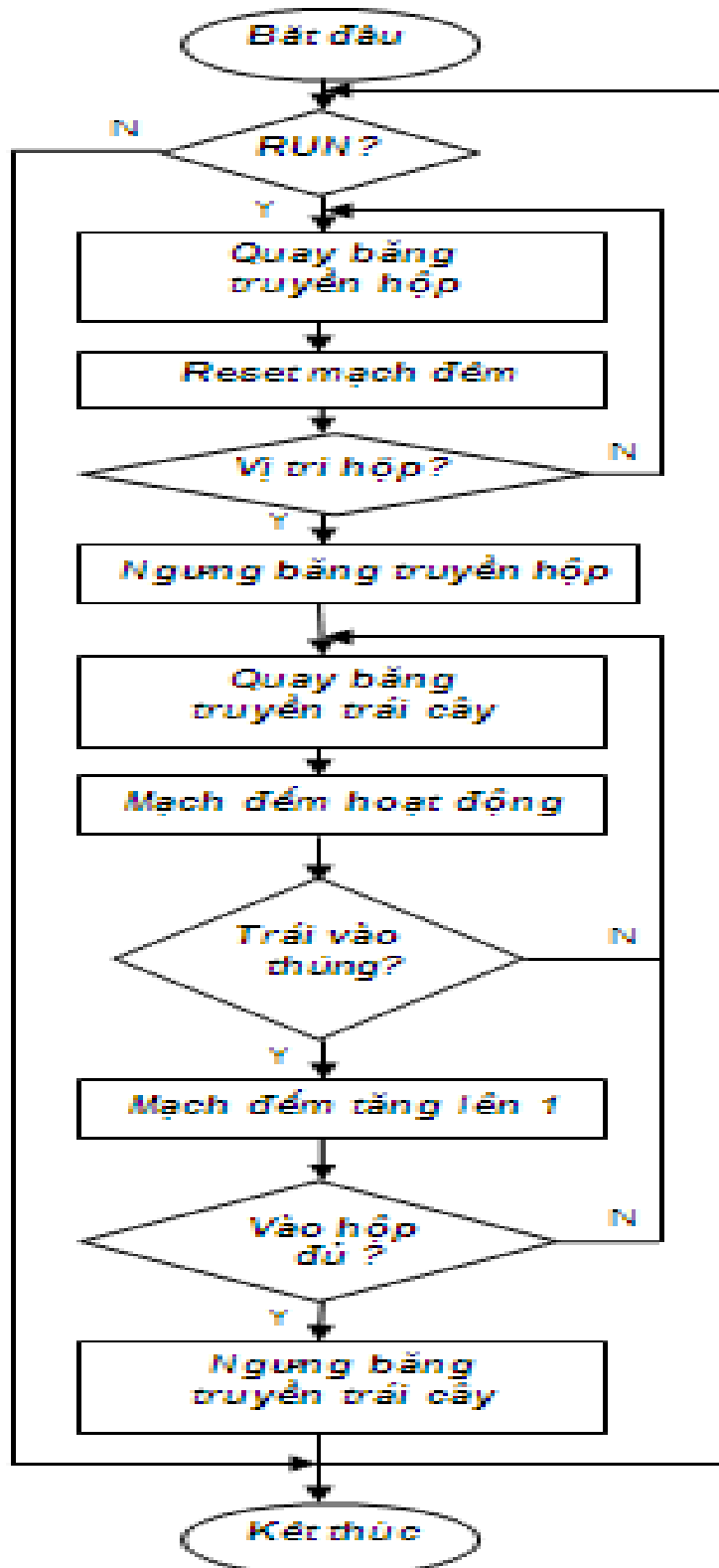
- Mạch ổn định điện áp bằng transistor được trình bày trong (hình d.2). Trong đó IC LM317 giữ vai trò chính cho việc ổn định điện áp bằng transistor theo ý muốn bằng cách điều chỉnh biến trở  $R2$  làm thay đổi điện áp ngõ ra  $V_{out}$ . Điện trở này dùng để cấp cho ngõ DC hoạt động.  $V_{IN}$  là điện áp ngõ ra của PLC.



Hình 3.4. Mạch ổn định điện áp bằng transistor.

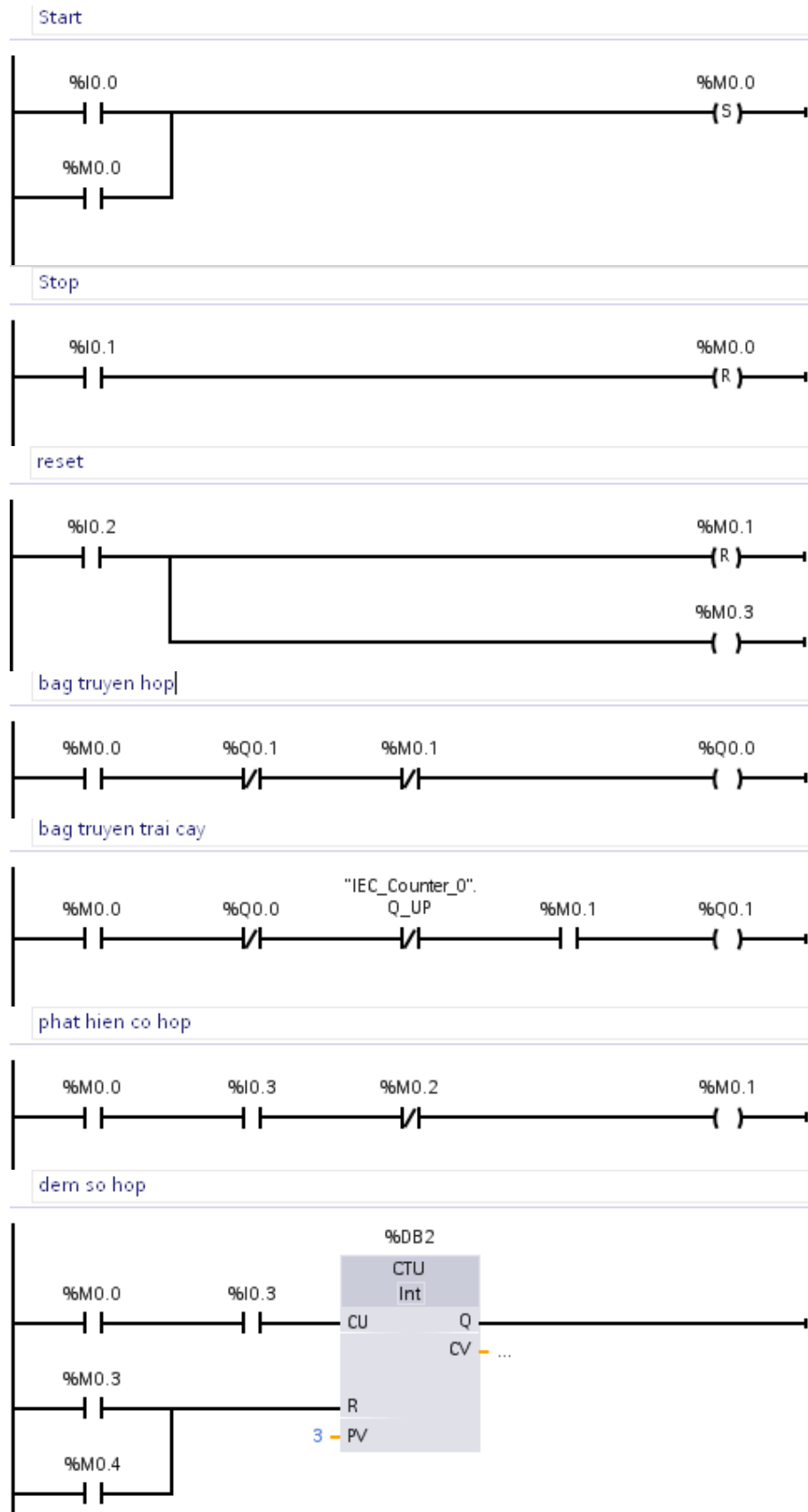


e. *L u ch ng trnh.*

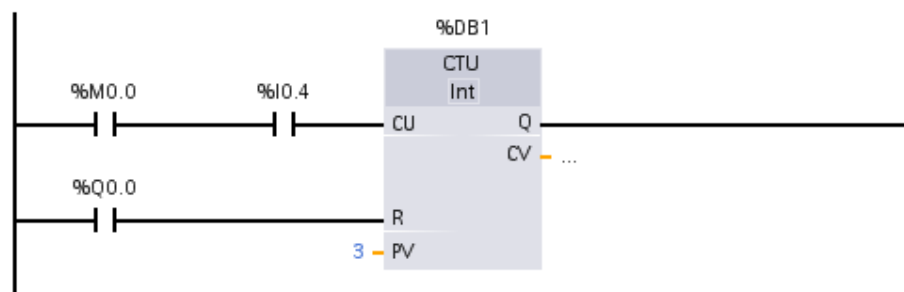


f. *Ch ng trnh i u khi n h th ng.*

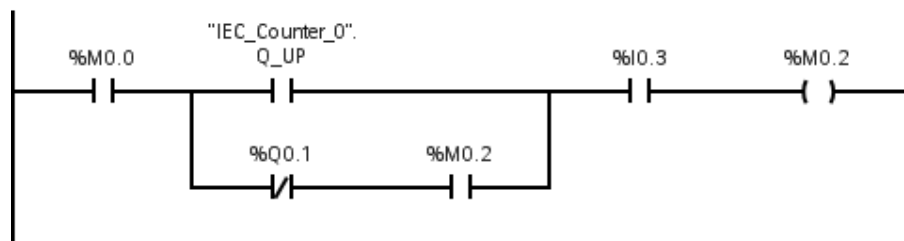
D ng LAD:



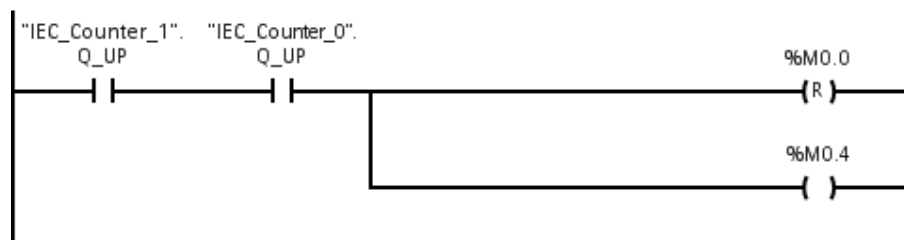
đếm trái cây



đủ số trái cây cho 1 hộp

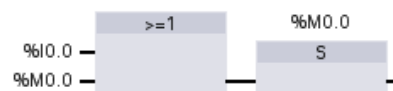


tự động ngưng hệ thống

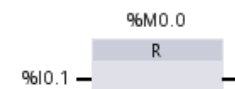


D ng FBD:

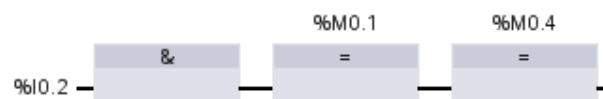
Start



Stop



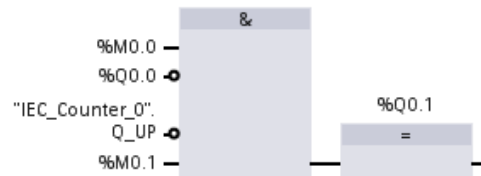
reset



bag truyền hộp



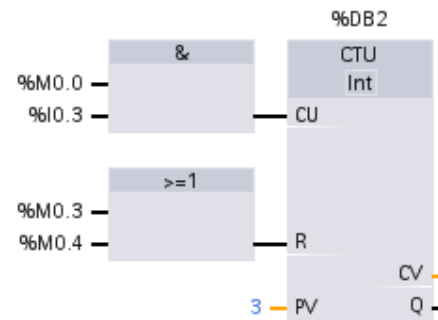
bag truyền trái cây



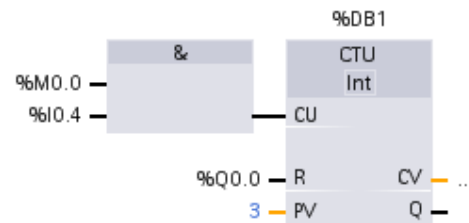
phat hien hop



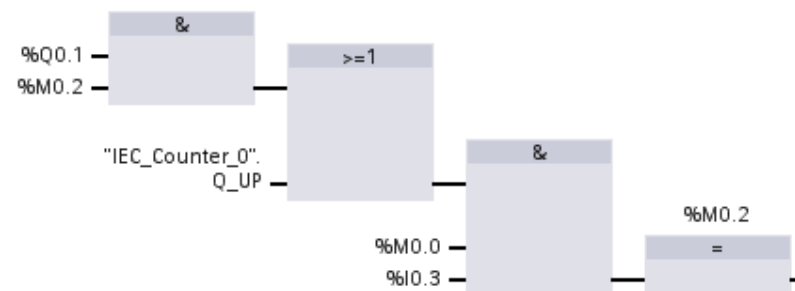
dem so hop



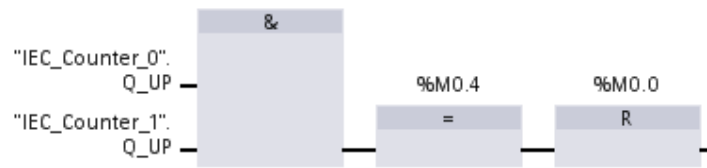
dem trái cây



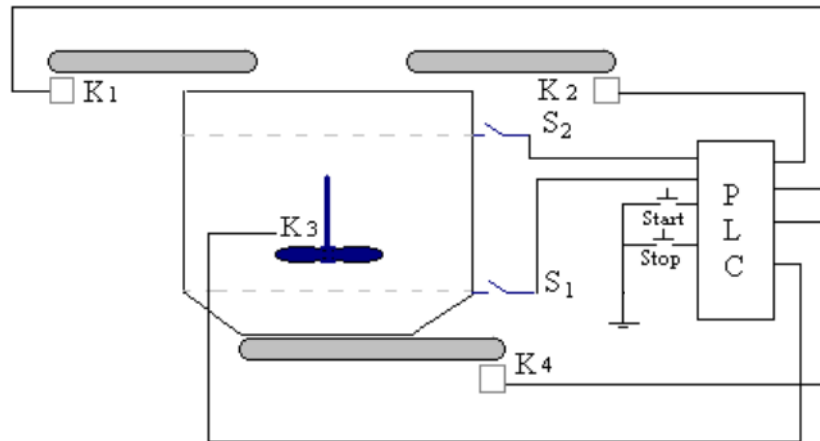
du so trái cây cho 1 hop



tự động ngưng hệ thống



## 2. Hình dạng 2: Sơ đồ khi cần thiết ngưng động cơ.



**Hình 11.2. Sơ đồ khi cần thiết ngưng động cơ.**

Sơ đồ ngưng động cơ được mô tả trong (hình 11.2). Trong đó K1 là motor chính ngưng động cơ K1, K2 là motor chính ngưng động cơ K2 vào thùng T, S1 là cảm biến vị trí hạ xuống và S2 là cảm biến vị trí hạ xuống trên cabin ngưng động cơ T. K3 là motor khuỷu trục ngưng động cơ. K4 là van xả chính ra bên khác.

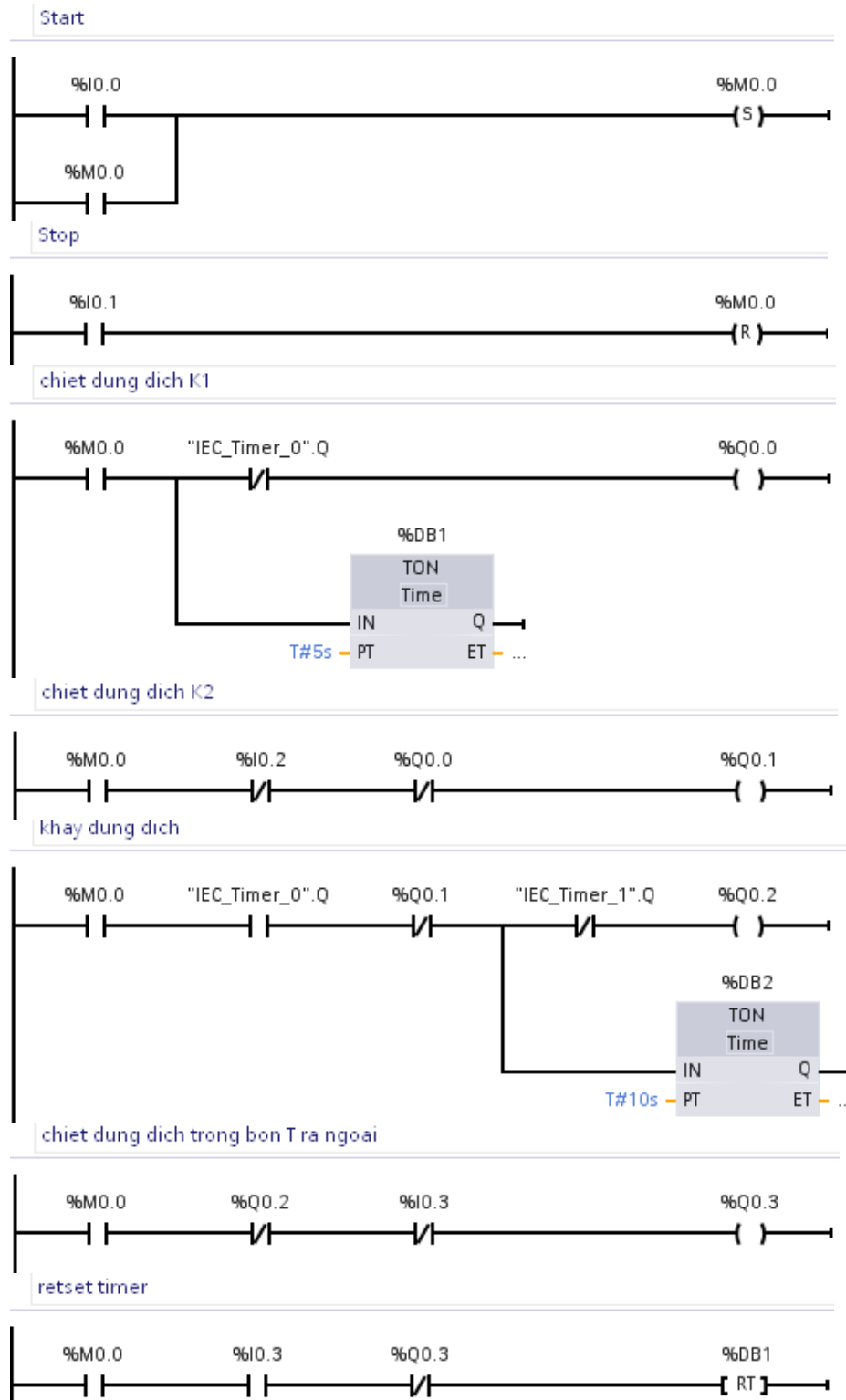
Mô tả hoạt động của hệ thống:

Khi nhấn Start, motor K1 quay chính ngưng động cơ A vào bên T trong khoảng thời gian 5s, sau đó chính ngưng động cơ B cho đến khi đầy. Nếu bên T đầy, motor khuỷu K3 sẽ tiến hành khuỷu trong 10s. Sau đó van xả K4 mở chính ngưng động cơ trong bên T ra bên khác. Quá trình sẽ lặp lại, dừng khi nhấn Stop.

Bảng các qui tắc ngõ vào ra.

Ngõ vào		Ngõ ra	
I0.0	Start	Q0.0	Motor K1
I0.1	Stop	Q0.1	Motor K2

I0.2	C m bi ng i h n trên b n T	Q0.2	Motor K3
I0.3	C m bi ng i h n d i b n T	Q0.3	Vale K4

**Ch ng trình i u khi n h th ng.**

### 3. Dùng S7 – 1200 i u khi n óng / m c a t ng.

Trong các xí nghi p, nhà hàng, siêu th hay trong các ho t ng ph c v cho i s ng, sinh ho t khác,...Ng i ta c n m t h th ng c a t ng: m khi có ng i (hay xe) và óng khi ng i (hay xe) qua kh i.

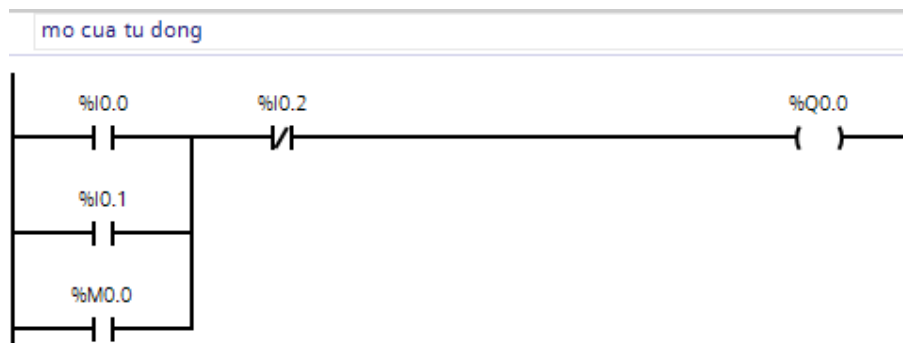
#### a. Mô t ho t ng c a h th ng:

Ban u c a ang óng, khi có ng i i vào (ho c i ra) ch m vào c m bi n trong hay ngoài thì cánh c a m ra nh motor quay v bên ph i, khi c a m ra ch m vào c m bi n gi i h n m c a thì motor quay ng ng quay làm c a ng ng m . Khi không có ng i i vào (ho c i ra) thì c a óng l i nh motor quay v bên trái. Khi c a óng l i tr m vào c m bi n gi i h n óng c a thì motor ng ng quay làm c a ng ng óng, quá trình óng m c a c nh v y mà ti p t c ho t ng. Trong tr ng h p c m bi n m c tác d ng thì ta có th n SW i u khi n b ng tay m c a, sau ó c a s t ng óng l i

B ng qui c các ngõ vào và ra.

Ngõ vào		Ngõ ra	
I0.0	C m bi n trong	Q0.0	Motor m c a
I0.1	C m bi n ngoài	Q0.1	Motor óng c a
I0.2	C m bi n gi i h n m c a		
I0.3	C m bi n gi i h n óng c a		
I0.4	SW n i u khi n b ng tay		

#### b. Ch ng trình i u khi n h th ng.





#### 4. Và một số ứng dụng khác nhau :

Ứng dụng plc trong máy công nghiệp, ví dụ khi nâng thang máy, hệ thống bơm nước tự động ....



[illegible]

