

โครงการสอนวิชา 240-208
สถาปัตยกรรมพื้นฐานของคอมพิวเตอร์
Fundamentals of Computer Architecture
3 (3-0-0)

วัตถุประสงค์ของการสอนวิชานี้

1. นักศึกษาสามารถเข้าใจสถาปัตยกรรมพื้นฐานของคอมพิวเตอร์ได้
2. เข้าใจถึงรูปแบบการเก็บข้อมูลต่างๆ ในหน่วยความจำของระบบคอมพิวเตอร์
3. นักศึกษาสามารถเข้าใจเทคโนโลยีใหม่ๆ ของไมโครโพรเซสเซอร์ในปัจจุบันได้
4. สามารถบอกได้ถึงประโยชน์และความสำคัญของหน่วยความจำแคชที่มีผลต่อประสิทธิภาพของไมโครโพรเซสเซอร์
5. สามารถเข้าใจถึงการทำงานของเทคนิคไปป์ไลน์และซูเปอร์สเกลาร์ซึ่งมีใช้งานในไมโครโพรเซสเซอร์รุ่นใหม่ๆ แทบทุกตัวได้
6. สามารถเข้าใจถึงหน่วยความจำชนิดต่างๆ ในแง่ของโครงสร้าง การอ่านข้อมูลตลอดจนสามารถเลือกหน่วยความจำได้เหมาะสมกับลักษณะของงาน
7. เข้าใจในพื้นฐานการอินพุตเอาต์พุตของคอมพิวเตอร์
8. ศึกษาเรื่องพื้นฐานของระบบการทำงานแบบขนาน

เนื้อหาของรายวิชา

วิชาเรียนมีทั้งสิ้น 10 บทดังนี้

- บทที่ 1 องค์ประกอบของระบบคอมพิวเตอร์
- บทที่ 2 รูปแบบของข้อมูลในคอมพิวเตอร์
- บทที่ 3 โพรเซสเซอร์และการทำงาน
- บทที่ 4 ระบบหน่วยความจำ
- บทที่ 5 ระบบอินพุตเอาต์พุต
- บทที่ 6 สถาปัตยกรรมไมโครโพรเซสเซอร์แบบต่างๆ
- บทที่ 7 โพรเซสเซอร์แบบไปป์ไลน์และซูเปอร์สเกลาร์
- บทที่ 8 หน่วยความจำแคช
- บทที่ 9 โพรเซสเซอร์แบบมีการทำงานไม่เรียงลำดับ
- บทที่ 10 การประมวลผลแบบขนาน

เนื้อหาก่อนสอบกลางภาคได้แก่ บทที่ 1-4

เนื้อหาหลังสอบกลางภาคได้แก่ บทที่ 5-10

แผนงานในการดำเนินการสอน

ชั่วโมงที่	เนื้อหาที่สอน
1	แนะนำวิชาเรียน การวัดผล และบทที่ 1 แนะนำองค์ประกอบพื้นฐานของคอมพิวเตอร์
2	บทที่ 2 แนะนำรูปแบบของข้อมูลในคอมพิวเตอร์ ระบบเลขจำนวนเต็ม อัลกอริทึมต่างๆ ในการจัดการเลขจำนวนเต็ม
3	บทที่ 2 แนะนำระบบเลขทศนิยมแบบ Fixed point และ Floating Point วิธีการแทนตัวเลข อัลกอริทึมการคำนวณตัวเลขทศนิยม
4	บทที่ 3 แนะนำไมโครโพรเซสเซอร์ ส่วนประกอบภายในของไมโครโพรเซสเซอร์
5-9	บทที่ 3 แนะนำหลักการพื้นฐานของไมโครโพรเซสเซอร์ในการเอกซ์คิวต์โปรแกรม
10-13	บทที่ 3 Datapath ของไมโครโพรเซสเซอร์แบบ Single bus การไหลของข้อมูลระหว่างรีจิสเตอร์ในระดับ RTL
14-16	บทที่ 3 Datapath ของไมโครโพรเซสเซอร์แบบ multiple-bus การไหลของข้อมูลระหว่างรีจิสเตอร์ในระดับ RTL
17-18	บทที่ 3 Control Unit แบบ Hardwired
19	บทที่ 3 Control Unit แบบ Micro-programmed
20-21	บทที่ 4 แนะนำหน่วยความจำ ROM ชนิดต่างๆ โครงสร้าง,การทำงานและการเชื่อมต่อ
22-24	บทที่ 4 แนะนำหน่วยความจำ RAM ชนิดต่างๆ โครงสร้าง,การทำงานและการเชื่อมต่อ
25-26	บทที่ 5 ระบบอินพุตเอาต์พุต
27-28	บทที่ 6 แนะนำสถาปัตยกรรมแบบต่างๆ RISC, CISC, VLIW, Harvard, Von-Neumann
28-29	บทที่ 7 แนะนำการทำงานของไปป์ไลน์
30-32	บทที่ 7 ปัญหาที่เกิดขึ้นกับไปป์ไลน์และวิธีการแก้ไข
33-34	บทที่ 7 เทคนิคซูเปอร์สเกลาร์
36-38	บทที่ 8 หน่วยความจำแคช
39-42	บทที่ 8 Cache mapping แบบต่างๆ
43-44	บทที่ 9 การทำงานแบบไม่เรียงลำดับ (Out-of-Order execution)
45-47	บทที่ 10 แนะนำสถาปัตยกรรมแบบขนานแบบต่างๆ Interconnection Network
48	บทที่ 10 แนะนำการเขียนโปรแกรมแบบขนาน

การวัดผล

1. การทำโครงงานย่อย, รายงานและการสอบย่อย คิดเป็นคะแนน 30 เปอร์เซ็นต์
2. การสอบกลางภาคแบบอัตนัย 1 ครั้ง คิดเป็นคะแนน 35 เปอร์เซ็นต์
3. การสอบปลายภาคแบบอัตนัย 1 ครั้งคิดเป็นคะแนน 35 เปอร์เซ็นต์

รวมคะแนนทั้งสิ้น 100 คะแนน การตัดเกรด อิงเกณฑ์ ดังตารางต่อไปนี้

ช่วงคะแนน	เกรด
น้อยกว่า 50 คะแนน	E
50-54	D
55-59	D+
60-64	C
65-69	C+
70-74	B
75-79	B+
80 คะแนนขึ้นไป	A

หนังสืออ้างอิง

1. V. Carl Hamacher. **Computer Organization**. McGraw-Hill. 5th edition. 2001
2. William Stallings. **Computer Organization and Architecture**. Prentice-Hall Inc. 5th edition, 2000