

TTL Logic Gates

Inverter

<i>Input A</i>	<i>Output</i>
1	0
0	1

OR

<i>Input A</i>	<i>Input B</i>	<i>Output</i>
1	0	1
0	1	1
0	0	0
1	1	1

AND

<i>Input A</i>	<i>Input B</i>	<i>Output</i>
1	0	0
0	1	0
0	0	0
1	1	1

NAND

<i>Input A</i>	<i>Input B</i>	<i>Output</i>
1	0	1
0	1	1
0	0	1
1	1	0

NOR

<i>Input A</i>	<i>Input B</i>	<i>Output</i>
1	0	0
0	1	0
0	0	1
1	1	0

XOR

<i>Input A</i>	<i>Input B</i>	<i>Output</i>
1	0	1
0	1	1
0	0	0
1	1	0

XNOR

<i>Input A</i>	<i>Input B</i>	<i>Output</i>
1	0	0
0	1	0
0	0	1
1	1	1