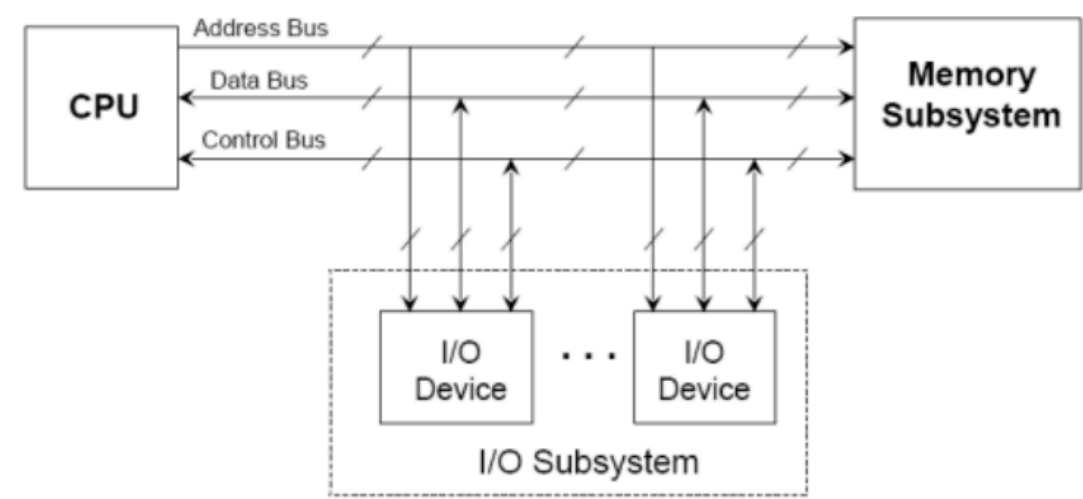
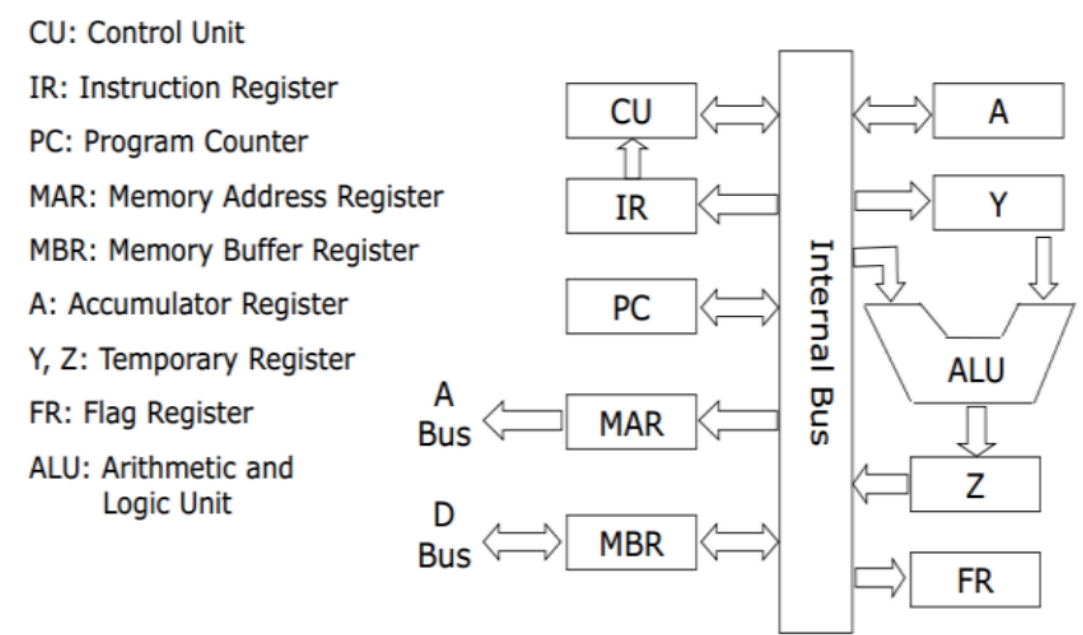


Mô hình máy tính

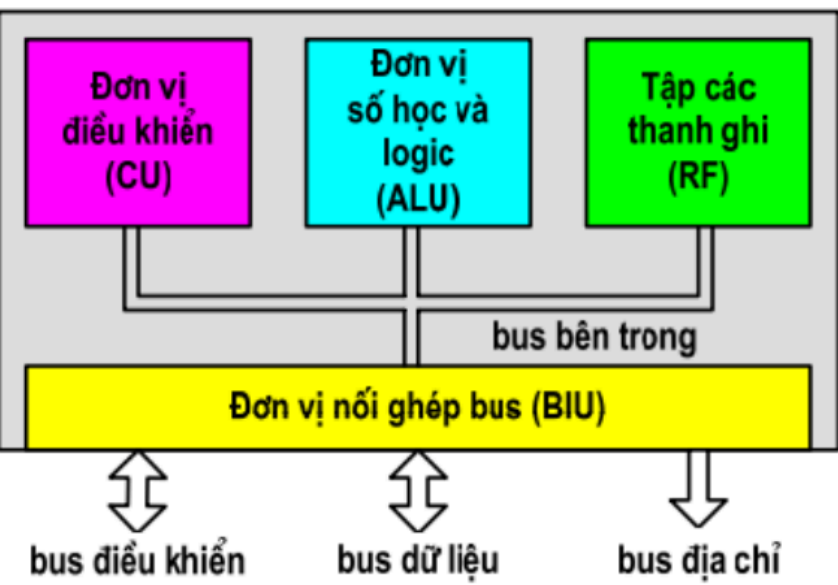


- Các loại mô hình:
  - + Havard: Lệnh và dữ liệu được lưu trữ trên hệ thống bộ nhớ riêng biệt
  - + Von Neumann: Lệnh và dữ liệu được lưu trữ trộn lẫn trên cùng 1 hệ thống bộ nhớ → mô hình chính của máy tính cá nhân hiện nay

Sơ đồ khối tổng quát của CPU



Cấu trúc cơ bản của CPU

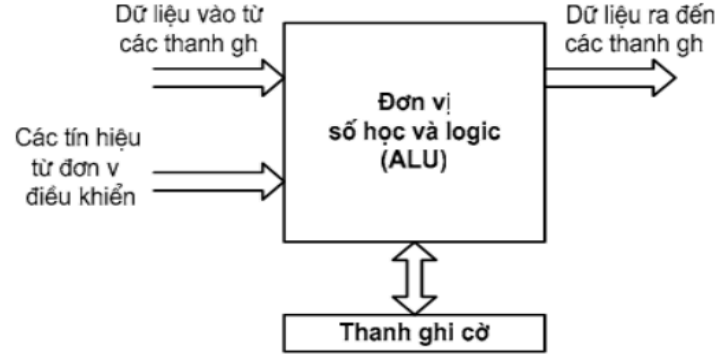


- Nhiệm vụ của CPU:
- Nhận lệnh (Fetch Instruction): CPU đọc lệnh từ bộ nhớ
  - Giải mã lệnh (Decode Instruction): Xác định thao tác mà lệnh yêu cầu
  - Nhận dữ liệu (Fetch Data): nhận dữ liệu từ bộ nhớ hoặc các cổng vào-ra
  - Xử lý dữ liệu (Process Data): thực hiện phép toán số học hay phép toán logic với các dữ liệu
  - Ghi dữ liệu (Write Data): ghi dữ liệu ra bộ nhớ hay cổng vào-ra

ALU (Arithmetic and Logic Unit)

- Chức năng: Thực hiện phép toán số học và logic:
  - + Số học: cộng, trừ, nhân, chia, tăng, giảm, đảo dấu
  - + Logic: AND, OR, XOR, NOT, phép dịch bit

Mô hình kết nối ALU

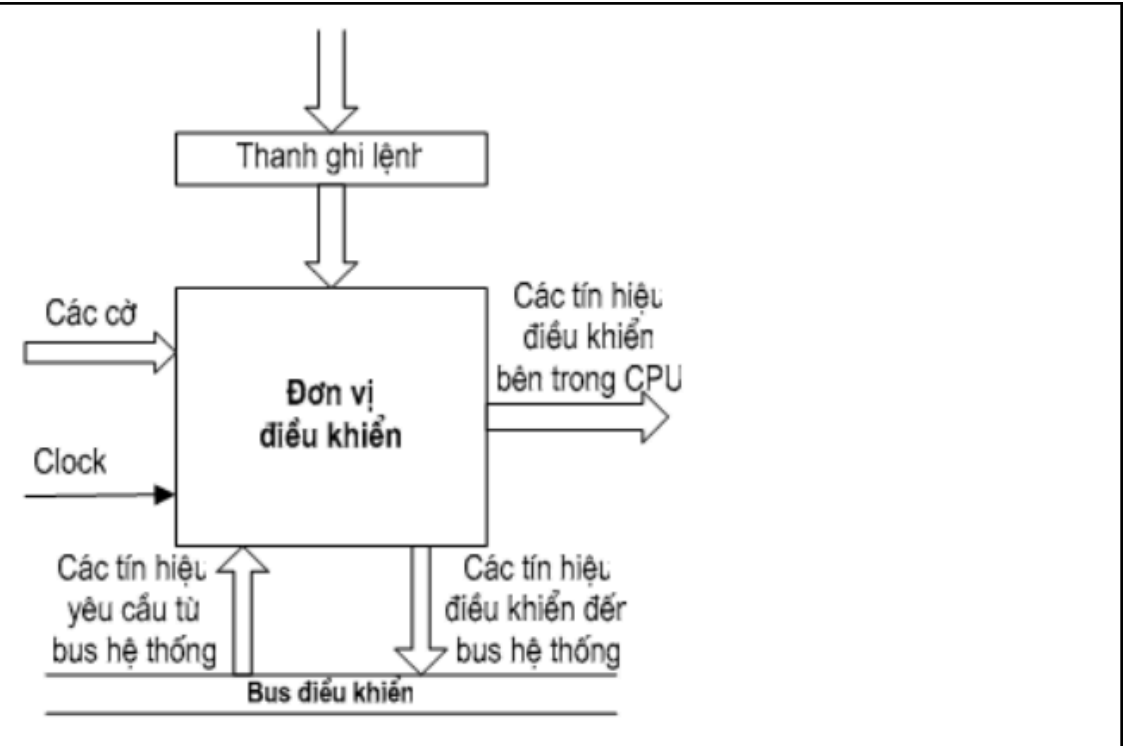


CU (Control Unit)

- Điều khiển nhận lệnh từ bộ nhớ đưa vào thanh ghi lệnh
- Tăng nội dung của PC để trở sang lệnh kế tiếp

Mô hình kết nối CU

<ul style="list-style-type: none"> <li>- Giải mã lệnh đã được nhận để xác định thao tác mà lệnh yêu cầu</li> <li>- Phát ra các tín hiệu điều khiển thực hiện lệnh</li> <li>- Nhận các tín hiệu yêu cầu từ bus hệ thống và đáp ứng với các yêu cầu đó</li> </ul> <ul style="list-style-type: none"> <li>- Tín hiệu đến CU <ul style="list-style-type: none"> <li>+ Clock: tín hiệu nhịp từ mạch tạo dao động bên ngoài</li> <li>+ Mã lệnh từ thanh ghi lệnh đưa đến để giải mã</li> <li>+ Các cờ từ thanh ghi cờ cho biết trạng thái của CPU</li> <li>+ Các tín hiệu yêu cầu từ bus điều khiển</li> </ul> </li> <li>- Tín hiệu điều khiển của CU <ul style="list-style-type: none"> <li>+ Các tín hiệu điều khiển bên trong CU: điều khiển các thanh ghi, điều khiển ALU</li> <li>+ Các tín hiệu điều khiển bên ngoài CU: điều khiển bộ nhớ, điều khiển các module vào-ra</li> </ul> </li> </ul>	
---	--



Tập thanh ghi	
<ul style="list-style-type: none"> <li>- Tập hợp các thanh ghi nằm trong CPU</li> <li>- Chứa các thông tin tạm thời phục vụ cho hoạt động ở thời điểm hiện tại của CPU</li> <li>- Được coi là mức đầu tiên của hệ thống nhớ</li> <li>- Tùy thuộc vào bộ xử lý cụ thể</li> <li>- Số lượng thanh ghi nhiều → tăng hiệu năng của CPU</li> <li>- Có 2 loại thanh ghi: <ul style="list-style-type: none"> <li>+ Các thanh ghi lập trình được và không lập trình được</li> </ul> </li> </ul>	<ul style="list-style-type: none"> <li>- Phân loại theo chức năng <ul style="list-style-type: none"> <li>+ Thanh ghi địa chỉ: quản lý địa chỉ của ngăn nhớ hay cổng vào-ra</li> <li>+ Thanh ghi dữ liệu: chứa tạm thời các dữ liệu</li> <li>+ Thanh ghi đa năng: có thể chứa địa chỉ hoặc dữ liệu</li> <li>+ Thanh ghi điều khiển/ trạng thái: chứa các thông tin điều khiển và trạng thái của CPU</li> <li>+ Thanh ghi lệnh: chứa lệnh đang được thực hiện</li> </ul> </li> </ul>
<ul style="list-style-type: none"> <li>- Thanh ghi lệnh (IR - Instruction Register)</li> <li>• <b>IR – dùng để lưu câu lệnh hiện thời.</b></li> <li>• <b>IR lấy lệnh từ thanh ghi đệm MBR và chuyển cho CPU để giải mã.</b></li> </ul> <div> <div>MBR</div> <div>IR</div> <div>CU</div> </div>	<ul style="list-style-type: none"> <li>- Một số thanh ghi điển hình: <ul style="list-style-type: none"> <li>+ Các thanh ghi địa chỉ</li> <li>+ Bộ đếm chương trình PC (Program Counter)</li> <li>+ Con trỏ dữ liệu DP (Data Pointer)</li> <li>+ Con trỏ ngăn xếp SP (Stack Pointer)</li> <li>+ Thanh ghi cơ sở và thanh ghi chỉ số (Base Register &amp; Index Register)</li> <li>+ Các thanh ghi dữ liệu</li> <li>+ Thanh ghi trạng thái</li> </ul> </li> </ul>

Bộ đếm chương trình (PC - Program Counter)	
<ul style="list-style-type: none"> <li>- Còn được gọi là con trỏ lệnh IP (Instruction Pointer)</li> <li>- Chứa địa chỉ của lệnh tiếp theo sẽ được nhận vào</li> <li>- Sau khi 1 lệnh được nhận vào, nội dung PC tự động tăng để trở sang lệnh tiếp theo</li> </ul>	

Thanh ghi con trỏ dữ liệu (DP - Data pointer)	
<ul style="list-style-type: none"> <li>- Chứa địa chỉ của ngăn nhớ dữ liệu mà CPU muốn truy cập</li> <li>- Thường có 1 số thanh ghi con trỏ dữ liệu: ds, es,...</li> </ul>	

Ngăn xếp		
<ul style="list-style-type: none"> <li>- Là vùng nhớ có cấu trúc LIFO</li> <li>- Ngăn xếp thường dùng để phục vị cho chương trình con</li> <li>- Đáy ngăn xếp là 1 ngăn nhớ xác định</li> <li>- Đỉnh ngăn xếp là thông tin nằm ở vị trí trên cùng trong ngăn xếp</li> <li>- Đỉnh ngăn xếp có thể bị thay đổi</li> </ul> <p>Con trỏ ngăn xếp SP (Stack Pointer)</p> <ul style="list-style-type: none"> <li>- SP chứa địa chỉ của ngăn nhớ đỉnh ngăn xếp</li> <li>- Khi cất 1 thông tin vào ngăn xếp: <ul style="list-style-type: none"> <li>+ Nội dung của SP tự động giảm</li> <li>+ Thông tin được cất vào ngăn nhớ được trỏ bởi SP</li> </ul> </li> <li>- Khi lấy 1 thông tin ra khỏi ngăn xếp: <ul style="list-style-type: none"> <li>+ Thông tin được đọc từ ngăn nhớ được trỏ bởi SP</li> <li>+ Nội dung của SP tự động tăng</li> </ul> </li> <li>- Khi ngăn xếp rỗng, SP trở vào đáy</li> </ul>		

Thanh ghi cơ sở - thanh ghi chỉ số	
<ul style="list-style-type: none"> <li>- Thanh ghi cơ sở: chứa địa chỉ của ngăn nhớ cơ sở (địa chỉ cơ sở)</li> <li>- Thanh ghi chỉ số: chứa độ lệch địa chỉ giữa ngăn nhớ mà CPU cần truy nhập so với ngăn nhớ cơ sở (chỉ số)</li> <li>- Địa chỉ của ngăn nhớ cần truy nhập = địa chỉ cơ sở + chỉ số</li> </ul>	

Thanh ghi dữ liệu	
<ul style="list-style-type: none"> <li>- Thanh ghi AX: Lưu kết quả tính toán</li> <li>- Thanh ghi BX: Thường dùng để lưu địa chỉ cơ sở</li> <li>- Thanh ghi CX: Lưu số lần lặp trong lệnh LOOP</li> <li>- Thanh ghi DX: Kết hợp với thanh ghi AX để lưu kết quả của phép nhân hoặc chia số 16 bit. Ngoài ra còn dùng để lưu địa chỉ 16 bit của cổng vào ra</li> </ul>	

Status Register	
<ul style="list-style-type: none"> <li>- Còn gọi là thanh ghi cờ - Flag Register</li> <li>- Chứa các thông tin trạng thái của CPU</li> <li>+ Các cờ phép toán: báo hiệu trạng thái của kết quả phép toán</li> <li>+ Các cờ điều khiển: biểu thị trạng thái điều khiển của CPU</li> </ul> <p>- Ví dụ cờ phép toán:</p> <ul style="list-style-type: none"> <li>+ Cờ zero (cờ rỗng): được thiết lập lên 1 khi kết quả của phép toán = 0</li> <li>+ Cờ Sign (cờ dấu): được thiết lập lên 1 khi kết quả của phép toán &lt; 0</li> <li>+ Cờ Carry (cờ nhớ): được thiết lập lên 1 nếu phép toán có nhớ ra ngoài bit cao nhất. Cờ báo tràn với số không dấu</li> <li>+ Cờ Overflow (cờ tràn): được thiết lập lên 1 nếu cộng 2 số nguyên cùng dấu mà kết quả có dấu ngược lại. Cờ báo tràn với số có dấu</li> </ul>	<p><b>Ví dụ cờ điều khiển:</b></p> <ul style="list-style-type: none"> <li>- Cờ Interrupt (cờ cho phép ngắt): <ul style="list-style-type: none"> <li>+ Nếu IF = 1 → CPU ở trạng thái cho phép ngắt với tín hiệu yêu cầu ngắt từ bên ngoài gửi tới</li> <li>+ Nếu IF = 0 → CPU ở trạng thái cấm ngắt với tín hiệu yêu cầu ngắt từ bên ngoài gửi tới</li> </ul> </li> </ul>

Tập thanh ghi họ 8086	

Thanh ghi truy nhập bộ nhớ	
<ul style="list-style-type: none"> <li>- Thanh ghi địa chỉ bộ nhớ MAR (Memory Address Register) <ul style="list-style-type: none"> <li>+ Là giao tiếp giữa CPU và bus địa chỉ</li> <li>+ Nhận địa chỉ bộ nhớ của lệnh kế tiếp từ PC và chuyển cho bus địa chỉ</li> </ul> </li> <li>- Thanh ghi dữ liệu bộ nhớ MBR (Memory Buffer Register) <ul style="list-style-type: none"> <li>+ Là giao tiếp giữa CPU và bus dữ liệu</li> <li>+ Nhận lệnh từ bus dữ liệu và chuyển cho IR</li> </ul> </li> </ul>	

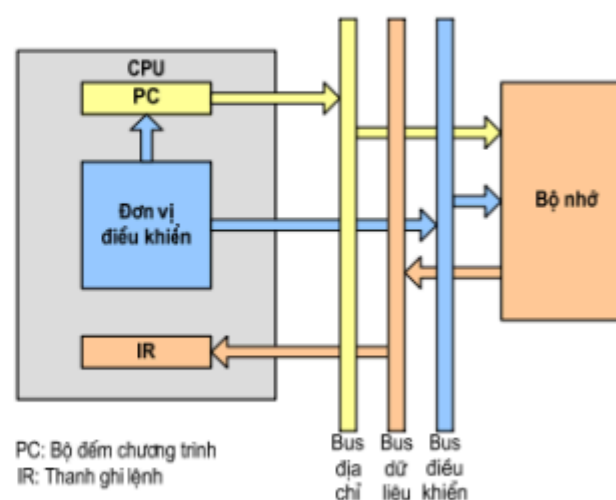
<p>- Đây là 2 thanh ghi được dùng riêng, người lập trình không thể truy cập được</p>	
<div>Bus</div> <ul style="list-style-type: none"> <li>Bus: tập các dây kết nối các thành phần của máy tính</li> <li>Các loại bus: <ul style="list-style-type: none"> <li>Bus địa chỉ: xác định vùng nhớ hay thiết bị ngoại vi mà CPU cần truy xuất, luôn nhận dữ liệu từ CPU</li> <li>Bus dữ liệu: tải dữ liệu từ CPU đến bộ nhớ và ngược lại</li> <li>Bus điều khiển: truyền tải các lệnh điều khiển</li> </ul> </li> </ul>	<div>Bus địa chỉ</div> <ul style="list-style-type: none"> <li><b>Chức năng:</b> vận chuyển địa chỉ để xác định ngăn nhớ hay cổng vào-ra</li> <li><b>Độ rộng bus địa chỉ:</b> xác định dung lượng bộ nhớ cực đại của hệ thống. Nếu độ rộng bus địa chỉ là N bit :  <math>A_{N-1}, A_{N-2}, \dots, A_2, A_1, A_0</math>  → có thể đánh địa chỉ tối đa cho <math>2^N</math> ngăn nhớ</li> <li><b>Ví dụ:</b> Bộ xử lý Pentium có bus địa chỉ 32 bit  → không gian địa chỉ là <math>2^{32}</math> byte = 4GBytes (đánh địa chỉ theo byte)</li> </ul>
<div>Bus dữ liệu</div> <ul style="list-style-type: none"> <li><b>Chức năng:</b> <ul style="list-style-type: none"> <li>vận chuyển lệnh từ bộ nhớ đến CPU</li> <li>vận chuyển dữ liệu giữa CPU, các mô đun nhớ và mô đun vào-ra với nhau</li> </ul> </li> <li><b>Độ rộng bus dữ liệu:</b> Xác định số bit dữ liệu có thể được trao đổi đồng thời. <ul style="list-style-type: none"> <li>M bit: <math>D_{M-1}, D_{M-2}, \dots, D_2, D_1, D_0</math></li> <li>M thường là 8, 16, 32, 64, 128 bit.</li> </ul> </li> <li><b>Ví dụ:</b> Các bộ xử lý Pentium có bus dữ liệu 64 bit</li> </ul>	<div>Bus điều khiển</div> <ul style="list-style-type: none"> <li><b>Chức năng:</b> vận chuyển các tín hiệu điều khiển</li> <li><b>Các loại tín hiệu điều khiển:</b> <ul style="list-style-type: none"> <li>Các tín hiệu phát ra từ CPU để điều khiển mô-đun nhớ và mô-đun vào-ra</li> <li>Các tín hiệu từ mô-đun nhớ hay mô-đun vào-ra gửi đến yêu cầu CPU.</li> </ul> </li> </ul>
<div>Chu trình lệnh</div> <ol style="list-style-type: none"> <li>Khi chạy chương trình, HĐH nạp chương trình vào bộ nhớ trong.</li> <li>Địa chỉ của câu lệnh đầu tiên của chương trình được đặt vào thanh ghi PC</li> <li>Địa chỉ ô nhớ chứa câu lệnh được chuyển vào bus địa chỉ qua thanh ghi MAR</li> <li>Bus địa chỉ chuyển địa chỉ lệnh tới đơn vị quản lý bộ nhớ MMU</li> <li>MMU chọn ra ô nhớ và yêu cầu tín hiệu đọc từ CPU</li> <li>Lệnh được chuyển từ ô nhớ vào MBR qua bus dữ liệu</li> <li>MBR chuyển lệnh tới thanh ghi lệnh IR. Sau đó tới đơn vị điều khiển CU</li> <li>CU giải mã câu lệnh và tạo ra các tín hiệu yêu cầu thực hiện tới các đơn vị khác như ALU để thực hiện lệnh</li> <li>Giá trị thanh ghi PC tăng lên 1 trở tới câu lệnh kế của chương trình</li> <li>Lặp lại các bước 2-9 cho tất cả các câu lệnh của chương trình</li> </ol>	<div>Hoạt động của chu trình lệnh</div> <div>Chu trình lệnh</div> <ul style="list-style-type: none"> <li>Nhận lệnh</li> <li>Giải mã lệnh</li> <li>Nhận toán hạng</li> <li>Thực hiện lệnh</li> <li>Cất toán hạng</li> <li>Ngắt</li> </ul>
<div>Giản đồ trạng thái chu trình lệnh</div> <pre> graph TD     N1(Nhận lệnh) --&gt; G1(Giải mã thao tác lệnh)     G1 --&gt; N2(Nhận toán hạng)     N2 -- "Nhiều toán hạng" --&gt; N2     N2 --&gt; T1(Thao tác dữ liệu)     T1 -- "Nhiều toán hạng" --&gt; T1     T1 --&gt; C1(Cất toán hạng)     C1 -- "Nhiều toán hạng" --&gt; C1     C1 --&gt; K1(Kiểm tra ngắt)     K1 -- "Có Ngắt" --&gt; NG(Ngắt)     K1 -- "Không Ngắt" --&gt; Q1(Quay lại với dữ liệu String hoặc Vector)     Q1 --&gt; N2     N1 -- "Lệnh hoàn thành, nhận lệnh tiếp theo" --&gt; G1 </pre>	



## Nhận lệnh

- CPU đưa địa chỉ của lệnh cần nhận từ bộ đếm chương trình PC ra bus địa chỉ
- CPU phát tín hiệu điều khiển đọc bộ nhớ
- Lệnh từ bộ nhớ được đặt lên bus dữ liệu và được CPU copy vào thanh ghi lệnh IR
- CPU tăng nội dung PC để trở sang lệnh kế tiếp

## Sơ đồ mô tả quá trình nhận lệnh



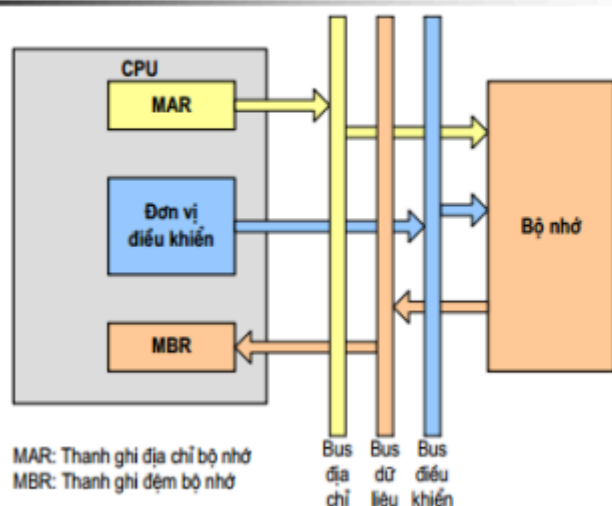
## Giải mã lệnh

- Lệnh từ thanh ghi lệnh IR được đưa đến đơn vị điều khiển
- Đơn vị điều khiển tiến hành giải mã lệnh để xác định thao tác phải thực hiện
- Giải mã lệnh xảy ra bên trong CPU

## Nhận dữ liệu từ bộ nhớ

- CPU đưa địa chỉ của toán hạng ra bus địa chỉ
- CPU phát tín hiệu điều khiển đọc
- Toán hạng được đọc vào CPU
- Tương tự như nhận lệnh

## Sơ đồ mô tả nhận dữ liệu từ bộ nhớ



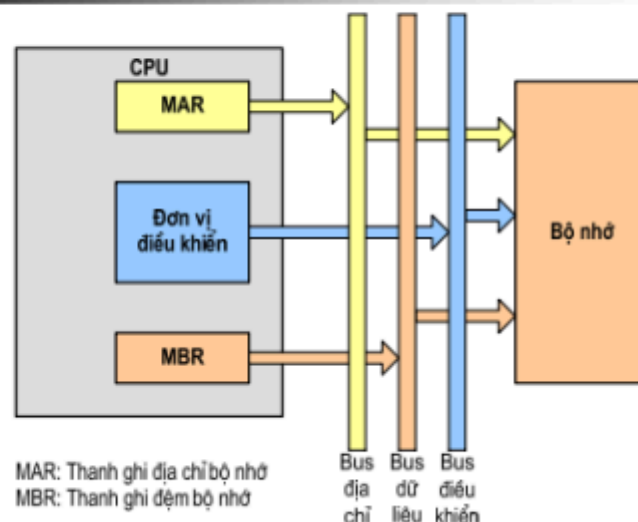
## Thực hiện lệnh

- Có nhiều dạng tùy thuộc vào lệnh
- Có thể là:
  - Đọc/Ghi bộ nhớ
  - Vào/Ra
  - Chuyển giữa các thanh ghi
  - Thao tác số học/logic
  - Chuyển điều khiển (rẽ nhánh)
  - ...

## Ghi toán hạng

- CPU đưa địa chỉ ra bus địa chỉ
- CPU đưa dữ liệu cần ghi ra bus dữ liệu
- CPU phát tín hiệu điều khiển ghi
- Dữ liệu trên bus dữ liệu được copy đến vị trí xác định

## Sơ đồ mô tả quá trình ghi toán hạng





Ngắt

- Nội dung của bộ đếm chương trình PC (địa chỉ trở về sau khi ngắt) được đưa ra bus dữ liệu
- CPU đưa địa chỉ (thường được lấy từ con trỏ ngăn xếp SP) ra bus địa chỉ
- CPU phát tín hiệu điều khiển ghi bộ nhớ
- Địa chỉ trở về trên bus dữ liệu được ghi ra vị trí xác định (ở ngăn xếp)
- Địa chỉ lệnh đầu tiên của chương trình con điều khiển ngắt được nạp vào PC



Sơ đồ mô tả chu trình ngắt

