

## 5º. Laboratório

MO613— Laboratório de Circuitos Lógicos  
Prof. Dr. Guido Araújo, Prof. Dr. Mário Côrtes  
1o. Semestre de 2010

1. Medidor de tempo de reação - projete e implemente um circuito que tem o objetivo de medir o tempo de reação do operador, com as seguintes especificações de operação: [RD]

- O operador pressiona o PB1 e os leds do display de 7 segmentos se apagam
- O circuito gera um tempo aleatório entre 1 e 2 segundos
- Ao expirar essa contagem todos os leds do display de 7 segmentos se acendem
- O operador deve pressionar o mais rápido possível o PB2
- O circuito calcula o intervalo de tempo entre o acendimento dos leds e a reação do operador ao apertar o PB2, e mostra o intervalo em centésimos de segundo (dois dígitos) no display de 7 segmentos
- Ao pressionar novamente o PB1 o ciclo se repete
- Se o operador pressionar o PB2 antes do momento correto, os leds do display de 7 segmentos indicam erro (character EE) até que o operador pressione PB1 novamente.

2. Projetar, em VHDL, um somador/subtrator serial, totalmente síncrono, capaz de somar e subtrair palavras seriais de 8 bits (A e B) e entregar o resultado em paralelo na saída (via um registrador de deslocamento), juntamente com um sinal de *overflow* (OF) e um sinal de *strobe* (STB) para indicar que os resultados estão prontos. Os sinais de controle na entrada são:

**LSB:** indica que o primeiro bit da entrada, o menos significativo, está presente; os bits entram do menos para o mais significativo;

**SEL:** se for igual a 1 a operação é soma, caso contrário é subtração.

O diagrama de blocos do circuito é o esboçado na figura 1. Escolha os sinais de controle internos e implemente-os convenientemente como saída da unidade de controle. [RSD]

Indique no relatório uma maneira de transformar o circuito para um somador de n bits e como o tempo total de cálculo escala em relação ao número de bits da entrada. [R]

3. Projete, usando VHDL, um dado eletrônico que mostre aleatoriamente valores de 1 a 6 no *display* de 7 segmentos sempre que se pressionar um *push button*. Colete 120 valores gerados pelo experimento e registre no relatório a frequência de ocorrência de cada valor. O dado eletrônico deve se aproximar o máximo possível de frequência de ocorrência igual a  $1/6$ , para todos os valores. [RD]
4. Usando VHDL, implemente um circuito de correção de erros de entradas codificadas segundo o código de *Hamming* de distância 3 bits. O circuito deve ser capaz de corrigir erros simples (em um bit). As entradas tem 4 bits de dados e 3 de codificação e podem ser corrompidas em um bit. O circuito decodificador detecta o erro e corrige, apresentando os 4 bits de dados corrigidos. A demonstração deve permitir especificar as entradas (4 bits), inserir erros (em qualquer uma das 7 posições e em qualquer quantidade) e verificar a saída corrigida e não corrigida. A figura 2 ilustra o funcionamento do circuito. [RD]

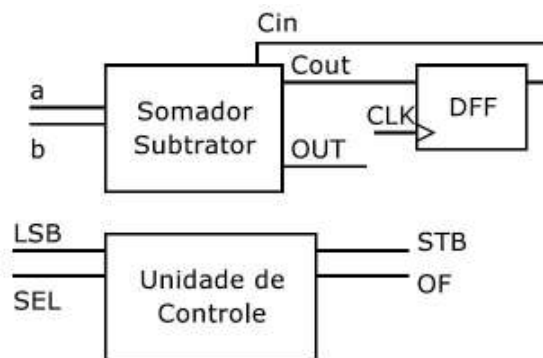


Figura 1: Somador-Subtrator serial

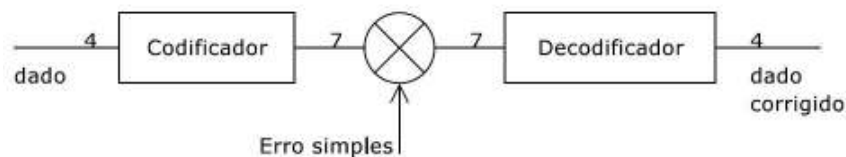


Figura 2: Hamming

#### Referências:

- <http://www.ee.unb.ca/tervo/ee4253/hamming.htm>
- [http://www.mdstud.chalmers.se/\\_md7sharo/coding/main/node32.html](http://www.mdstud.chalmers.se/_md7sharo/coding/main/node32.html)

5. Usando os componentes fornecidos para o teclado PS/2 na página do curso, projete um leitor de teclado que capture o código da tecla pressionada por um teclado PS/2 ligado a placa.

- (a) Mostre o código da tecla pressionada no *display* de sete segmentos.
- (b) Faça um tradutor que seja capaz de mostrar o caractere pressionado no *display*, para caracteres alfanuméricos. Ignore os caracteres não alfanuméricos e não se preocupe com ambiguidades.
- (c) Utilizando a sua solução para o item (b), implemente um mecanismo para que os caracteres sejam mostrados nos 4 displays, sendo sempre deslocados para a esquerda a cada nova tecla pressionada. Esse mecanismo é semelhante a um registrador de deslocamento para a esquerda. **[RD]**