## EE530

# Segundo laboratório de eletrônica básica

Primeiro Semestre de 2010

PROFESSOR: CELSO

TIAGO CHEDRAOUI SILVA RA: 082941

22 de abril de 2010

#### 1 O Retificador com Capacitor de Filtro - o Retificador de Pico

Circuitos retificadores produzem uma tensão de saída pulsante (tensão variável), o que os torna inadequados como fontes de alimentação ce para circuitos eletrônicos. O circuito retificador projetado (ver:figura 1.1) apresentou um pico de 10,0 volts aproximadamente de entrada, apesar de existirem pequenas variações no valor de pico. Devido às variações no pico da tensão de entrada , o pico da tensão no resistor sofreu também pequenas variações, que iremos ignorar. Assim, a tensão de saída varia de 0 a 9,3 Volts aproximadamente(ver:figura 1.2). Portanto, a diferença entre a tensão na fonte e no resitor equivale a: $V_{DO} = V_{Smax} - V_{0max} = 0,7 Volts$ .

Essa variação pode ser reduzida através da utilização de um capacitor em paralelo com o o resistor de carga. Ao adicionarmos um capacitor em paralelo e se CR>>T,temos:

$$Vr = \frac{V_p}{fRC} \tag{1}$$

Sendo Vr a tensão de ondulação, Vp tensão de pico no resistor, f a frequência da fonte, R a resistência em paralelo e C o capacitor em paralelo, R a resistência em paralelo e C o capacitor em paralelo.

Utilizando os valores de f = 60Hz,  $V_r = 2V$ ,  $R = 1941\Omega$   $eV_p = 9,3463V$ , temos : C = 40126,6 nF.

Projetando o circuito (ver:figura 1.3) obtivemos a tensão de saída varindo de 7,8 a 9,3 Volts aproximadamente. Diminuímos a variação na saída para 1,5V pico a pico,no entanto o objetivo era que essa variação fosse de 2V. O erro pode ter ocorrido por CR não ser muito maior que T, em nosso caso CR = 4,67T, ou seja a aproximação da equação 1 não é tão eficaz.

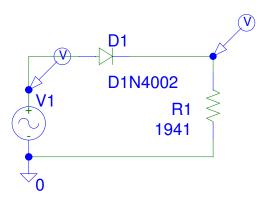


Figura 1.1: Circuito retificador

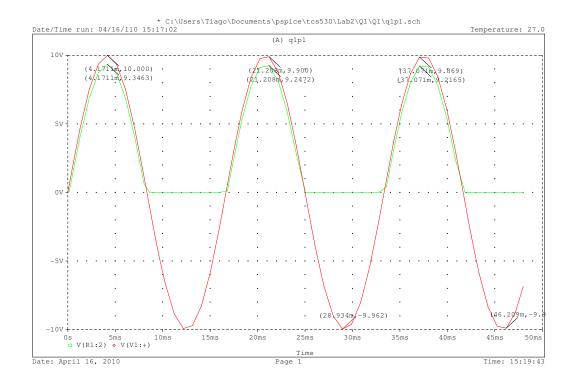


Figura 1.2: Análise das voltagens em um retificador

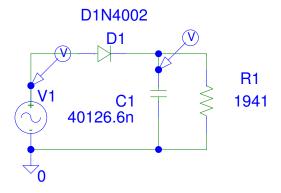


Figura 1.3: Circuito retificador com capacitor de filtro

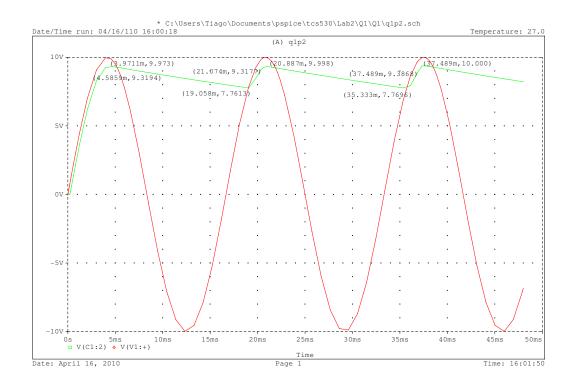


Figura 1.4: Análise das voltagens em circuito retificador com capacitor de filtro

## 2 Retificador de precisão - super diodo

Um retificador de precisão, também conhecido por super diodo, é usado para retificação de sinais AC de baixa amplitude, já que é capaz de retificar um sinal sem as perdas inerentes aos retificadores convencionais a diodo.

Ele pode ser obtido usando um amplicador operacional de modo a obter um circuito se comportando como um diodo ideal e retificardor (vide figura 2.1). No circuito, o alto ganho do Amplificador operacional elimina o efeito de  $V_d$ .

Quanto a voltagem de entrada é negativa, há uma voltagem negativa no diodo abrindo o circuito, portanto não há corrente na carga e a voltagem na saída é zero. Quanto a voltagem de entrada é positiva, a voltagem é amplificada e o diodo passa a atuar como um fio. Assim, existe corrente na carga e a voltagem na saída é igual a na entrada devido à realimentação.

Ou seja, sendo no circuito  $V_i = V_2$ e  $V_a = A.(V_i - V_0)$ :

Se 
$$V_i < 0 \rightarrow V_0 = 0$$

1.

$$Se V_i > 0 \rightarrow V_0 = A.(V_i - V_0) - V_d \rightarrow V_0 = \frac{(A.V_i - V_d)}{(1+A)}$$

$$Amp - op : A \rightarrow \infty \rightarrow Vo = Vi$$

Porém, como pode ser visto na figura: 2.2 há o problema de oscilação do sinal de saída com essa configuração. Isso acontece, pois quando o sinal de entrada passa a ser negativo não há um feedback da voltagem amplificada, já que o diodo abre o circuito. Outro problema relacionado à ausência do feedback consiste no módulo da voltagem na saída do amplificador tornar-se maior que a voltagem na entrada, já que  $V_a = A.(V_i - V_0)$  e  $|V_i| > |V_0|$  (ver figura:2.3) e chegar a saturar o amp-op. Posteriormente, quando o sinal de entrada torna-se positivo a saída do amp-op levará um tempo, que é determinado pelo SR do amp-op, para voltar ao valor 0. Esse problema pode ser visto para altas voltagens de entrada, que não é o nosso caso.

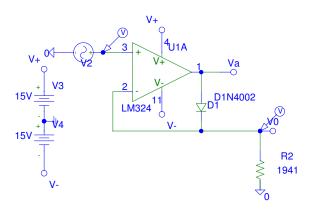


Figura 2.1: Circuito retificador de precisão

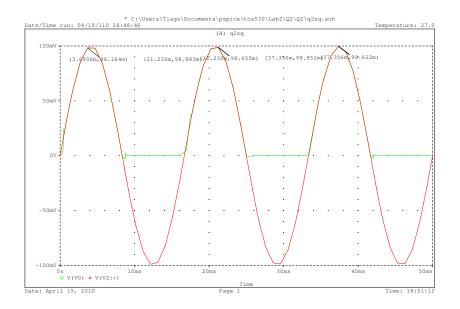


Figura 2.2: Análise de tensão por tempo na fonte e na saída

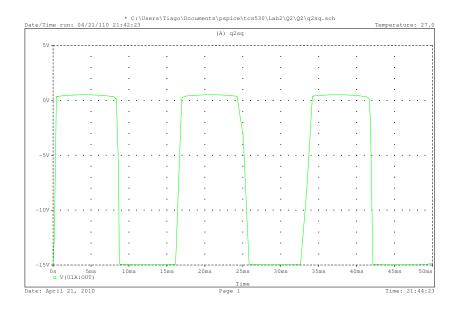


Figura 2.3: Análise de tensão por tempo na saída do Amp-Op

## 3 Circuito dobrador de tensão

Utilizando um grampeador (formado por C1 e D1) e um retificador de pico (formado por C2 e D2), é possível obter uma tensão de saída duas vezes maior que a entrada. Os picos positivos são grampeados para 0 e o pico negativo para  $-2V_p$ , enquanto que o retificador de pico faz com que a saída seja quase uma tensão CC de valor  $-2V_p$ .

Assim, projetamos o circuito dobrador de tensão (ver:figura 3.1) e realizando a análise do circuito (ver:figura 3.2) percebe-se que a saída demora alguns ciclos para dobrar a tensão de entrada, mas que após passa a atuar com pouca variação em relação ao esperado na teoria, por exemplo, atingindo aproximadamente, 300ms após o início, o valor de -19.7V no capacitor e resistor (variação relativa ao esperado de 1,5%).

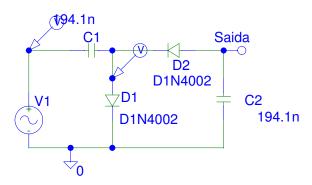


Figura 3.1: Circuito dobrador de tensão

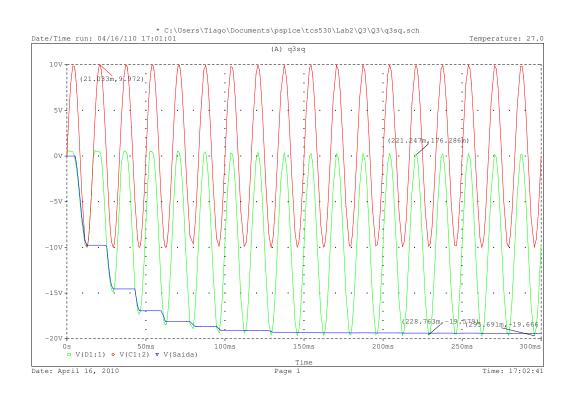


Figura 3.2: Análise de tensão do circuito