UNIOESTE Ciência da Computação

Sistemas Digitais Circuitos Sequenciais

Prof. Jorge Habib El Khouri Prof. Antonio Marcos Hachisuca

2020/2021

Referências Bibliográficas

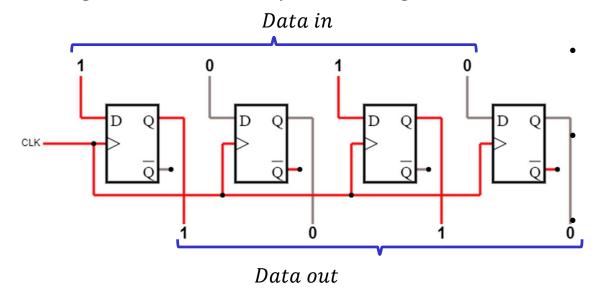
- 1. Digital Fundamentals, Thomas L. Floyd; Editora: Pearson; Edição: 11; Ano: 2015;
- 2. Sistemas Digitais Princípios e Aplicações, Ronald J. Tocci; Editora: Pearson; Edição: 11; Ano: 2011;
- 3. Computer Organization and Design, David A. Patterson; Editora: Elsevier; Edição: 1; Ano: 2017
- 4. Digital Design: Principles and Practices, John F. Wakerly; Editora: Pearson; Edição: 5; Ano: 2018;
- 5. Guide to Assembly Language Programming in Linux, Sivarama P. Dandamudi; Editora: Springer; Edição: 1; Ano: 2005.
- 6. Fundamentals of Logic Design, Roth Jr, Charles H; Kinney, Larry L; Seventh Edition. Editora: Cengage Learning, Ano: 2013.

Sumário

- 1. Revisão Sistemas de Numeração
- 2. Revisão Representação de Dados
- 3. Revisão Operações com Binários
- 4. Álgebra Booleana
- 5. Simplificação de Expressões
- 6. Mapa de Karnaugh
- 7. Elementos Lógicos Universais
- 8. Circuitos Combinacionais
- 9. <u>Circuitos Sequenciais</u>

- Latches
- 2. Flip-Flop
- 3. Registradores
- 4. Contadores
- 5. Máquina de Estados
- 6. Memória RAM

- Flip-flops podem ser agrupados para formar um registrador;
- O seguinte circuito exemplifica um registrador de 4 *bits*:

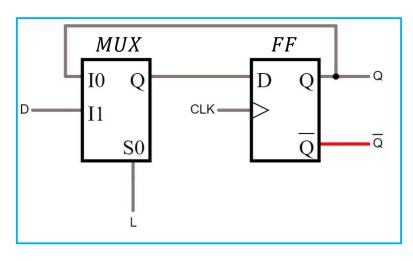


Os dados de entrada serão transferidos para a saída na transição de borda do *clock*;

Todos os *flip-flops* compartilham o mesmo sinal de *clock*;

Esta configuração é denominada parallel in — parallel out.

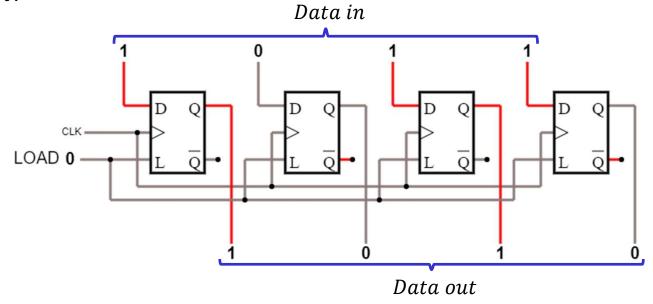
- É desejável que os dados de entrada sejam transferidos para a saída de forma controlada, além da sincronização com o clock;
- O seguinte circuito combina um MUX-1 com o $flip-flop\ D$, agregando assim um sinal de Load ou Enable ao flip-flop:



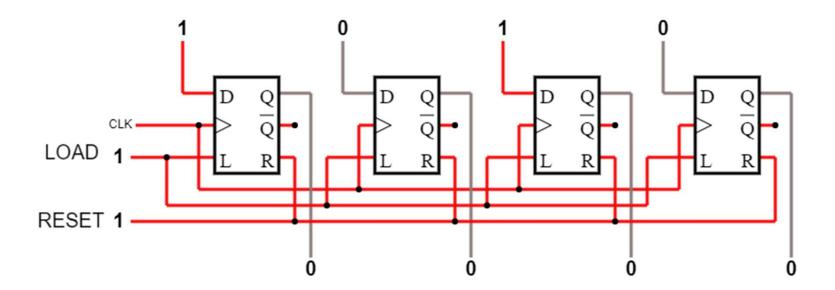
- Quando L==0, a saída Q do flip-flop é mantida inalterada, em função da realimentação de Q em I_0 ;
- Quando L == 1, a entrada D é transferida para a saída do MUX, e consequentemente para o flip-flop;
- Na próxima transição de borda do clock, o Q do flip-flop refletirá o valor de D;

https://tinyurl.com/yzykugzl

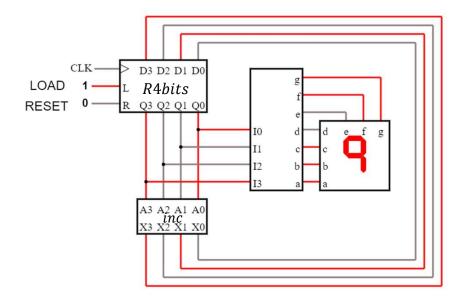
• O seguinte circuito exemplifica um registrador de 4 bits com controle de Load ou Select:



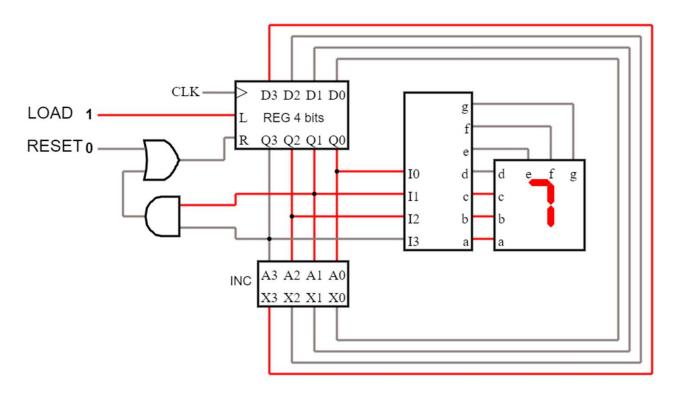
• Uma funcionalidade adicional interessante seria zerar a saída do registrador:



• O problema do incrementador:

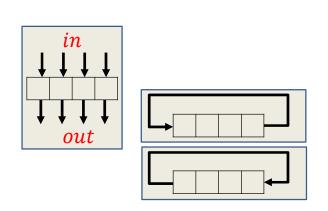


i. Introduzir pequenas modificações no diagrama do incrementador apresentado para que a contagem seja de 0 a 9:

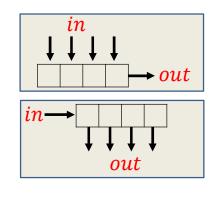


→ out

- Uma diversidade de registradores específicos são utilizados em circuitos digitais;
- Normalmente s\(\tilde{a}\) designados como registradores de deslocamento ou shift registers;
- Os principais são:
 - ✓ Serial in shift right serial out; in \rightarrow
 - ✓ Serial in shift left serial out;
 - ✓ Parallel in serial out;
 - ✓ *Serial in parallel out*;
 - ✓ $Parallel\ in-parallel\ out;$
 - ✓ *Rotate right*;
 - ✓ Rotate left;



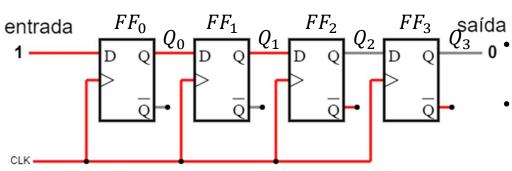
out ←



11

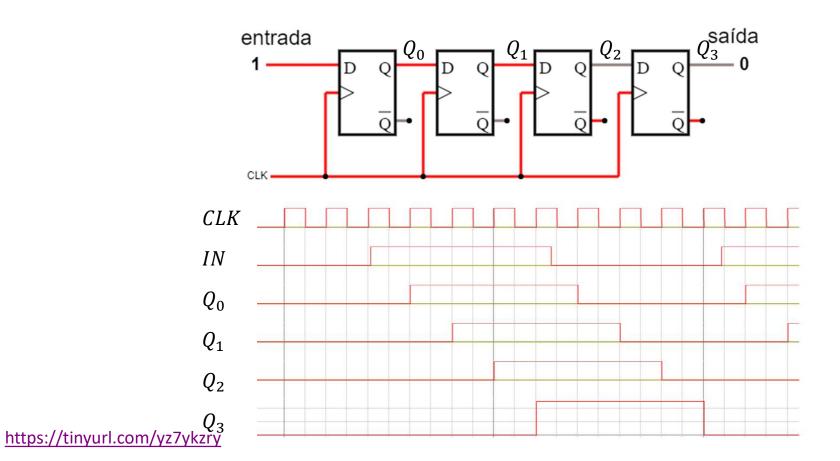
Circuitos Sequenciais Registrador *serial in — serial out*

- Registrador do tipo $serial\ in-serial\ out$ transfere bit a bit de uma sequência de bits da entrada para a saída:
- O seguinte circuito utiliza $flip-flops\ D$ para realizar esta lógica:



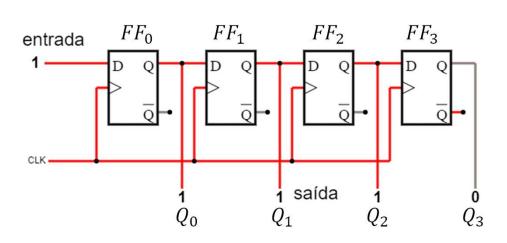
- A entrada D do FF_0 será transferida para a saída Q_0 na borda de subida do clock;
 - A informação Q_0 será transferida para a saída Q_1 na próxima borda;
- A informação Q_1 será transferida para a saída Q_2 na próxima borda; e assim sucessivamente;
- O último bit transferido fica retido em Q_3 ;
- Uma onda de deslocamentos ocorre a medida que um novo bit é introduzido em Q.

Circuitos Sequenciais Registrador *serial in — serial out*



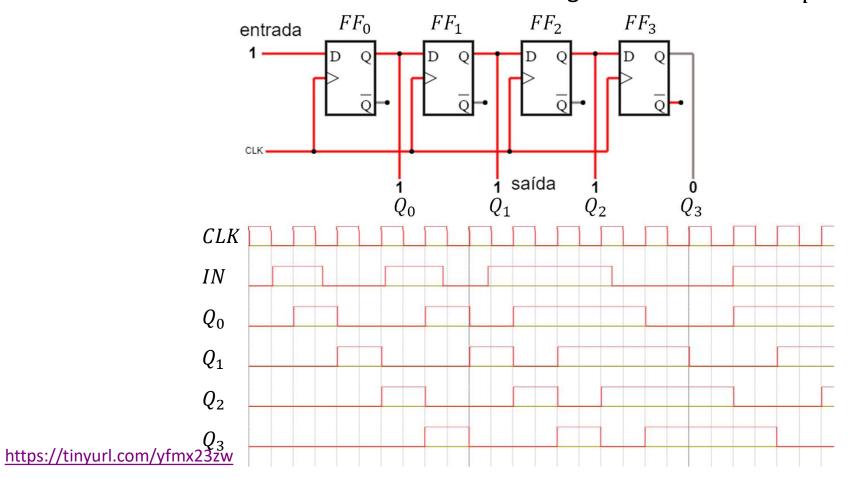
Circuitos Sequenciais Registrador *serial in – parallel out*

- Registrador do tipo serial in parallel out transfere bit a bit de uma sequência de bits da entrada para as saídas:
- O seguinte circuito utiliza $flip-flops\ D$ para realizar esta lógica:

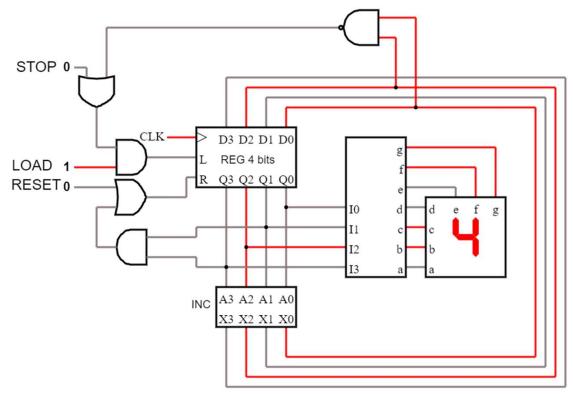


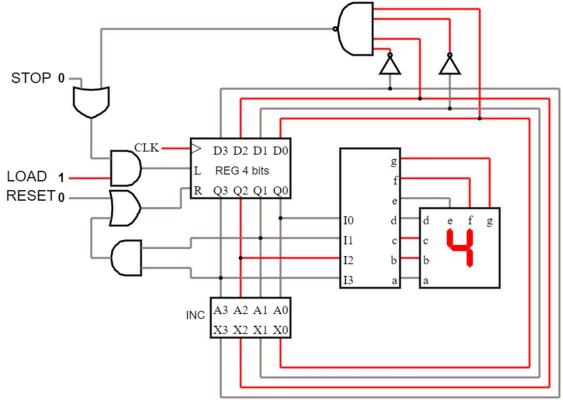
- A entrada D do FF_0 será transferida para a saída Q_0 na borda de subida do clock;
- A informação Q_0 será transferida para a saída Q_1 na próxima borda;
- A informação Q_1 será transferida para a saída Q_2 na próxima borda; e
- Assim sucessivamente;
- O último bit transferido fica retido em Q_3 .

Circuitos Sequenciais Registrador serial in - parallel out



i. Introduzir pequenas modificações no diagrama do contador de 0 a 9, para incluir uma parada em 4:

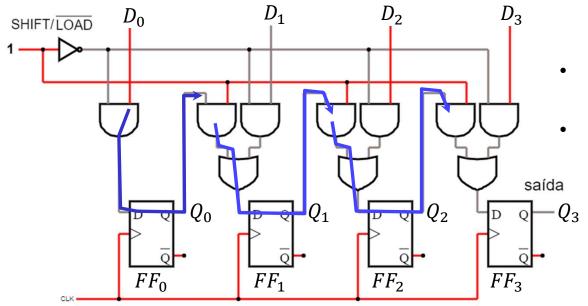




ii. Adaptar o incrementador de 4 bits para incluir uma entrada que congela/retoma a contagem após 4 pulsos do *clock*:

Circuitos Sequenciais Registrador parallel in — serial out

- Registrador do tipo $parallel\ in-serial\ out$ transfere bit a bit a partir de uma entrada paralela de bits:
- O seguinte circuito utiliza $flip-flops\ D$ para realizar esta lógica:



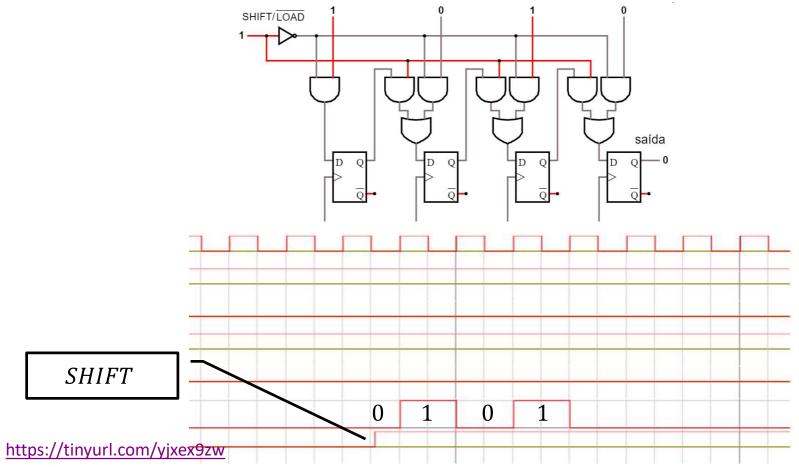
A entrada $SHIFT/\overline{LOAD}$ em 0 habilita as entradas D_{0-3} para os flip-flops;

A entrada $SHIFT/\overline{LOAD}$ em 1 desabilita as entradas D_{0-3} e habilita a conexão em cascata dos flip-flops;

Dando início assim ao processo de *shift*.

Circuitos Sequenciais

Registrador parallel in - serial out



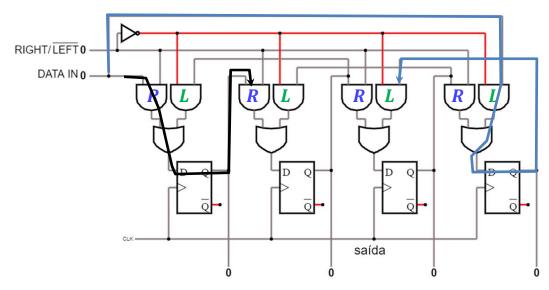
Circuitos Sequenciais Registrador de deslocamento

- Implementar um circuito para transmissão serial:
 - ✓ Em uma ponta os dados são armazenados em registrador de 4 bits;
 - ✓ Uma vez iniciada a comunicação, os bits são transferidos serialmente por uma única linha para a outra ponta;
 - ✓ Na recepção os bits são novamente reagrupados;

Circuitos Sequenciais Registrador de deslocamento bidirecional

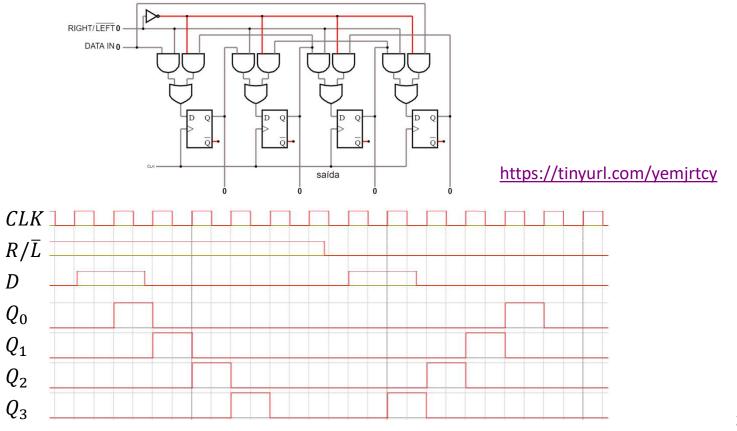
- Um registrador de deslocamento bidirecional permite o movimento dos bits tanto para a esquerda quanto para a direita;
- Ele pode ser implementado com uma entrada binária que habilita a transferência de um bit de dados de um estágio para outro à direita ou à esquerda.

Circuitos Sequenciais Registrador de deslocamento bidirecional



- Quando a entrada de controle $RIGHT/\overline{LEFT} == 1$, as portas R permitirão que o estado Q de cada flip-flop seja passado para a entrada D do próximo flip-flop.
- Quando ocorre um pulso de *clock*, os bits de dados serão deslocados para a direita.
- Quando a entrada de controle $RIGHT/\overline{LEFT} == 0$ as portas L permitirão que a saída Q de cada flip-flop seja transferida para a entrada D do flip-flop anterior.
- Quando ocorre um pulso de *clock*, os bits de dados serão deslocados uma posição para a esquerda.

Circuitos Sequenciais Registrador de deslocamento bidirecional

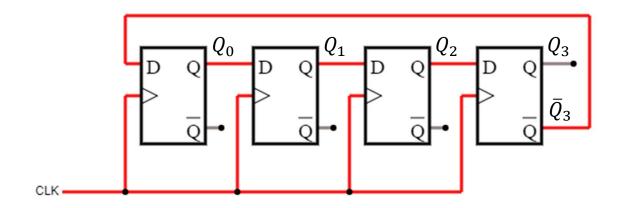


Circuitos Sequenciais Registrador de deslocamento contador

- Um registrador de deslocamento contador é basicamente um registrador de deslocamento, onde a saída serial é conectada na entrada serial;
- Esta configuração produz uma sequência especial de valores;
- Os registradores contadores mais comuns são:
 - ✓ Contador *Johnson*; e
 - ✓ Contador em anel.

Circuitos Sequenciais Contador Johnson

- Em um contador Johnson, a saída \bar{Q} do último flip-flop é conectada em feedback na entrada D do primeiro flip-flop;
- É possível implementar com outros tipos de flip-flops;



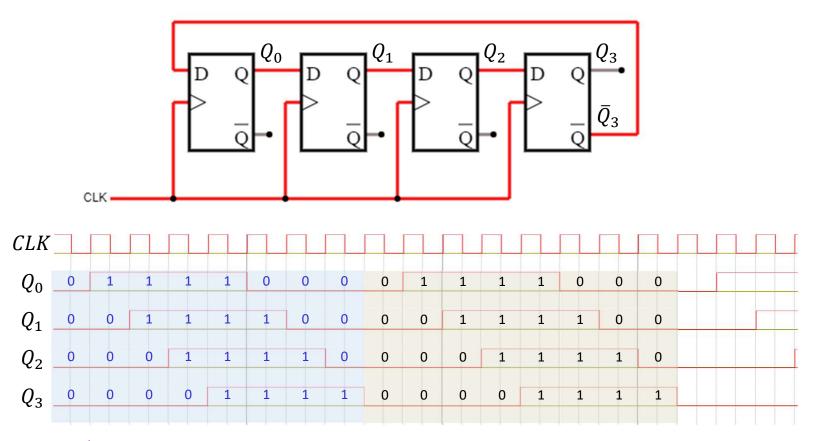
Circuitos Sequenciais Contador Johnson

• Se o contador iniciar em 0, este arranjo de feedback produzirá a seguinte sequência clássica de estados:

Clock Pulse	Q_0	Q_1	Q_2	Q_3
0	0	0	0	0
1	1	0	0	0
2	1	1	0	0
3	1	1	1	0
4	1	1	1	1
5	0	1	1	1
6	0	0	1	1
7	0	0	0	1

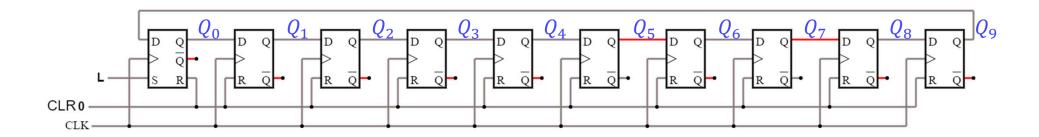
- Observe que a sequência de 4 bits tem um total de oito estados, ou padrões de bits, e a sequência de 5 bits tem um total de dez estados;
- Em geral, um contador Johnson produzirá um módulo de $2 \times n$, onde n é o número de estágios do contador.

Circuitos Sequenciais Contador Johnson



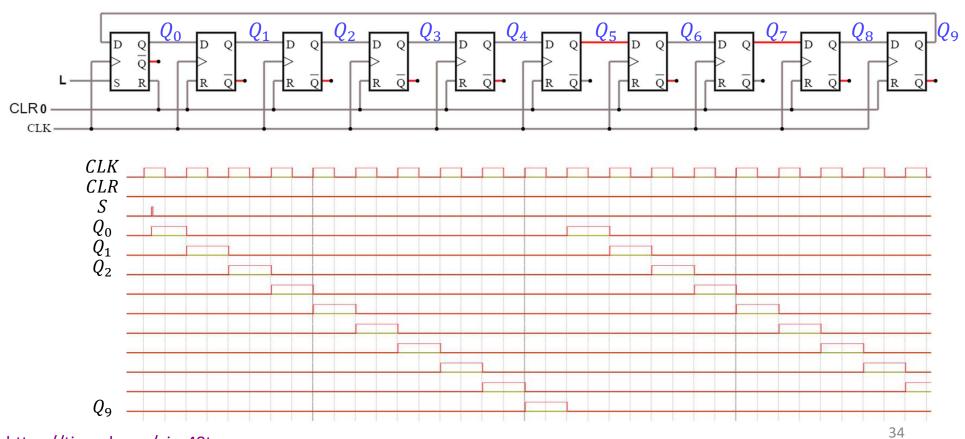
Circuitos Sequenciais Contador em anel

- Um contador em anel é basicamente um registrador de deslocamento circular;
- A saída Q do último flip-flop é conectada à entrada D do primeiro;



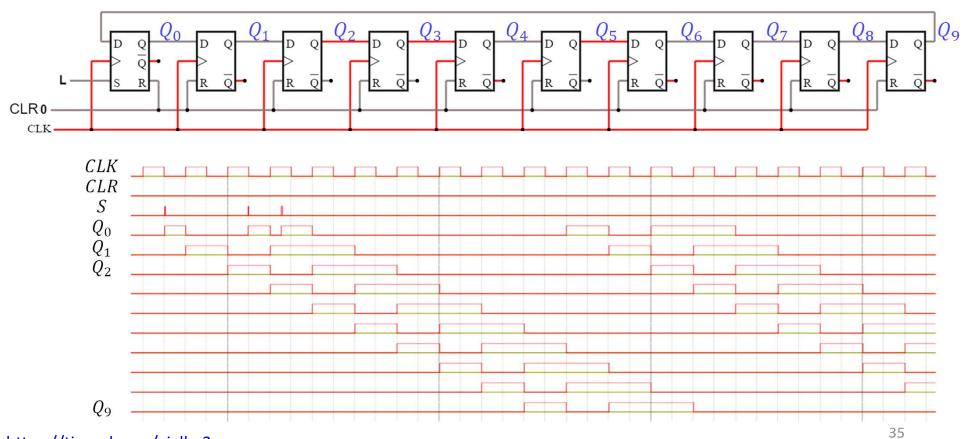
- A configuração mais comum é a de um único *bit* 1 circulando enquanto existirem pulsos do clock;
- A entrada S do primeiro flip-flop serve para introduzir o bit.

Circuitos Sequenciais Contador em anel



https://tinyurl.com/yjzg48tu

Circuitos Sequenciais Contador em anel



https://tinyurl.com/yjvlbg3n

Sumário

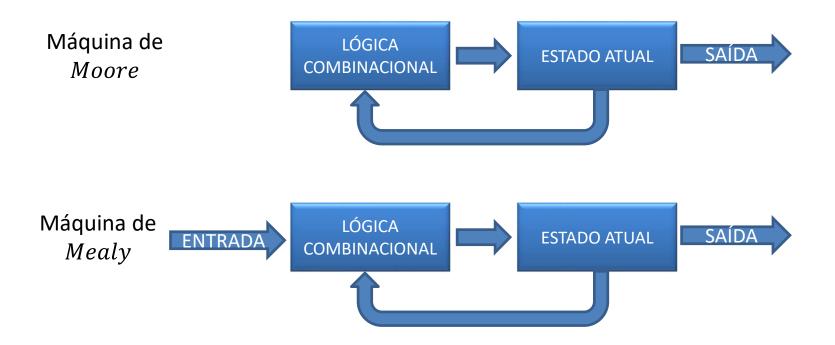
- 1. Revisão Sistemas de Numeração
- 2. Revisão Representação de Dados
- 3. Revisão Operações com Binários
- 4. Álgebra Booleana
- 5. Simplificação de Expressões
- 6. Mapa de Karnaugh
- 7. Elementos Lógicos Universais
- 8. Circuitos Combinacionais
- 9. <u>Circuitos Sequenciais</u>

- Latches
- 2. Flip-Flop
- 3. Registradores
- 4. Contadores
- 5. Máquina de Estados
- 6. Memória RAM

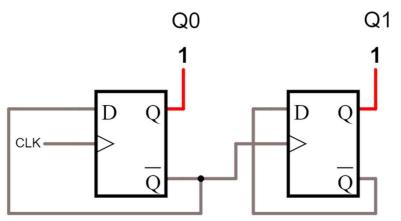
Circuitos Sequenciais Contadores

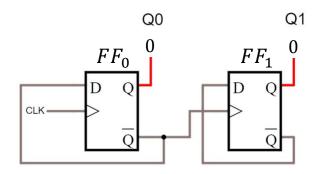
- Uma máquina de estados é um circuito sequencial com um número limitado (finito) de estados que ocorrem em uma determinada ordem;
- Um contador é um exemplo de máquina de estado, onde o número de estados é denominado módulo;
- Dois tipos básicos de máquinas de estado são: modelo de Moore e o modelo de Mealy;
- A máquina de estado de *Moore* é aquela em que as saídas dependem apenas do estado atual;
- A máquina de estado de *Mealy* é aquela em que as saídas dependem do estado atual e das entradas;
- Os dois modelos possuem uma entrada de clock que não é considerada uma entrada de controle.

Circuitos Sequenciais Contadores

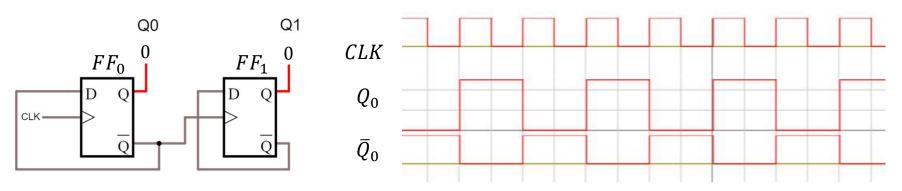


- O termo assíncrono refere-se a eventos que não possuem uma relação fixa de tempo entre si;
- Um contador assíncrono é aquele em que os flip-flops (FF) que integram o contador não mudam de estado exatamente ao mesmo tempo, pois não compartilham o mesmo pulso de clock;
- O diagrama a seguir apresenta um contador assíncrono de 2 bits:

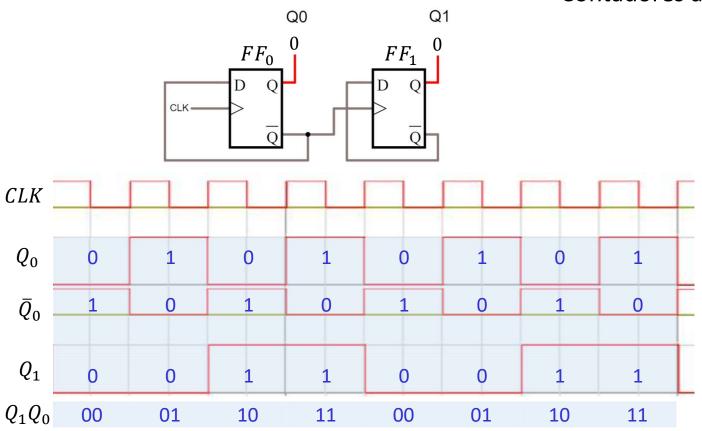


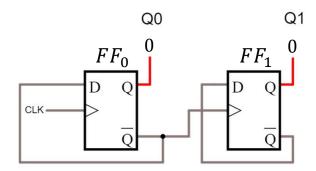


- ullet Para compreender o funcionamento deste circuito, iremos analisar o comportamento do FF_0 para alguns pulsos do clock;
- Inicialmente $Q_0=0$ e $\bar{Q}_0=1$, realimentando $D_0=\bar{Q}_0=1$.
- Na próxima borda do *clock* teremos $Q_0=1$ e $\bar{Q}_0=0$, realimentando $D_0=\bar{Q}_0=0$;
- Na próxima borda do *clock* teremos $Q_0=0$ e $\bar{Q}_0=1$, realimentando $D_0=\bar{Q}_0=1$;
- A cada borda de subida do clock a saída Q_0 vai alternando de valor;
- O seguinte gráfico ilustra o comportamento:



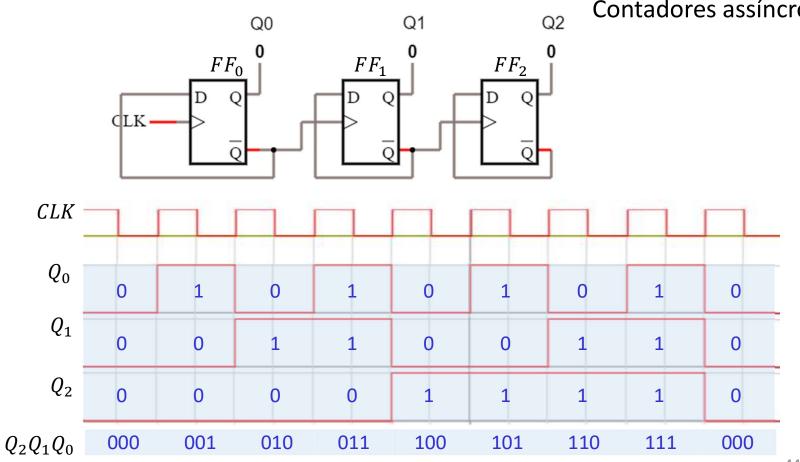
- Iremos analisar o comportamento do FF_1 em função dos pulsos recebidos a partir de \overline{Q}_0 ;
- Sempre que $ar{Q}_0$ comutar de 0 para 1, o FF_1 irá transferir a entrada D_1 para Q_1 ;
- Inicialmente $Q_1=0$ e $\bar{Q}_1=1$, realimentando $D_1=\bar{Q}_1=1$.
- Na próxima borda de \bar{Q}_0 teremos $Q_1=1$ e $\bar{Q}_1=0$, realimentando $D_1=\bar{Q}_1=0$;
- Na próxima borda do $ar Q_0$ teremos $Q_1=0$ e $ar Q_1=1$, realimentando $D_1=ar Q_1=1$;
- A cada borda de subida do $ar{Q}_0$ a saída Q_1 vai alternando de valor;





• A sequência de estados pode ser visualizada na seguinte tabela:

Clock Pulse	Q_1	Q_0
Inicial	0	0
1	0	1
2	1	0
3	1	1
4	0	0



https://tinyurl.com/yzrx6zda