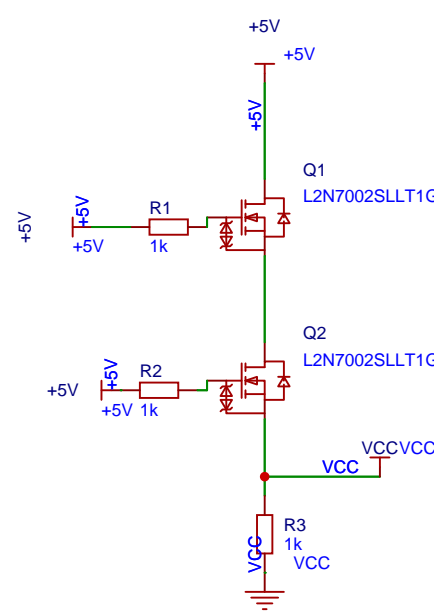
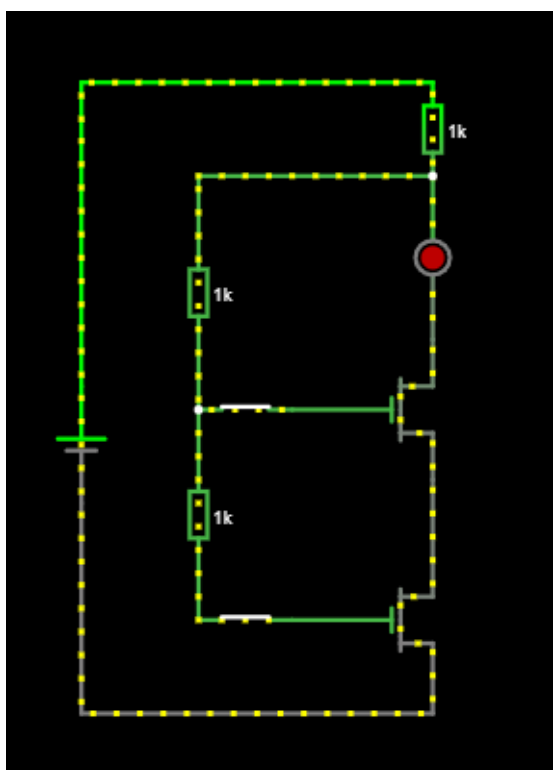


Porta lógica AND

Para a saída ser verdadeira
todas as entradas têm que ser verdadeias



PORTA AND		
Input		Output
A	B	Y
0	0	0
0	1	0
1	0	0
1	1	1

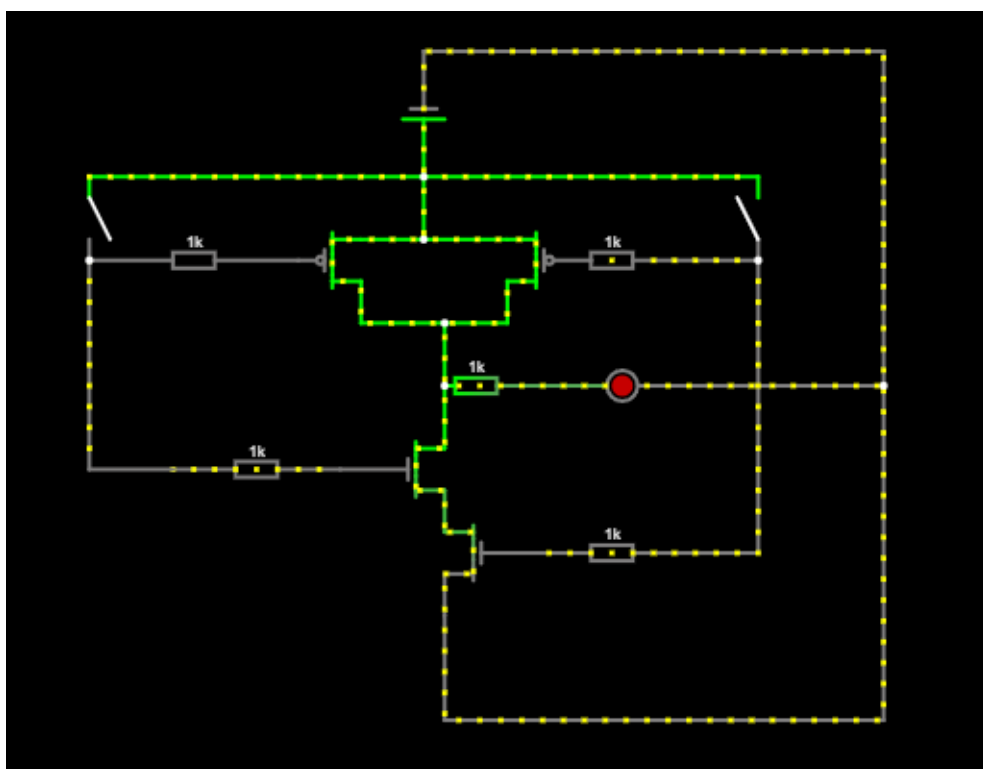


Tiago Teixeira-6024

Porta lógica NAND

Para a saída ser verdadeira,
as entradas não podem ser ambas verdadeiras

A	B	S
0	0	1
0	1	1
1	0	1
1	1	0

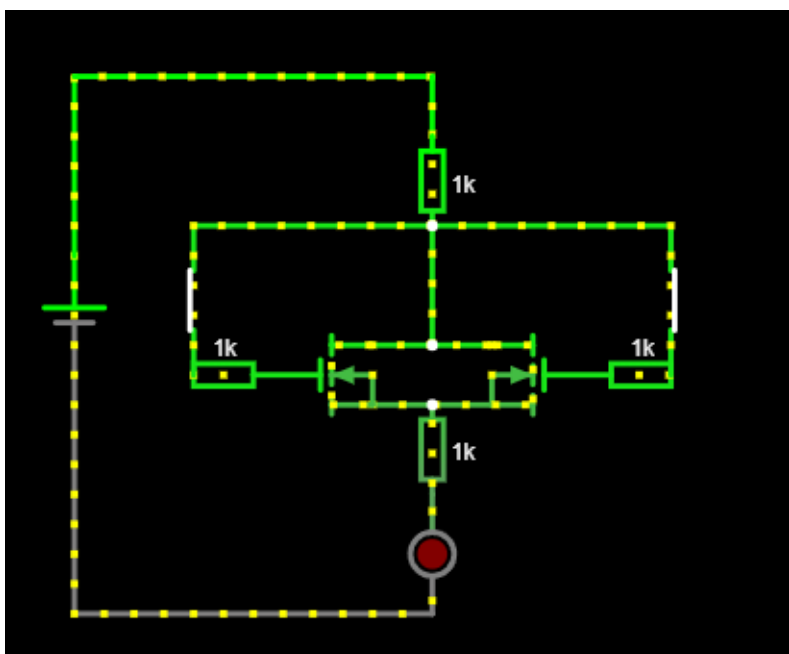


Tiago Teixeira-6024

Porta lógica OR

Para a saída ser verdadeira,
uma ou mais entrada podem ser verdadeiras.

PORTA OR		
Input		Output
A	B	Y
0	0	0
0	1	1
1	0	1
1	1	1

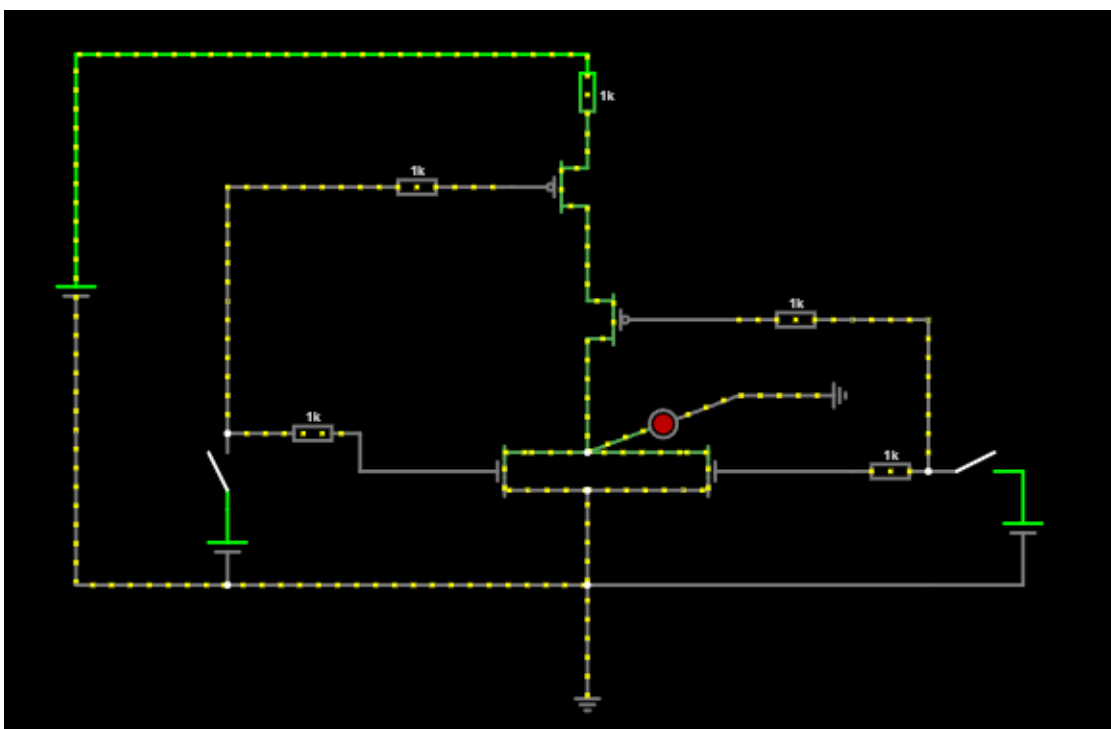


Tiago Teixeira-6024

Porta lógica NOR

Para a saída ser verdadeira,
ambas as entradas devem ser falsas.

A	B	S
0	0	1
0	1	0
1	0	0
1	1	0

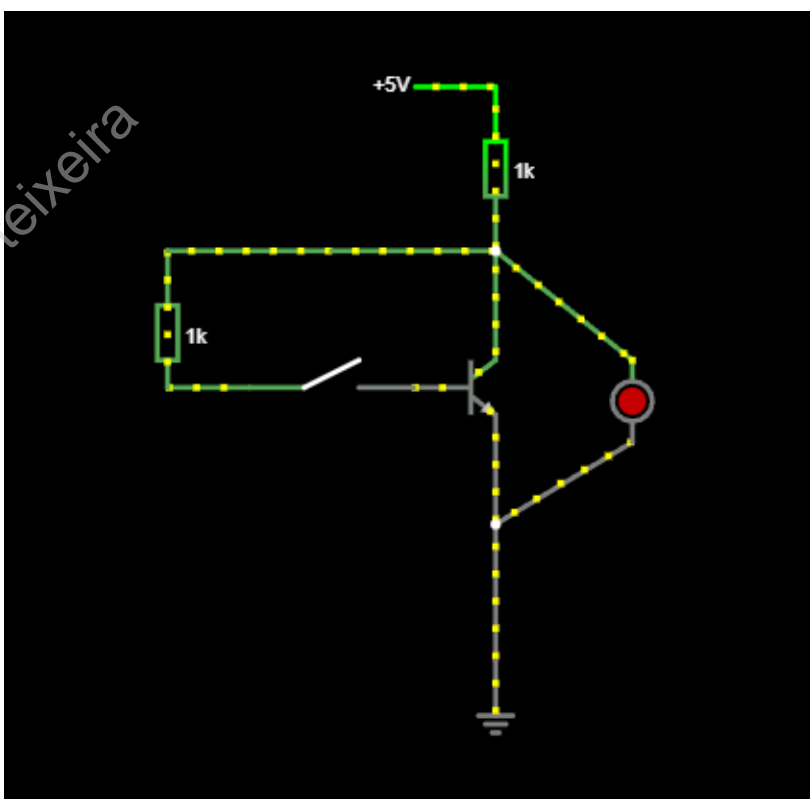


Tiago Teixeira-6024

Porta Lógica NOT

Para a saída ser verdadeira,
a entrada de ver falsa.

Porta NOT	
Input	Output
A	Y
0	1
1	0

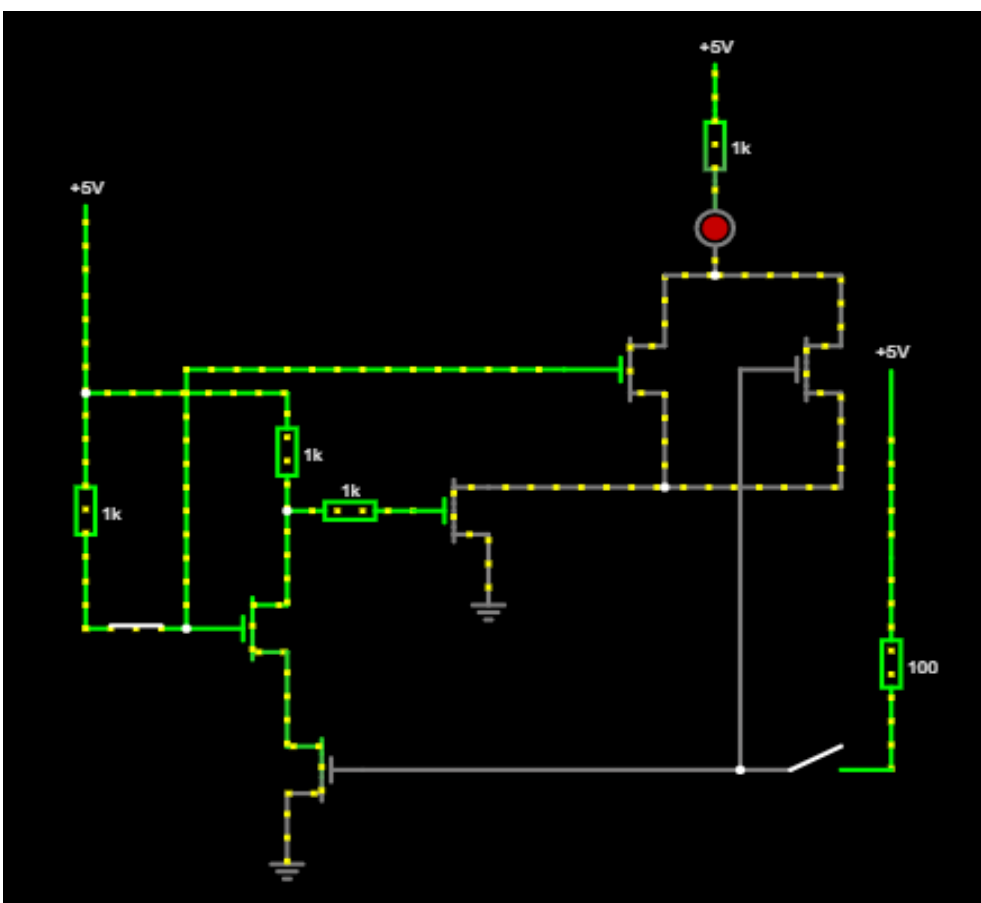


Tiago Teixeira-6024

Porta lógica XOR

Para a saída ser verdadeira,
o número de entradas entradas
devem ser ímpar.

PORTA XOR		
Input		Output
A	B	Y
0	0	0
0	1	1
1	0	1
1	1	0

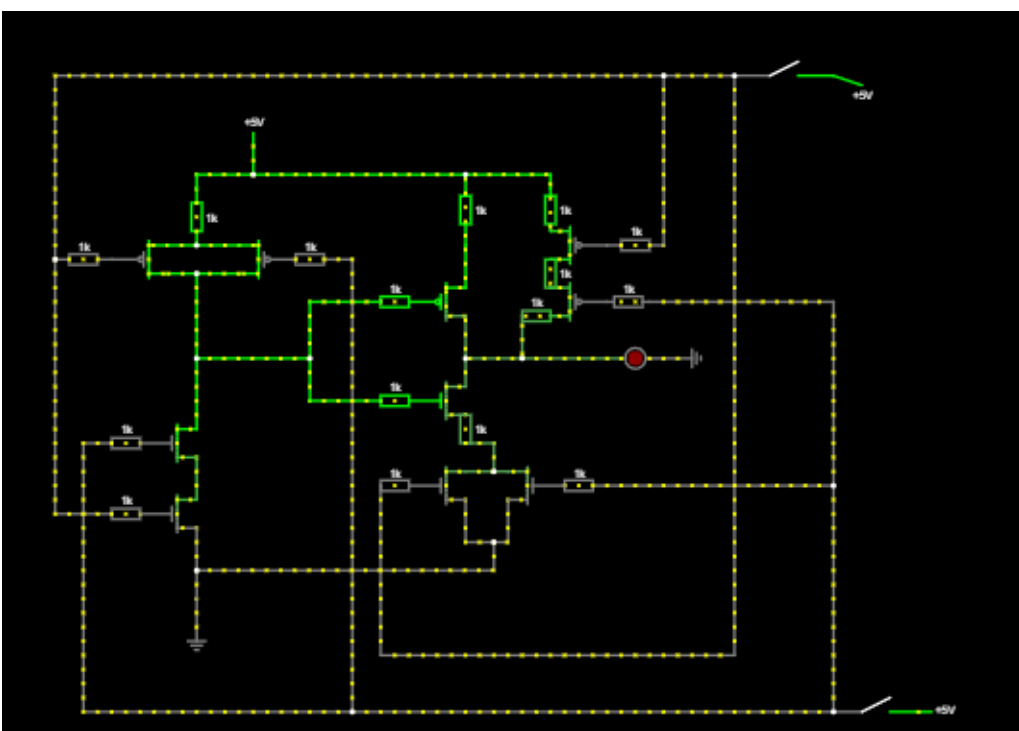


Tiago Teixeira-6024

Porta lógica XNOR

Para a saída ser verdadeira,
o número de entradas
devem ser par.

A	B	S
0	0	1
0	1	0
1	0	0
1	1	1



Tiago Teixeira-6024