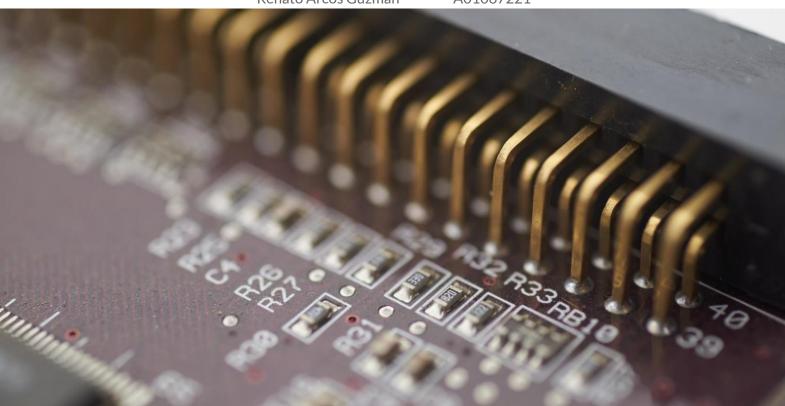
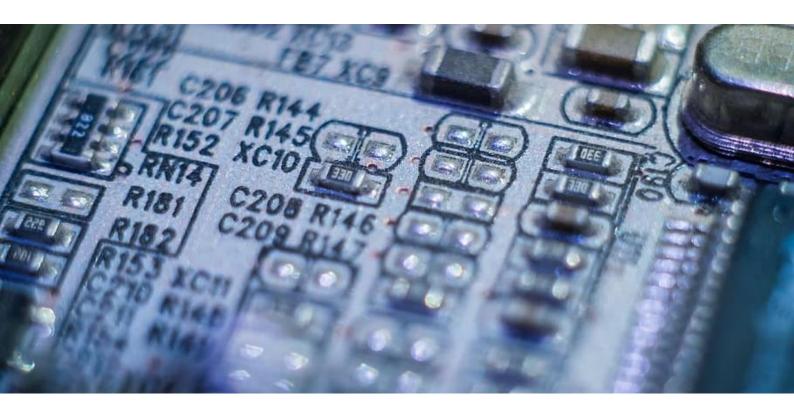


# MICROCONTROLADORES LABORATORIO-PRÁCTICAS 3 y 4

## **EQUIPO 2**

José Manuel Aguilar Zamudio A01381929 Diego Arnoldo Azuela Rosas A01208345 Renato Arcos Guzmán A01067221





# **CONTENIDO**

1. INTRODUCCIÓN	3
2. LINK A GITHUB ENLACE A GITHUB:	3 3
3. LINK A VÍDEO	4
4. PROCESO DE DESARROLLO	4
5. CONCLUSIONES INDIVIDUALES	5
RENATO ARCOS GUZMÁN	5
JOSÉ MANUEL AGUILAR	5
DIEGO ARNOLDO AZUELA	5

# 1. INTRODUCCIÓN

En esta práctica se realizó una introducción al programa Proteus 8 mediante la creación de un PCB. Lo primero que se realizó fue el diseño esquemático de los componentes que contendría esta placa, así como sus conexiones; el siguiente paso fue crear los diseños esquemáticos de algunas piezas que no se encuentran en la librería del software (potenciómetro, display de 7 segmentos y push-buttons). Finalmente, se realizó el diseño PCB y se generó el archivo GERBER utilizado para crear la placa física.

## 2. LINK A GITHUB

### **ENLACE A GITHUB:**

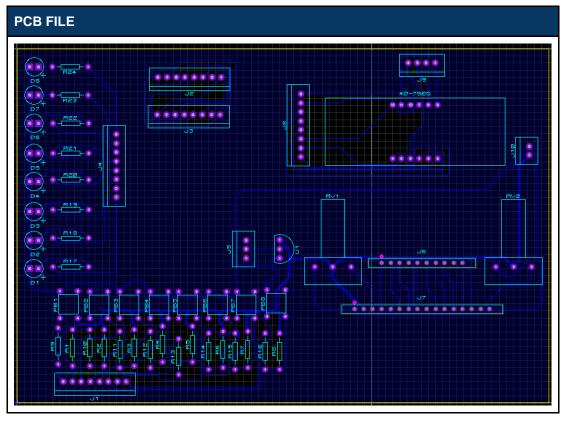
https://github.com/tigerintherain/MPLAB-Practica-3\_TEAM2

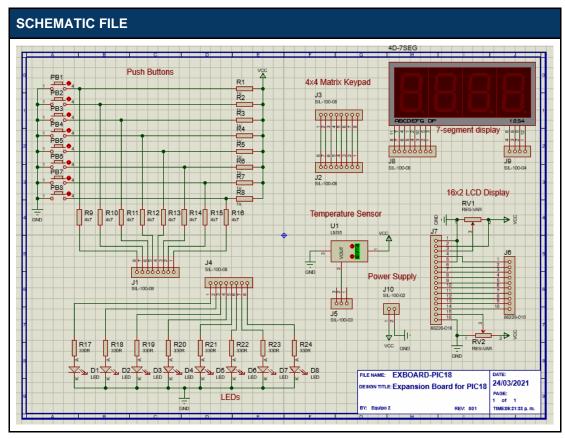
```
GERBER FILES
Pre-production check start.
File: D:\Renato Arcos\Downloads\New Project.pdsprj.zip
Date: jueves, 25 de marzo de 2021, 01:53:45 p. m.
TEST: Connectivity.
PASS: Connectivity valid.
TEST: Object validity.
PASS: Objects valid.
TEST: DRC valid.
PASS: No DRC errors.
TEST: Zone overlap.
Imaging Copper Layer TOP
Imaging Copper Layer I1
Imaging Copper Layer I2
Imaging Copper Layer I3
Imaging Copper Layer I4
Imaging Copper Layer I5
Imaging Copper Layer I6
Imaging Copper Layer I7
Imaging Copper Layer 18
Imaging Copper Layer I9
Imaging Copper Layer I10
Imaging Copper Layer Ill
Imaging Copper Layer I12
Imaging Copper Layer I13
Imaging Copper Layer I14
Imaging Copper Layer BOT
Processing images
PASS: No overlap detected.
TEST: Duplicate part IDs.
PASS: All part IDs are unique.
TEST: Unplaced components.
PASS: All components placed.
TEST: Board edge.
PASS: Board edge complete.
TEST: Components outside board edge.
PASS: Components within board edge.
TEST: General object validation tests.
PASS: General validation.
TEST: Length matched routes.
PASS: Length matched routes.
TEST: Differential Pairs.
PASS: Differential Pairs.
TEST: Layer Stackup and Drill Sets.
PASS: Layer stackup valid.
TEST: Validate vias.
PASS: Via validation.
TEST: stitching-vias connectivity.
PASS: Stitching Vias.
TEST: Validate traces.
This may take a while on larger boards.
PASS: Trace validation.
TEST: DRC room rules.
PASS: DRC room rules.
TEST: Via overlaps and drill ranges.
PASS: Via overlaps and drill ranges.
Pre-production check end:
O errors, O failed, O warnings, 17 passed.
```

# 3. LINK A VÍDEO

Enlace al video de demostración

# 4. PROCESO DE DESARROLLO





# 5. CONCLUSIONES INDIVIDUALES

#### RENATO ARCOS GUZMÁN

Considero que, debido a no tener conocimiento previo sobre el software utilizado, ambas prácticas fueron de utilidad para conocer más sobre el entorno de desarrollo de las placas PCB y los elementos que conllevan. Asimismo, a pesar de las dificultades encontradas en el camino, considero que los elementos de ambas prácticas fueron completados satisfactoriamente.

## **JOSÉ MANUEL AGUILAR**

Este proyecto resultó muy interesante porque se vieron temas y el uso de nuevas herramientas que no se habían utilizado posteriormente. El conocer de la existencia y el uso del Proteus, creo que puede ser un gran beneficio para mi carrera como ingeniero. Aunque hubo algunas complicaciones al desarrollar la práctica, al final se pudo hacer de manera correcta y en tiempo. Finalmente me gustaría agregar que el desarrollo de esta práctica me ha inspirado a investigar más respecto al tema para futuros trabajos ingenieriles.

### **DIEGO ARNOLDO AZUELA**

La práctica fue una gran manera de acercar a los alumnos a una nueva herramienta: 'Proteus'. En mi caso estaba familiarizado con el software 'Eagle', un software similar que le permite al usuario el diseño de componentes y tarjetas PCB. De acuerdo a lo visto en asesorías, ambos programas son similares, con la gran diferencia de que el algoritmo utilizado en 'Proteus' para realizar los rieles de conexión tiende a ser más efectivo.

Durante la práctica el equipo tuvo dificultades creando los modelos de los componentes, sin embargo, se resolvió a través de un poco de investigación. De la misma manera se acudió al instructor Vázquez para que nos instruya en la capa más baja. A pesar de las dificultades, se logró el correcto desarrollo de la práctica.