

## Testes de tempo de reacção: competição por média

### 1. Introdução

O tema central deste projecto, a realizar com o *kit* de desenvolvimento *Altera DE2-115*, é a avaliação da rapidez (normalmente medida em milissegundos) com que um utilizador reage fisicamente (pressionando uma tecla) a estímulos visuais. Pode experimentar testes deste tipo em <https://cps-check.com/pt/reaction-test>, por exemplo.

Um **ciclo de teste elementar** típico compreende os seguintes passos:

1 – Arranque:

Premindo um botão, o utilizador faz com que um temporizador de atraso à activação seja configurado com um valor aleatório ( $d_{on}$ ) em ms numa gama adequada e arranque nesse mesmo instante.

2 – Activação do estímulo:

Decorrido o atraso  $d_{on}$ , o estímulo visual é activado, arrancando nesse instante o cronómetro que irá medir o tempo de reacção ( $t_{reac}$ ) em ms.

3 – Reacção ao estímulo:

O utilizador deve premir um botão (pode ser de novo o de arranque) logo que observe a activação do estímulo. Nesse momento,  $t_{reac}$  é registado, o cronómetro reiniciado e o estímulo desactivado.

**Nota 1:** É indispensável que o atraso  $d_{on}$  tenha duração aleatória, para evitar previsibilidade do estímulo e consequente viciação (ainda que involuntária) dos resultados. Impõe-se, porém, um limite mínimo, para garantir prontidão do utilizador em testes consecutivos. Cumpridos estes requisitos,  $d_{on}$  deve ser breve, para evitar enviesamento dos resultados por cansaço do utilizador e desperdício de tempo.

*Sugestão: é possível satisfazer estas condições com base num simples bloco de contagem ‘free-run’: se o instante de leitura for determinado por acção manual, o valor lido será aleatório na gama de contagem, com distribuição tanto mais uniforme quanto mais elevada for a frequência de relógio.*

**Nota 2:** Em ciclos de teste consecutivos, o passo 3 de cada ciclo pode constituir o passo 1 do seguinte.

### 2. Especificações

Pretende-se gerir uma competição constituída por uma sequência de ciclos de teste elementares (vide estrutura descrita na Introdução) aplicada simultaneamente a dois jogadores. Ambos respondem ao mesmo estímulo em cada ciclo (acendimento de LEDG[7..0]).

O vencedor será o que conseguir o menor tempo de reacção médio. Numa **etapa inicial de configuração**, em que os *displays* HEX3-HEX0 devem exibir a indicação ‘ConF’, o número de ciclos da sequência (que designaremos N) poderá ser especificado entre 1 e 15 nos comutadores SW[3..0], usando código binário natural; por omissão (código “0000”), será tomado N=8. A aquisição do valor de N é efectuada ao ser premido o botão de pressão KEY0, concluindo-se assim esta etapa.

Seguir-se-á a **etapa de competição**, em que os *displays* HEX3-HEX0 devem começar por indicar ‘tEst’. O grupo LEDR[N-1..0] indicará o progresso da sequência, mostrando um LED aceso por cada ciclo a realizar, apagando-se um (o mais significativo ainda aceso) a cada ciclo de teste completado. A partir do primeiro ciclo de teste, os tempos médios de reacção calculados até ao momento serão mostrados, em ms, nos *displays* HEX7-HEX4 (jogador A) e HEX3-HEX0 (jogador B).

Nos ciclos de teste, o jogador A usa a tecla KEY3 e comanda a desactivação da metade esquerda do estímulo, LEDG[7..4] enquanto o jogador B usa a tecla KEY0 e comanda a desactivação da metade direita do estímulo, LEDG[3..0]. Note que, para acomodar este formato de competição simultânea, o arranque dos ciclos tem que ser determinado pelo jogador que premir a sua tecla em último lugar. Se um jogador reagir de forma prematura ao estímulo sofrerá derrota por desqualificação (salvo se ambos os jogadores o fizerem – nesse caso esta etapa será reiniciada). Os grupos LEDR[7..4] ou LEDR[3..0] devem acender de forma breve (e.g. durante 1s) para assinalar reacções prematuras por parte do jogador A ou do jogador B, respectivamente.

A competição termina quando se completar o ciclo N ou se ocorrer desqualificação de um jogador. Passa-se então à **etapa de conclusão**, que consistirá num efeito luminoso (acendimento intermitente a 10Hz, durante 5s) aplicado ao tempo de reacção do vencedor ou, em caso de empate, aos segmentos horizontais médios dos *displays* HEX7-HEX0. Dado que a situação de empate é muito improvável, recorra a simulação para demonstrar que o sistema a contempla devidamente. Findo este tempo, o sistema deve regressar automaticamente à etapa inicial de configuração.

### 3. Faseamento do trabalho

Recomenda-se uma abordagem de desenvolvimento faseada, planeando, construindo e testando sucessivamente os vários blocos/conjuntos e integrando de forma gradual os requisitos de funcionamento, a começar pelos mais simples. Segue-se uma sugestão nesse sentido, com cotações apresentadas a título orientativo:

- 1 - **[2]** Ciclo único com 1 utilizador e afixação de tempo de reacção.
- 2 - **[4]** Ciclo único com 2 jogadores e afixação dos tempos de reacção, ignorando reacções prematuras – deve ser aplicado controlo por MEF (sendo crucial começar pelo desenho cuidadoso do diagrama de estados).
- 3 - **[3]** Competição com número de ciclos fixo (e.g. 6), indicação do progresso da competição e actualização dos tempos médios de reacção, ignorando desqualificações.
- 4 - **[2]** Ajuste de número de ciclos (para a etapa inicial de configuração).
- 5 - **[2+1+1]** MEF de controlo geral do sistema (etapas de configuração, competição e conclusão): integração das funcionalidades de ajuste inicial do número de ciclos e efeito luminoso final.
- 6 - **[3]** Revisão das fases 2 e 3 para detectar reacções prematuras (fase 2) e aplicar os critérios de desqualificação de um jogador ou reinício da etapa de competição (fase 3).
- 7 - **[2]** Adição de outras funcionalidades e/ou opções pertinentes para melhorar o sistema.

### 4. Recomendações gerais

- Deve ser aplicado um único sinal de ‘clock’ (50MHz) a todos os componentes sequenciais.
- Deve ser prevista uma entrada de ‘reset’ geral (protegida contra accionamento acidental) que fará o sistema regressar à etapa inicial de configuração.