

Testes de tempo de reacção: competição por mínimo

1. Introdução

O tema central deste projecto, a realizar com o *kit* de desenvolvimento *Altera DE2-115*, é a avaliação da rapidez (normalmente medida em milissegundos) com que um utilizador reage fisicamente (pressionando uma tecla) a estímulos visuais. Pode experimentar testes deste tipo em <https://cps-check.com/pt/reaction-test>, por exemplo.

Um **ciclo de teste elementar** típico compreende os seguintes passos:

1 – Arranque:

Premindo um botão, o utilizador faz com que um temporizador de atraso à activação seja configurado com um valor aleatório (d_{on}) em ms numa gama adequada e arranque nesse mesmo instante.

2 – Activação do estímulo:

Decorrido o atraso d_{on} , o estímulo visual é activado, arrancando nesse instante o cronómetro que irá medir o tempo de reacção (t_{reac}) em ms.

3 – Reacção ao estímulo:

O utilizador deve premir um botão (pode ser de novo o de arranque) logo que observe a activação do estímulo. Nesse momento, t_{reac} é registado, o cronómetro reiniciado e o estímulo desactivado.

Nota 1: É indispensável que o atraso d_{on} tenha duração aleatória, para evitar previsibilidade do estímulo e consequente viciação (ainda que involuntária) dos resultados. Impõe-se, porém, um limite mínimo, para garantir prontidão do utilizador em testes consecutivos. Cumpridos estes requisitos, d_{on} deve ser breve, para evitar enviesamento dos resultados por cansaço do utilizador e desperdício de tempo.

Sugestão: é possível satisfazer estas condições com base num simples bloco de contagem ‘free-run’: se o instante de leitura for determinado por acção manual, o valor lido será aleatório na gama de contagem, com distribuição tanto mais uniforme quanto mais elevada for a frequência de relógio.

Nota 2: Em ciclos de teste consecutivos, o passo 3 de cada ciclo pode constituir o passo 1 do seguinte.

2. Especificações

Pretende-se gerir uma competição entre dois jogadores que realizam alternadamente ciclos de teste elementares (vide estrutura descrita na Introdução) em que o estímulo visual é o acendimento de LEDG[7..0]. O vencedor será o que conseguir o melhor registo mínimo de tempo de reacção no decorrer de um número de ciclos estipulado.

Numa **etapa inicial de configuração**, em que os *displays* HEX3-HEX0 devem exibir a indicação ‘ConF’, o número de ciclos de teste atribuído a cada jogador (6 por omissão) poderá ser ajustado entre 2 e 9 através de um único botão de pressão (incremento unitário a cada toque). O número será afixado simultaneamente nos displays HEX7 e HEX6 que, nesta etapa, devem piscar a 1Hz. A conclusão desta etapa será indicada premindo um outro botão de pressão.

Seguir-se-á a **etapa de competição**, em que os *displays* HEX3-HEX0 devem começar por indicar ‘tEST’. O progresso da sequência será patente em HEX7 e HEX6, que actualizarão em permanência o número de ciclos ainda a realizar, respectivamente, pelos jogadores 1 e 2. O display HEX5 deve

mostrar a que jogador (1 ou 2) cabe a vez (começando por 1, naturalmente). Após o primeiro teste do jogador 1, os *displays* HEX3-HEX0 passarão a afixar o tempo de reacção mínimo registado até ao momento (em ms), mostrando HEX4 o número do jogador (1 ou 2) que o obteve.

Nos ciclos de teste, ambos os jogadores usam a tecla KEY0. Note que, neste formato de competição alternada, o passo 3 de um ciclo não deve constituir o passo 1 do seguinte; exige-se um novo toque na tecla KEY0.

Se um jogador reagir de forma prematura ao estímulo, LEDR[7..0] devem acender de forma breve (e.g. durante 1s) para o assinalar. A penalização aplicada ao jogador faltoso será a perda do direito às tentativas restantes: o *display* respectivo (HEX7 ou HEX6) deve por isso passar a mostrar o número 0. Note que o sistema deve gerir correctamente as tentativas remanescentes do adversário.

A competição termina quando os dois jogadores completarem as tentativas a que têm direito. Segue-se a **etapa de conclusão**, em que o tempo de reacção mínimo afixado em HEX[3..0] piscará a 2Hz durante 6s. Ao mesmo tempo, HEX4 apresentará o número do vencedor piscando à mesma frequência ou, em caso de empate, os números 1 e 2 alternando a 1Hz. Dado que a situação de empate é muito improvável, recorra a simulação para demonstrar que o sistema a contempla devidamente. Finda esta etapa, o sistema deve regressar à configuração inicial.

3. Faseamento do trabalho

Recomenda-se uma abordagem de desenvolvimento faseada, planeando, construindo e testando sucessivamente os vários blocos/conjuntos e integrando de forma gradual os requisitos de funcionamento, a começar pelos mais simples. Segue-se uma sugestão nesse sentido, com cotações apresentadas a título orientativo:

- 1 - **[2]** Ciclo único com 1 utilizador e afixação de tempo de reacção.
- 2 - **[4]** Dois ciclos sucessivos (um para cada jogador), com actualização do tempo mínimo de reacção e do jogador que o obteve, ignorando reacções prematuras – deve ser aplicado controlo por MEF (sendo crucial começar pelo desenho cuidadoso do diagrama de estados).
- 3 - **[3]** Competição com número de ciclos fixo (e.g. 6), indicação do progresso da competição e actualização do tempo mínimo de reacção, ignorando desqualificações.
- 4 - **[2]** Ajuste de número de ciclos (etapa inicial de configuração).
- 5 - **[2+1+1]** MEF de controlo geral do sistema (etapas de configuração, competição e conclusão): integração das funcionalidades de ajuste inicial do número de ciclos e efeito luminoso final.
- 6 - **[3]** Revisão das fases 2 e 3 para detectar reacções prematuras (fase 2) e aplicar o critério de desqualificação de um jogador (fase 3).
- 7 - **[2]** Adição de outras funcionalidades e/ou opções pertinentes para melhorar o sistema.

4. Recomendações gerais

- Deve ser aplicado um único sinal de ‘clock’ (50MHz) a todos os componentes sequenciais.
- Deve ser prevista uma entrada de ‘reset’ geral (protegida contra accionamento acidental) que fará o sistema regressar à etapa inicial de configuração.