

111061534 陳翀
111061560 吳俊鋌

我們在 `ipynb` 檔裡面自己定義了一個 `task`，其行為是模擬時的 `testbench` 的檢查結果的功能相同，但我們遇到了問題是他 `task` 的執行沒有反應，我們發現每次 `checkbits` 的輸出都是 `uart` 的結束值(`AB61`)。

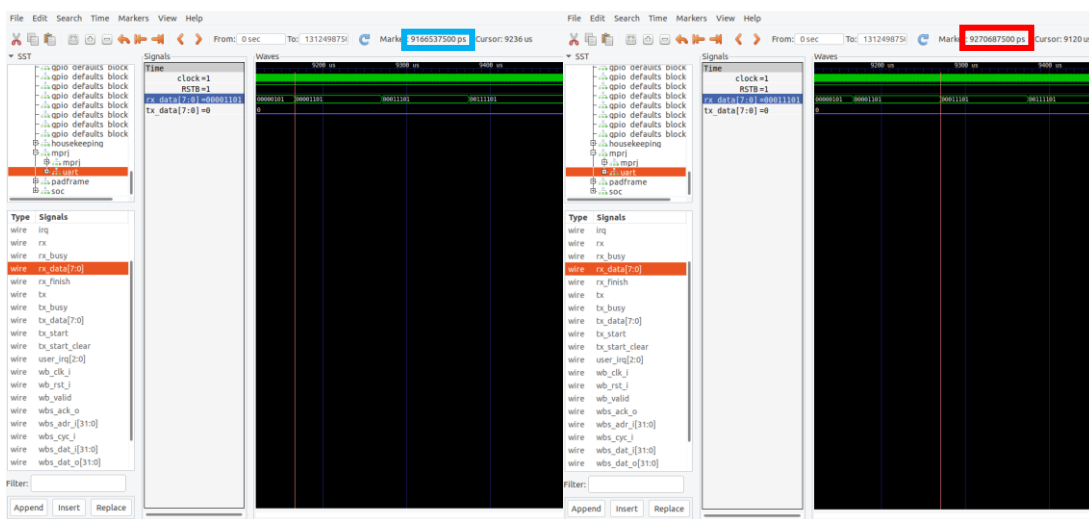
目前我們的做法是在 **firmware** 中在每次啟動新的功能前加上一個空轉的功能，強制他等待 PS 端完成驗證後再開始下筆測試，結果如下。

```
Start Caravel Soc
Waiting for interrupt
FIR LA Test 1 started
FIR LA Test 2 passed
Matrix Multiplication LA Test 1 started
Matrix Multiplication LA Test 2 passed
Q sort LA Test 1 started
Q sort LA Test 2 passed
hello
main(): uart_rx is cancelled now
```

[illegible]

Site Type	Used	Fixed	Prohibited	Available	Util%
Slice LUTs*	3962	0	0	53200	7.45
LUT as Logic	3908	0	0	53200	7.35
LUT as Memory	54	0	0	17400	0.31
LUT as Distributed RAM	16	0			
LUT as Shift Register	38	0			
Slice Registers	4068	0	0	106400	3.82
Register as Flip Flop	3993	0	0	106400	3.75
Register as Latch	75	0	0	106400	0.07
F7 Muxes	169	0	0	26600	0.64
F8 Muxes	47	0	0	13300	0.35

4. Latency for a character loop back using UART

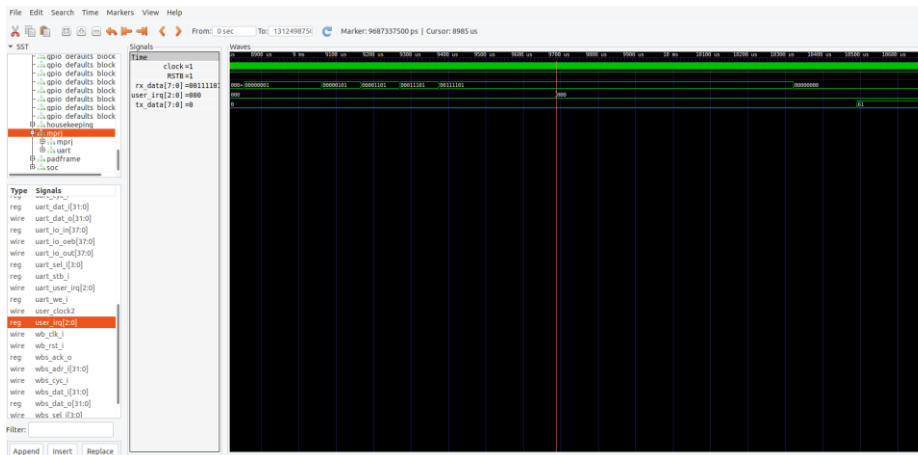


$$T = 9270687500 - 9166537500 = 104150000 \text{ ps} = 104.15 \text{ us}$$

Baud rate = 9600 Bits/s => 1 bit need $1/9600 = 0.00010416667$ s = 104.16 μ s

兩個 rx 之間的時間就是 Baud rate 的時間，因此我們認為也可以透過調整 Baud rate 來達到 UART 的加速功能。

下圖則是 Interrupt(IRQ)的波形圖



5. We observe

FIR、MM、QS 與 UART 的整合需要注意有沒有共用結束的 **checkbits**，因為模擬時寫法是兩個 **initial block** 分別做 UART 與剩下兩個功能，因此若是共用 **checkbits** 的話會導致模擬誤判。