

电工学考试猜测

作者：时光

QQ：1940876394

更新时间：2024/5/31

前言

首先声明这是一场豪赌，猜中题目的概率不高。
最好的复习方式还是看 PPT，看学习通的作业，看课本，其次才是看这个。你可以将其他复习方式与该文档结合以此来有重点地复习。

本文档为纯图 PDF，由作者独立编写，难免会出现错误，欢迎指正，本文档也会持续更新补充。

编者：软 2304 时光

电工学考试猜测

一、 选填大概率考点

1、 对偶函数

(3) 对偶规则：对于任何一个逻辑表达式Y，如果将表达式中的所有“.”换成“+”，“+”换成“.”，“0”换成“1”，“1”换成“0”，而**变量保持不变**，则可得到的一个新的函数表达式Y'，Y'称为函Y的对偶函数。这个规则称为对偶规则。例如：

$$Y = A\bar{B} + C\bar{D}E \longrightarrow Y' = (A + \bar{B})(C + \bar{D} + E)$$

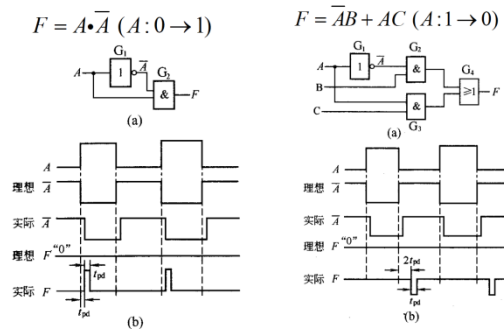
$$Y = \overline{A+B+\bar{C}+D+\bar{E}} \longrightarrow Y' = \overline{A \cdot B \cdot \bar{C} \cdot D \cdot \bar{E}}$$

2、 直流电源四部分

电源变压器、整流电路、滤波电路、稳压电路

3、 冒险现象

20.14 组合逻辑电路中的冒险现象



4、 触发器个数

N 个触发器可以计到十进制数 $2^n - 1$

Q=1, \sim Q=0, 触发器为 1 态

5、 振荡电路

震荡频率由选频网络决定

输入信号由于干扰或噪声信号

6、 三极管静态工作点 Q

不稳定的主要因素：温度 ($T \uparrow$ 二极管伏安特性曲线正向部分左移)

温度升高 二极管的反向饱和电流增大

温度升高、 β 增加、 U_{be} 减小

Q 选得过高易造成饱和失真

Q 选得过低易造成截止失真

7、差分放大电路

为了抑制零点漂移而设置

共模抑制比越大越好

共模抑制比越大，差分放大电路对共模信号的抑制作用越强

8、P/N

P-positive-空穴-3

N-negative-电子-5

在本征半导体（空穴和自由电子数相同）中掺入+3-→P / +5-→N

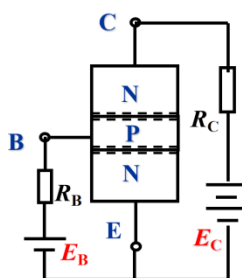
1. 三极管放大的外部条件

发射结正偏、集电结反偏

从电位的角度看：

NPN
发射结正偏 $V_B > V_E$
集电结反偏 $V_C > V_B$

PNP
发射结正偏 $V_B < V_E$
集电结反偏 $V_C < V_B$



9、组合逻辑电路

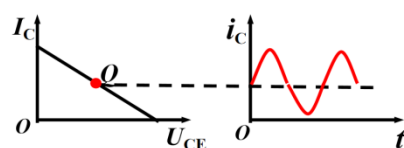
加法器、译码器、编码器

10、功率放大电路

甲-波形好，管耗大效率低。

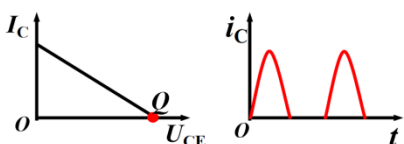
乙-波形严重失真，管耗小效率高。

晶体管的工作状态



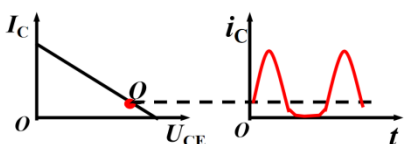
甲类工作状态

晶体管在输入信号的整个周期都导通，静态 I_C 较大，波形好，管耗大效率低。



乙类工作状态

晶体管只在输入信号的半个周期内导通，静态 $I_C=0$ ，波形严重失真，管耗小效率高。



甲乙类工作状态

晶体管导通的时间大于半个周期，静态 $I_C \approx 0$ ，一般功放常采用。

94

11、负反馈

电压负反馈具有稳定输出电压、减小输出电阻的作用。

电流负反馈具有稳定输出电流、增大输出电阻的作用。

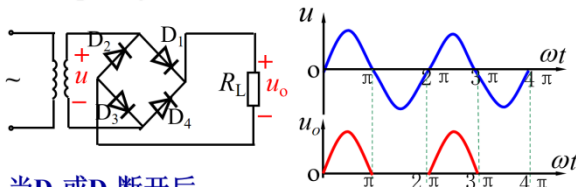
串联反馈使电路的输入电阻增大，
并联反馈使电路的输入电阻减小。

12、 直流稳压电源电路分析

13、 常用的耦合方式：直接耦合（零点漂移→差分放大电路）、阻容耦合和变压器耦合
会判断是什么类型的耦合就行

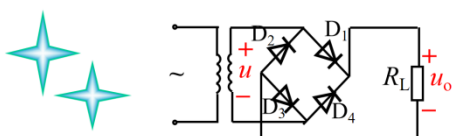
14、 桥式整流变半波整流

例2：试分析图示桥式整流电路中的二极管 D_2 或 D_4 断开时负载电压的波形。如果 D_2 或 D_4 接反，后果如何？如果 D_2 或 D_4 因击穿或烧坏而短路，后果又如何？



解：当 D_2 或 D_4 断开后

电路为单相半波整流电路。正半周时， D_1 和 D_3 导通，负载中有电流过，负载电压 $u_o = u$ ；负半周时， D_1 和 D_3 截止，负载中无电流通过，负载两端无电压， $u_o = 0$ 。



如果 D_2 或 D_4 接反

二极管 D_1 、 D_4 或 D_2 、 D_3 导通，电流经 D_1 、 D_4 或 D_2 、 D_3 而造成电源短路，电流很大，因此变压器及 D_1 、 D_4 或 D_2 、 D_3 将被烧坏。

如果 D_2 或 D_4 因击穿烧坏而短路

情况与 D_2 或 D_4 接反类似，电源及 D_1 或 D_3 也将因电流过大而烧坏。

15、 二进制与十进制的转换

- 16、 在放大电路中一般总是希望得到较大的输入电阻
在放大电路中一般总是希望得到较小的输出电阻

二、 计算题大概率考点

1、 叠加原理：（5）

电压源看作短路

电流源看作断路（注意方向）

2、 时序逻辑电路分析：（15）

输出方程（Y）

驱动方程（J、K）

状态方程（Q）

状态转换真值表

状态转换图

电路实现的功能（是/否具有自启动功能的 n 进制加/减法计数器）

3、 160/161 实现某进制计数器（5）

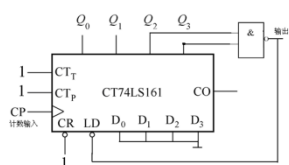
一个芯片

1、 $M < N$ 时

[例] 采用 CT74LS161 构成 13 进制计数器

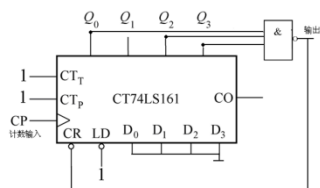
• 置数法：

- ① 写出 S_{M-1} 的二进制代码为： $S_{M-1} = S_{13-1} = S_{12} = 1100$
- ② 写出反馈置数函数。由于计数器从 0 开始计数，因此，反馈置数函数为： $\overline{LD} = \overline{Q_3 Q_2}$
- ③ 画出连线图。



• 置零法

- ① 写出 S_{13} 的二进制代码， $S_{13} = 1101$ ；
- ② 写出反馈置零函数。由于异步置 0 信号为低电平 0，因此 $\overline{CR} = \overline{Q_3 Q_2 Q_0}$ ；
- ③ 画连线图。



写出设计步骤

连接电路图（注意置数法和置零法的差别）

2、集成同步二进制计数器CT74LS161

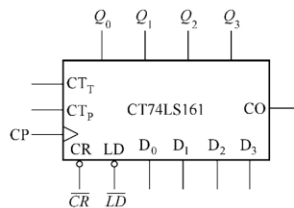
\overline{LD} 为同步置数控制端，

\overline{CR} 为异步置 0 控制端，

CT_P 和 CT_T 为计数控制端，

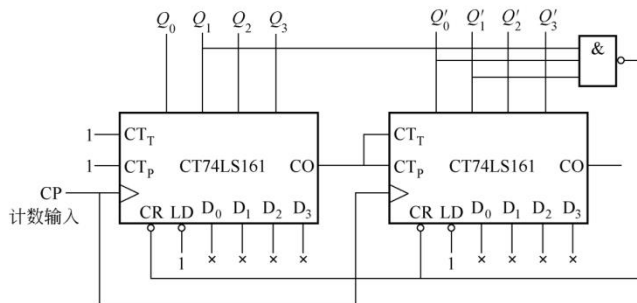
$D_0 \sim D_3$ 为并行数据输入端， $Q_0 \sim Q_3$ 为输出端，

CO 为进位输出端。



输 入									输 出					说 明
\overline{CR}	\overline{LD}	CT_P	CT_T	CP	D_3	D_2	D_1	D_0	Q_3	Q_2	Q_1	Q_0	CO	
0	×	×	×	×	×	×	×	×	0	0	0	0	0	异步置 0
1	0	×	×	↑	d_3	d_2	d_1	d_0	d_3	d_2	d_1	d_0		$CO = CT_T Q_3 Q_2 Q_1 Q_0$
1	1	1	1	↑	×	×	×	×	计 数					$CO = Q_3 Q_2 Q_1 Q_0$
1	1	0	×	×	×	×	×	×	保 持					$CO = CT_T Q_3 Q_2 Q_1 Q_0$
1	1	×	0	×	×	×	×	×	保 持				0	

由两片4位二进制数加法计数器CT74LS161级联成的五十进制计数器。（161可做模16计数，两片组合进行模256计数，若要实现模50计数，需要通过置数法和置零法。）



3、集成同步十进制计数器CT74LS160

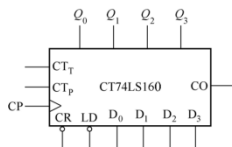
\overline{LD} 为同步置数控制端，

\overline{CR} 为异步置 0 控制端，

CT_P 和 CT_T 为计数控制端，

$D_0 \sim D_3$ 为并行数据输入端， $Q_0 \sim Q_3$ 为输出端，

CO 为进位输出端。



输 入									输 出					说 明
\overline{CR}	\overline{LD}	CT_P	CT_T	CP	D_3	D_2	D_1	D_0	Q_3	Q_2	Q_1	Q_0	CO	
0	×	×	×	×	×	×	×	×	0	0	0	0	0	异步置 0
1	0	×	×	↑	d_3	d_2	d_1	d_0	d_3	d_2	d_1	d_0		$CO = CT_T Q_3 Q_0$
1	1	1	1	↑	×	×	×	×	计 数					$CO = Q_3 Q_0$
1	1	0	×	×	×	×	×	×	保 持					$CO = CT_T Q_3 Q_0$
1	1	×	0	×	×	×	×	×	保 持				0	

Figure 4-10 shows a 4-bit ripple-carry adder implemented using two 74LS160(2) counters. The first counter (left) has inputs Q_0, Q_1, Q_2, Q_3 and outputs $CT_7, CT_6, CT_4, CT_3, CT_2, CT_1, CT_0$. Its CR input is connected to the CP input. The second counter (right) has inputs Q'_0, Q'_1, Q'_2, Q'_3 and outputs $CT'_7, CT'_6, CT'_4, CT'_3, CT'_2, CT'_1, CT'_0$. Its CR input is connected to the CT_0 output of the first counter. The CP input is connected to the CT_0 output of the first counter. The output of the second counter is labeled "输出".

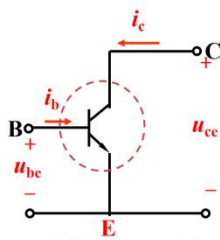
- | 选通 | 选 择 | | | 输出 |
|----------------|----------|----------|----------|----------|
| \overline{S} | A_2 | A_2 | A_0 | W |
| 1 | × | × | × | 0 |
| 0 | 0 | 0 | 0 | D_0 |
| 0 | 0 | 0 | 1 | D_1 |
| 0 | 0 | 1 | 0 | D_2 |
| 0 | 0 | 1 | 1 | D_3 |
| 0 | 1 | 0 | 0 | D_4 |
| 0 | 1 | 0 | 1 | D_5 |
| 0 | 1 | 1 | 0 | D_6 |
| 0 | 1 | 1 | 1 | D_7 |

- $$r_{be} \approx 200(\Omega) + (1 + \beta) \frac{26(\text{mV})}{I_E(\text{mA})} \quad r_{be} \text{ 一般为几百欧到几千欧。}$$

画出微变等效电路

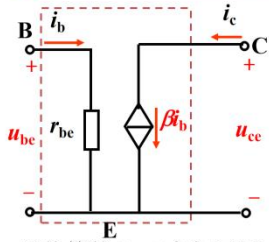
1. 晶体管的微变等效电路

晶体三极管



晶体管的B、E之间可用 r_{be} 等效代替。

微变等效电路



晶体管的C、E之间可用一受控电流源 $i_c = \beta i_b$ 等效代替。

27

放大倍数 (A_u 、 A_{us})

输入输出电阻

保留到小数点后两位

分压式偏置电路

有旁路电容 C_E

$$A_u = -\beta \frac{R'_L}{r_{be}}$$

$$r_i = R_B \parallel r_{be}$$

$$r_o = R_C$$

无旁路电容 C_E

$$A_u = -\frac{\beta R'_L}{r_{be} + (1 + \beta) R_E}$$

A_u 减小

$$r_i = R_{B1} \parallel R_{B2} \parallel [r_{be} + (1 + \beta) R_E]$$

r_i 提高

$$r_o = R_C$$

r_o 不变

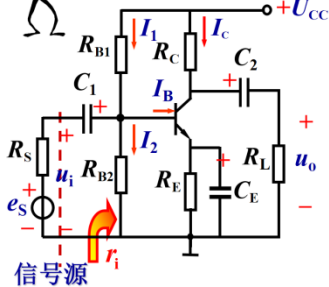
50



对信号源电压的放大倍数?

$$\text{即: } A_{us} = \frac{\dot{U}_o}{\dot{E}_s} = ?$$

考虑信号源内阻 R_s 时



$$\begin{aligned} A_{us} &= \frac{\dot{U}_o}{\dot{E}_s} = \frac{\dot{U}_o}{\dot{U}_i} \times \frac{\dot{U}_i}{\dot{E}_s} \\ &= A_u \times \frac{\dot{U}_i}{\dot{E}_s} \\ \frac{\dot{U}_i}{\dot{E}_s} &= \frac{r_i}{R_s + r_i} \end{aligned}$$

$$\text{所以 } A_{us} = -\frac{\beta R'_L}{r_{be}} \times \frac{r_i}{R_s + r_i}$$

51

7、集成运放 (10)

找出反馈元件

判断反馈形态 (对每一个输入 分别 判断其反馈类型)

电路分析（虚短、虚断、计算输出电压 U_o 等）

8、直流稳压电源（稳压二极管+限流电阻）（10）

求限流电阻的取值范围

保留到小数点后两位

$$(4) \quad \frac{U_{IM} - U_o}{I_{ZM} + I_{omin}} < R < \frac{U_{Imin} - U_o}{I_z + I_{OM}}$$

为保证稳压管安全工作

$$\frac{U_{IM} - U_o}{R} - I_{omin} < I_{ZM}$$

为保证稳压管正常工作

$$\frac{U_{Imin} - U_o}{R} - I_{OM} > I_z$$