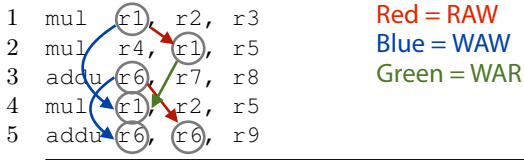


## 2 Register Renaming

### 2.a Architectural RAW, WAW, and WAR Dependencies



### 2.b Pipeline Diagram with Register Renaming

Cycle:	0	1	2	3	4	5	6	7	8	9	10	11	12	13	14	15
mul r1, r2, r3	F	D	I	Y0	Y1	Y2	Y3	W	C							
mul r4, r1, r5		F	D	i	i	i	I	Y0	Y1	Y2	Y3	W	C			
addu r6, r7, r8			F	D	I	X	W	r	r	r	r	r	r	C		
mul r1, r2, r5				F	D	I	Y0	Y1	Y2	Y3	W	r	r	r	C	
addu r6, r6, r9					F	D	i	I	X	W	r	r	r	r	r	C

Figure 4: Pipeline Diagram with Register Renaming

### 2.c Register Renaming with Pointers in the IQ/ROB

Cycle	Stage					RT										Free List	IQ
	D	I	W	C		r1	r2	r3	r4	r5	r6	r7	r8	r9			
0						p0	p1	p2	p3	p4	p5	p6	p7	p8	p9,pA,pB,pC,pD		
1	1					:	:	:	:	:	:	:	:	:	:	p9,pA,pB,pC,pD	
2	2	1				p9*	:	:	:	:	:	:	:	:	:	pA,pB,pC,pD	p9/p1/p2
3	3					:	:	:	pA*	:	:	:	:	:	:	pB,pC,pD	pA/p9*/p4
4	4	3				:	:	:	:	:	pB*	:	:	:	:	pC,pD	pB/p6/p7
5	5	4				pC*	:	:	:	:	:	:	:	:	:	pD	pC/p1/p4
6		2	3			:	:	:	:	:	pD*	:	:	:	:		pD/pB*/p8
7		5	1			:	:	:	:	:	:	:	:	:	:		
8				1		:	:	:	:	:	:	:	:	:	:		
9			5			:	:	:	:	:	:	:	:	:	:	p0	
10			4			:	:	:	:	:	pD	:	:	:	:	p0	
11			2			pC	:	:	:	:	:	:	:	:	:	p0	
12				2		:	:	:	pA	:	:	:	:	:	:	p0	
13				3		:	:	:	:	:	:	:	:	:	:	p0,p3	
14				4		:	:	:	:	:	:	:	:	:	:	p0,p3,p5	
15				5		:	:	:	:	:	:	:	:	:	:	p0,p3,p5,p9	
16						:	:	:	:	:	:	:	:	:	:	p0,p3,p5,p9,pB	

Figure 5: Microarchitectural State (RT/FL/IQ) for Reg Renaming with Pointers in the IQ/ROB

Cycle	ROB				
	0	1	2	3	4
0					
1					
2	p9*/r1/p0				
3		pA*/r4/p3			
4			pB*/r6/p5		
5				pC*/r1/p9*	
6					pD*/r6/pB*
7			pB/r6/p5		pD*/r6/pB
8	p9/r1/p0			pC*/r1/p9	
9					
10					pD/r6/pB
11				pC/r1/p9	
12		pA/r4/p3			
13			•		
14				•	
15					•

Figure 6: Microarchitectural State (ROB) for Reg Renaming with Pointers in the IQ/ROB

## 2.d Register Renaming with Values in the IQ/ROB

Cycle	Stage				RT									IQ	ROB				
	D	I	W	C	r1	r2	r3	r4	r5	r6	r7	r8	r9		0	1	2	3	4
0																			
1	1																		
2	2	1			p0*								p0/r2/r3	p0*/r1					
3	3							p1*					p1/p0*/r5			p1*/r4			
4	4	3							p2*				p2/r7/r8				p2*/r6		
5	5	4			p3*								p3/r2/r5					p3*/r1	
6		2	3						p4*				p4/p2*/r9						p4*/r6
7		5	1														p2/r6		
8				1										p0/r1					
9			5																
10			4						p4										p4/r6
11			2		p3													p3/r1	
12				2												p1/r4			
13				3															
14				4													•		
15				5														•	
16																			•

Figure 7: Microarchitectural State for Reg Renaming with Values in the IQ/ROB