



UNIVERSIDADE EDUARDO MONDLANE

FACULDADE DE ENGENHARIA

DEPARTAMENTO DE ENGENHARIA ELECTROTÉCNICA

LICENCIATURA EM ENGENHARIA INFORMÁTICA

Disciplina de Electrónica Digital

Relatório

Tema:

TRABALHO LABORATORIAL No 2: Circuitos Combinatórios

Discentes:

Lino, Miro Pedro Tipaneque

Munaira Júnior, Luis

Nhambombe Júnior, Amosse Jasse Mahanche

Tembe, Hector Vanilson Víctor

Docentes:

Regente: Eng.º Albino Cuinhane

Assistente: Eng.º Edson Fortes

Maputo, Outubro de 2023



UNIVERSIDADE EDUARDO MONDLANE

FACULDADE DE ENGENHARIA

DEPARTAMENTO DE ENGENHARIA ELECTROTÉCNICA

LICENCIATURA EM ENGENHARIA INFORMÁTICA

Disciplina de Electrónica Digital

Relatório

Tema:

TRABALHO LABORATORIAL No 2: Circuitos Combinatórios

Discentes:

Lino, Miro Pedro Tipaneque

Munaira Júnior, Luis

Nhambombe Júnior, Amosse Jasse Mahanche

Tembe, Hector Vanilson Víctor

Docentes:

Regente: Eng.º Albino Cuinhane

Assistente: Eng.º Edson Fortes

Maputo, Outubro de 2023

Índice

TRABALHO LABORATORIAL NO 2: Circuitos Combinatórios	1
TRABALHO LABORATORIAL NO 2: Circuitos Combinatórios	2
Índice	3
Índice de Figuras	4
Índice de Tabelas	4
1. Introdução	1
2. Objectivos.....	2
2.1. Objectivos Gerais.....	2
2.2. Objectivos Específicos	2
3. Metodologia	2
4. Material a Usar	2
5. Resumo Teórico	4
5.1. Circuito Combinatório	4
5.2. Subtractor.....	4
6. Problemas	4
6.1. Implementação de Funções Lógicas via Complemento.....	4
6.2. Multiplexadores	7
6.3. Subtractor.....	11
7. Dificuldades	14
8. Conclusão.....	14
9. Questões e Respostas.....	15
10. Bibliografia	17

Índice de Figuras

Figure 1 Fonte de Alimentação Thurbly, módulo PL320	3
Figure 2 Kit de experiências em sistemas digitais LT345	3
Figure 3 Kit de experiências em sistemas digitais CK342A	3
Figure 4 Circuito de $f(A,B,C)$	5
Figure 5 Circuito de $f(A,B,C)$ montado	6
Figure 6 Multiplexador 4x1	8
Figure 7 Multiplexador	9
Figure 8 Circuito de $f(A,B)$ montado.	10
Figure 9 Subtractor	12
Figure 10 Circuito do Subtractor montado.....	13

Índice de Tabelas

Tabela 1 Tabela de verdade teórica de $f(A,B,C)$	6
Tabela 2 Tabela de verdade prática de $f(A,B,C)$	7
Tabela 3 Tabela de verdade teórica de $f(A,B)$	9
Tabela 4 Tabela de verdade prática de $f(A,B)$	11
Tabela 5 Tabela de verdade do Subtractor.....	12
Tabela 6 Tabela de verdade teórica do subtractor.....	13
Tabela 7 Tabela de verdade prática do Subtractor	14

1. Introdução

Neste relatório estão descritos os procedimentos seguidos na experiência laboratorial 2, que tinha como objectivo a implementação de circuitos combinatórios usando os equipamentos de laboratório. Foi feita a implementação de funções lógicas via complemento, a utilização de multiplexadores e a construção de um meio subtrator.

Os procedimentos são precedidos de um resumo teórico acerca do tema e seguidos de algumas observações e conclusões tiradas sobre a experiência. No fim tem algumas perguntas e respostas sobre a experiência.

2. Objectivos

2.1. Objectivos Gerais

- Construir e testar Circuitos Combinacionais.

2.2. Objectivos Específicos

- Implementar um circuito combinatório via complemento usando apenas as portas NOT e NAND;
- Implementar uma função através de um multiplexador;
- Construir um meio subtrator.

3. Metodologia

- Compreensão da matéria e exercícios básicos realizados no contexto de circuitos combinatórios;
- Implementação e estudo do funcionamento dos multiplexadores comparando os resultados teoricamente previstos e os verificados na experiência;
- Seguir todos os passos recomendados na apresentação dos relatórios. Etiquetar todos os esquemas de circuitos lógicos.

4. Material a Usar

- Fonte de alimentação: Thurbly, módulo PL320;
- Kit de experiências em sistemas digitais, LT345;
- Kit de experiências em sistemas digitais, CK342A;
- Bibliografia fornecida no plano analítico da disciplina.



Figure 1 Fonte de Alimntação Thurby, módulo PL320

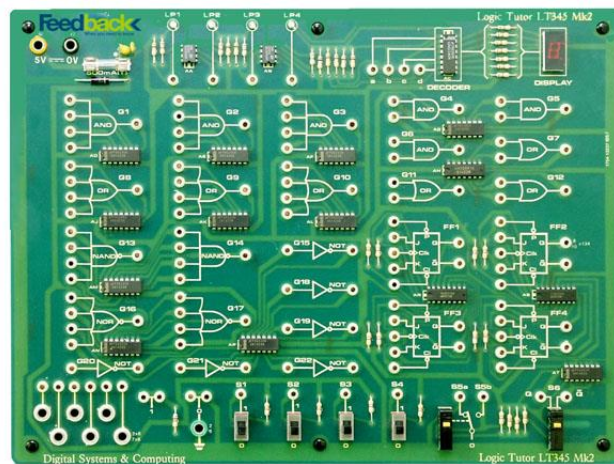


Figure 2 Kit de experiências em sistemas digitais LT345

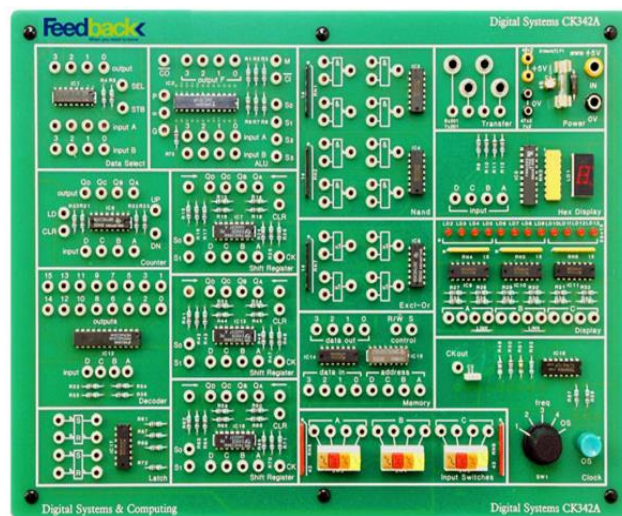


Figure 3 Kit de experiências em sistemas digitais CK342A

5. Resumo Teórico

5.1. Circuito Combinatório

Um circuito combinatório é aquele em que as variáveis de saída dependem unicamente da combinação actual das variáveis de entrada.

5.2. Subtractor

É um circuito combinatório que realiza a subtracção de números binários. O mais simples é o meio-subtractor.

6. Problemas

6.1. Implementação de Funções Lógicas via Complemento

Considera a seguinte função: $f(A,B,C) = ABC + B\bar{C}$. Tendo em conta que se tem em disposição somente portas NOT e NAND, construa o circuito. Deve-se ligar as saídas aos LED para verificar se a implementação foi feita correctamente.

Aplicando o teorema da dupla negação e o teorema de De Morgan, obtém-se:

$$f(A,B,C) = ABC + B\bar{C}$$

$$f(A,B,C) = \overline{\overline{ABC + B\bar{C}}}$$

$$f(A,B,C) = \overline{\overline{ABC} \cdot \overline{B\bar{C}}}$$

São necessárias 3 portas NAND e uma NOT para implementar o circuito. Porém, o kit de experiências LT345 só dispõe de 2 portas NAND, portanto, uma das portas NAND será substituída por uma AND seguida de uma NOT.

Considerando $S1=A$, $S2=B$, $S3=C$ e $LP1=f(A,B,C)$, o circuito resultante fica:

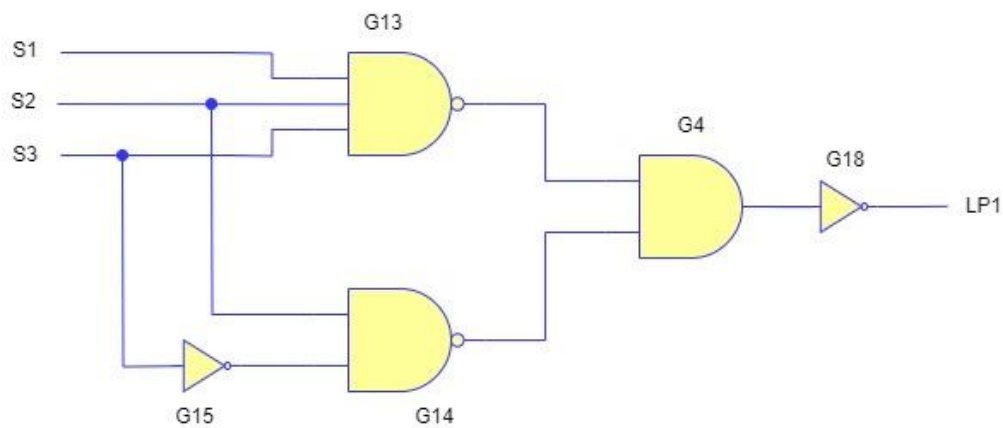


Figure 4 Circuito de $f(A,B,C)$

OBS:

O kit de experiências LT345 não dispõe de portas NAND de 2 ou 3 entradas, pelo que serão usadas as seguintes abordagens:

- Para ter uma porta NAND de 2 entradas será feito o *shunt* das entradas de uma NAND de 4, entradas duas a duas.
- Para ter uma NAND de 3 entradas será neutralizada uma das entradas colocando o valor lógico 1. Esta abordagem baseia-se no facto de que o valor lógico 1 é neutro no produto, então $S1 \cdot S2 \cdot S3 \cdot 1 = S1 \cdot S2 \cdot S3$. Lembrando da primeira experiência laboratorial (Trabalho Laboratorial 1) em que verificou-se as portas lógicas elementares do kit de experiência LT345, verificou-se que as entradas das portas lógicas do kit de experiência LT345 assumem o valor lógico 1 quando não estão conectadas a nenhum interruptor. Por isso, para ter o valor lógico 1 numa das entradas, pode-se simplesmente deixar a entrada livre (sem nenhuma conexão).

- a) Preparar a tabela de verdade da função;

S1	S2	S3	LP1
0	0	0	0
0	0	1	0
0	1	0	1
0	1	1	0
1	0	0	0
1	0	1	0
1	1	0	1
1	1	1	1

Tabela 1 Tabela de verdade teórica de $f(A,B,C)$

b) Escolher, no kit de experiência, as portas NOT G15, NOT G18, NAND G13, NAND 14 e AND G4;

c) Montar o circuito com base no esquema ilustrado acima;

O circuito montado está ilustrado abaixo:

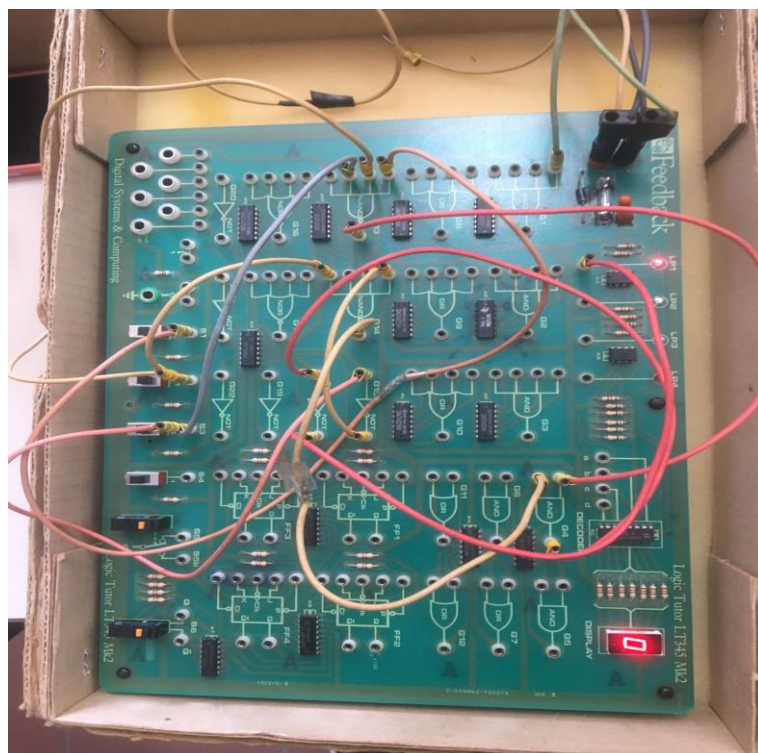


Figure 5 Circuito de $f(A,B,C)$ montado

d) Colocar S1, S2 e S3 em 0;

e) Ligar a fonte de alimentação e anotar na tabela de verdade o valor das variáveis de entrada e de saída;

f) Mover S1, S2 e S3 para 1 ou 0 por forma a completar a tabela de verdade e anotar os valores das variáveis de entrada e de saída.

A tabela de verdade resultante é:

S1	S2	S3	LP1
0	0	0	0
0	0	1	0
0	1	0	1
0	1	1	0
1	0	0	0
1	0	1	0
1	1	0	1
1	1	1	1

Tabela 2 Tabela de verdade prática de $f(A,B,C)$

6.2. Multiplexadores

Recorrendo aos conhecimentos de circuitos combinatórios, faça a implementação da função $f(A,B) = A \oplus B$ através de um circuito Multiplex CxP. Deve ligar as saídas aos LED para verificar a geração de produtos. Preencher a tabela de verdade ilustrativa do funcionamento do circuito para todas as combinações das variáveis de entrada.

Da teoria sabe-se que o multiplexador pode ser representado através do circuito:

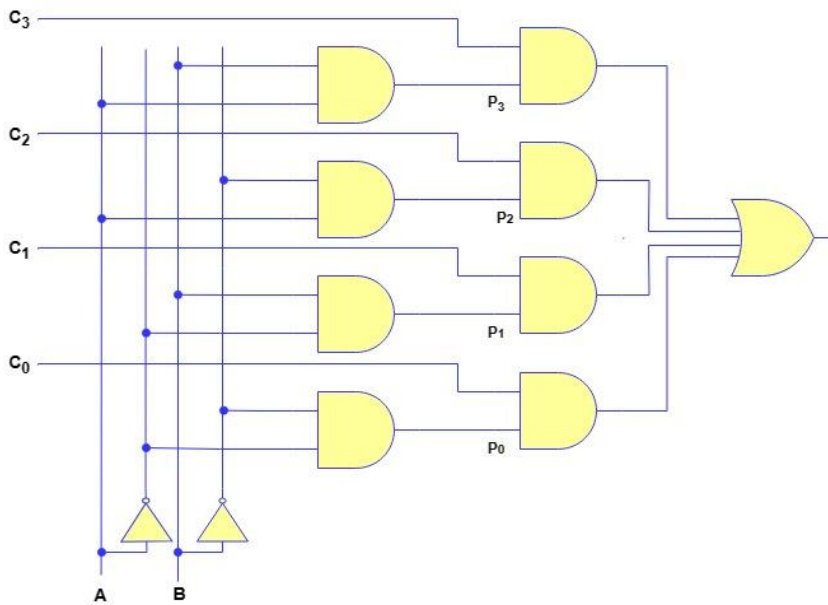


Figure 6 Multiplexador 4x1

Sabendo que:

$$P0 = 1 \Leftrightarrow A = 0 \wedge B = 0$$

$$P1 = 1 \Leftrightarrow A = 0 \wedge B = 1$$

$$P2 = 1 \Leftrightarrow A = 1 \wedge B = 0$$

$$P3 = 1 \Leftrightarrow A = 1 \wedge B = 1$$

Pode-se anular (fazer igual a zero) os sinais C3 e C0, de tal forma que se A=1 e B=1 ou A=0 e B=0, então a saída será igual a 0. Além disso, pode-se colocar o sinal 1 nas entradas C1 e C2, de tal forma que a saída será 1 se, e somente se, A=0 e B=1 ou A=1 e B=0. Assim, a saída será uma função $f(A,B) = A \oplus B$.

Considerando A=S1 e B=S2, a saída igual a LP1, será implementado o seguinte circuito:

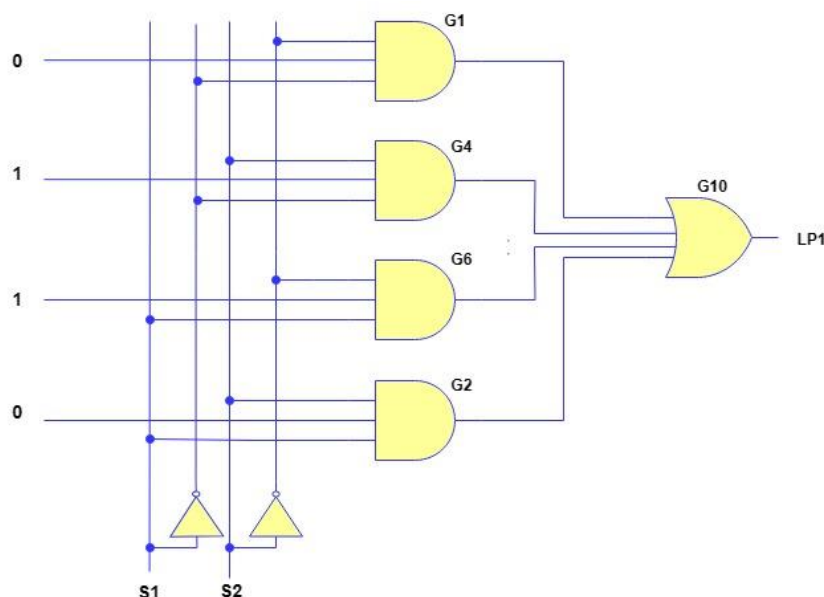


Figure 7 Multiplexador

OBS:

As portas G4 e G6 são portas AND de duas entradas. Mas, dado que as duas têm uma entrada com o valor lógico 1 e sabendo que o valor lógico 1 é neutro no produto, pode-se simplesmente usar as duas entradas, uma para S1 e outra para S2, sem prejuízo nenhum.

Por outro lado, as portas G1 e G2 são portas AND de 4 entradas. Para ter uma porta AND de três entradas apenas deve-se colocar uma das entradas da porta AND de 4 entradas no valor lógico 1. Lembrando da primeira experiência laboratorial (Trabalho Laboratorial 1) em que verificou-se as portas lógicas elementares do kit de experiência LT345, verificou-se que as entradas das portas lógicas do kit de experiência LT345 assumem o valor lógico 1 quando não estão conectadas a nenhum interruptor. Por isso, para ter o valor lógico um numa das entradas pode-se simplesmente deixar a entrada livre (sem nenhuma conexão).

a) Preparar a tabela de verdade de $f(A,B)$;

S1	S2	LP1
0	0	0
0	1	1
1	0	1
1	1	0

Tabela 3 Tabela de verdade teórica de $f(A,B)$

b) Escolher, no kit de experiência, as portas;

c) Montar o circuito com base no esquema ilustrado acima;

O circuito montado está ilustrado abaixo:

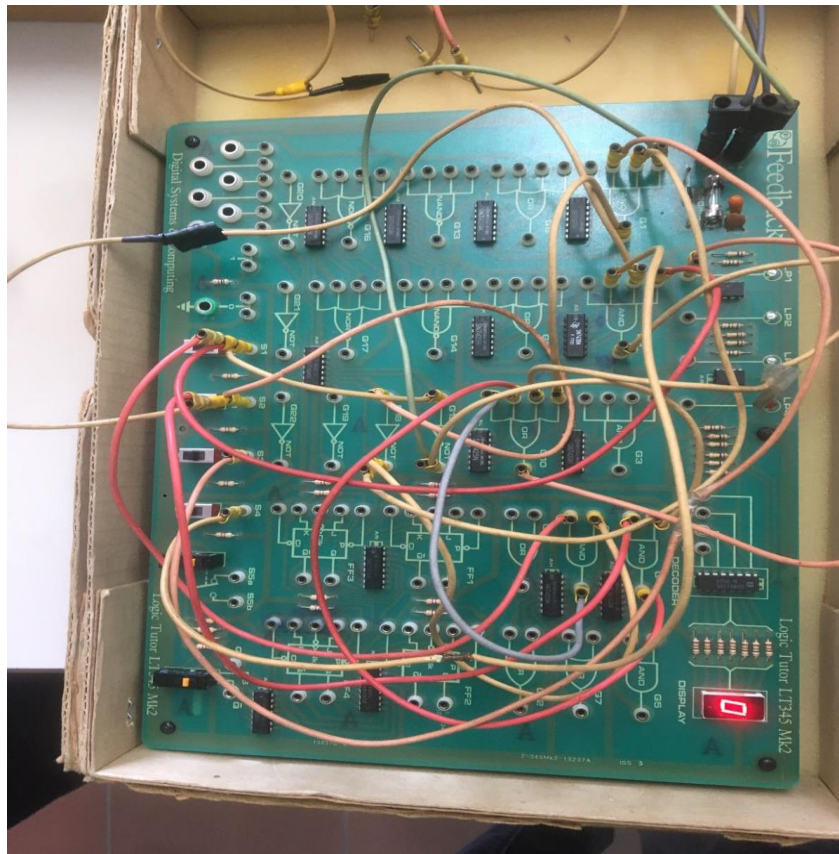


Figure 8 Circuito de $f(A,B)$ montado.

d) Colocar S1 e S2 em 0;

e) Ligar a fonte de alimentação e anotar na tabela de verdade o valor das variáveis de entrada e de saída;

f) Mover S1 e S2 para 1 ou 0 por forma a completar a tabela de verdade e anotar os valores das variáveis de entrada e de saída.

A tabela de verdade resultante é:

S1	S2	LP1
0	0	0
0	1	1
1	0	1
1	1	0

Tabela 4 Tabela de verdade prática de $f(A,B)$

6.3. Subtractor

Desafio: Com base nas experiências realizadas anteriormente e nas aulas teóricas e práticas fazer a implementação de um circuito para realizar o meio subtractor (dois bits). As saídas correspondentes devem estar ligadas aos LED para verificação da sua funcionalidade. Deve preencher a tabela de verdade ilustrativa do funcionamento do circuito para todas as combinações das variáveis de entrada e suas respectivas saídas.

O meio subtractor opera apenas dois bits, diga-se S1 e S2, e gera: o bit da subtração, correspondente a $S1-S2$; e o bit correspondente ao “Vem 1”.

Lembrando que a tabela da subtração resume-se em:

$$0 - 0 = 0$$

$$1 - 0 = 1$$

$$1 - 1 = 0$$

$$0 - 1 = 1 \text{ e “vem” } 1 \text{ do dígito de ordem superior.}$$

A tabela de verdade correspondente está descrita a seguir, onde LP1 é o resultado da subtração e LP2 corresponde ao “vem”. Se $LP2=0$, então não houve “empréstimo” de um bit de ordem superior, caso contrário ($LP2=1$), houve “empréstimo”.

S1	S2	LP1	LP2
0	0	0	0
0	1	1	1
1	0	1	0
1	1	0	0

Tabela 5 Tabela de verdade do Subtractor

A partir da tabela de verdade encontra-se as expressões das funções de saída.

$$LP1 = \overline{S1}S2 + S1\overline{S2} = S1 \oplus S2$$

$$LP2 = \overline{S1}S2$$

Pode-se implementar o circuito directamente das expressões obtidas acima. Porém, é possível ver que um dos minitermos de LP1 é igual a LP2. Portanto, para economia de portas lógicas pode-se reaproveitar a saída de LP2 para usar em LP1.

O circuito resultante está ilustrado a seguir:

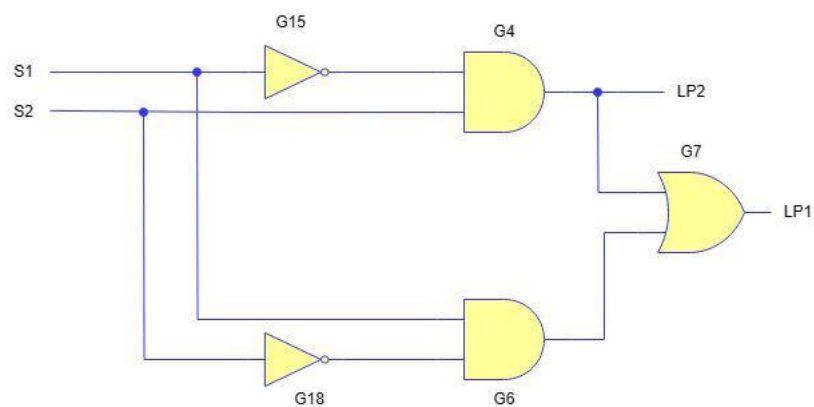


Figure 9 Subtractor

- Preparar a tabela de verdade do meio subtractor;

S1	S2	LP1	LP2
0	0	0	0
0	1	1	1
1	0	1	0
1	1	0	0

Tabela 6 Tabela de verdade teórica do subtrator

- b) Escolher, no kit de experiência, as portas NOT G15, NOT G18, AND G4, AND G6 e OR G7;
- c) Montar o circuito com base no esquema ilustrado acima.

O circuito montado está ilustrado abaixo:

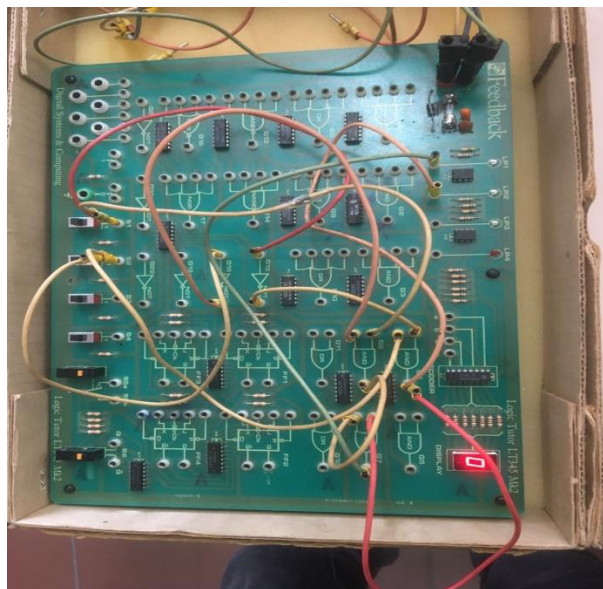


Figure 10 Circuito do Subtractor montado

- d) Colocar S1 e S2 em 0;
- e) Ligar a fonte de alimentação e anotar na tabela de verdade o valor das variáveis de entrada e de saída;

f) Mover S1 e S2 para 1 ou 0 por forma a completar a tabela de verdade e anotar os valores das variáveis de entrada e de saída.

A tabela de verdade resultante é:

S1	S2	LP1	LP2
0	0	0	0
0	1	1	1
1	0	1	0
1	1	0	0

Tabela 7 Tabela de verdade prática do Subtractor

7. Dificuldades

1. O circuito do primeiro problema havia sido mal desenhado no pré-relatório, isto é, não correspondia à função a implementar. Para resolver este problema desenhou-se novamente o circuito correctamente numa folha do caderno antes de montar no kit de experiências.
2. Houve impasses na obtenção de certos resultados esperados ao montar o primeiro circuito. Devido a isto perdeu-se muito tempo tentando por opções como:
 - Verificar se a tabela de verdade no pré-relatório estava correcta;
 - Verificar se o circuito montado no painel era de facto o que estava no pré-relatório;
 - Averiguar se os pinos estavam bem conectados.

Mas tudo isso não resultou em nada, até que o docente sugeriu verificar a continuidade dos condutores e, foi daí que descobriu-se que um dos fios não conduzia corrente elétrica, isto é, estava danificado. Para ultrapassar esta dificuldade verificou-se a continuidade de cada fio antes de usar no circuito com auxílio do kit de experiências CK342A.

8. Conclusão

Com base na experiência realizada conclui-se que:

1. Um multiplexador de 2^n canais pode ser usado para implementar qualquer função de n variáveis.
2. Um GPC é um decodificador n para 2^n .

9. Questões e Respostas

Q1. Quantas saídas são activas de cada vez no Gerador de Produtos Canónicos?

R: Uma de cada vez.

Q2. O que sucede se fisicamente mudar a localização espacial dum produto canónico no circuito?

R:

Q3. Se as entradas fossem introduzidas pelas inversoras, o que mudaria no circuito?

R:

Q4. O que pode acontecer se num circuito mux ou demux for activo mais de dois canais em simultâneo?

R: O sinal de saída será a combinação de todos os sinais activos.

Q5. Num dado momento, foi seleccionado um canal e na saída encontrou-se 0.

Observando o circuito, e outras combinações, notou-se que não há nenhum erro de montagem nem de concepção. O que será que aconteceu?

R: Significa que a entrada nesse canal era o valor lógico 0.

Q6. Em que circunstância poderia colocar *dont care* na entrada para a experiência 4.1?
Acha possível colocar nas restantes experiências?

R:

Q7. Com o seguinte laboratório, pode-se afirmar que o GPC é um codificador $2n$ para n .
Comenta a afirmação.

R: Sim. Pois viu-se na teoria que um codificador realiza a operação inversa de um decodificador, portanto, assumindo que um GPC é um decodificador n para 2^n , então pode-se dizer também que é um codificador 2^n para n .

Q8. Quando se constrói um circuito, a simplificação é favorável pois reduz o número de portas lógicas a comprar e torna o circuito com mais níveis o que favorece em todos os aspectos uma determinada implementação. Comenta a afirmação.

R: A vantagem de simplificar o circuito é a redução das portas lógicas. Mas o aumento de níveis de decisão é uma desvantagem pois aumenta o tempo de processamento, o que diminuirá a frequência máxima com que o circuito pode trabalhar.

Q9. Quando se comuta a selecção de 01 para 10 observa-se que a saída passa por um estado não esperado. Porquê?

R: Pois os bits não são alterados de uma só vez, isto é, para passar de 01 para 10 será necessário passar pelo 11 ou pelo 00.

Q10. Quais são as possíveis alternativas para resolver o problema visto na questão anterior?

R: Uma solução é usar uma **entrada de habilitação**, que garantirá que, quando inabilitada, o GPC estará inactivo, isto é, nenhum canal será seleccionado.

Outra solução é usar o **STROB na saída** do GPC. O STROB será desactivado no momento da transição.

Q11. Na experiência 4.2, são apresentados dois parâmetros como variáveis, C e P. Quais seriam os seus valores concretos para mesma experiência,

R: C=4 e P=1, isto é, é um Multiplex 4X1.

10. Bibliografia

NELSON, Victor P. et al. **Digital Logic Circuits Analyses & Design**. Englewood cliffs, NJ: Prentice Hall, 1995