Examen - S1- 2024/2025

Institut Supérieur d'Informatique et de Mathématiques de Monastir	Matière: Systèmes Logiques et Architecture des Ordinateurs	Enseignante: Dr. Teboulbi Safa
(ISIMM) Calculatrice et Documents non Autorisés	Filière: LF Informatique	Nombre de pages : 08
Nom et Prénom :		Numéro d'inscription :
	S	ignature des surveillants
Exercice 1 (06 points):		
A. Réponder par Vrai ou F	Faux :	
$1/(11110000001)_2 = (F02)_{16}$;	
□ Vrai	□ Faux	
$2/(752)_8 = (1EA)_{16}$		
□ Vrai	□ Faux	
$3/(213)_8 - (167)_8 = (024)_8$		
□ Vrai	□ Faux	
$4/(110110)_2 = (00110110)_{BC}$	CD	
□ Vrai	□ Faux	
5/ Pour la porte XOR à deux en dans un état différent.	trées X et Y et une sortie Z, Z est ég	ale à 1 si les 2 entrées sont
□ Vrai	□ Faux	
$6/\overline{A}(\overline{B}+A+\overline{B})=\overline{A+B}$		
□ Vrai	□ Faux	
$7/AB + \bar{A}C + BC = AC + \bar{A}B$		
□ Vrai	□ Faux	
$8/\ B(A+\overline{B})\ =1$		
□ Vrai	□ Faux	

9/ Le principe d'u	n comparateur co	nsiste de comparer d'abord les bits	les moins significatifs.
	□ Vrai	□ Faux	
		rel : si l'on utilise des bascules syn rties Q _n aux entrées d'horloge des	
	□ Vrai	□ Faux	
11/ Dans l'architection sont séparées.	cture de Von Neu	mann, la mémoire programme et la	n mémoire des données
	□ Vrai	□ Faux	
12/ L'architecture l'architecture de V	de Harvard se ca /on Neumann.	ractérise par de hautes performance	es par rapport à
	□ Vrai	□ Faux	
13/ Le processeur	CISC se caractér	rise par un compilateur simple et ur	n décodage rapide.
	□ Vrai	☐ Faux	
14/ Le bus systèmetc.) de communio		ers composants liés à la carte mère	de (USB, disques durs,
	□ Vrai	□ Faux	
B. Expliquer	les abréviations s	uivantes:	
CISC:			
SIPO :			
ALU:			
PCI:	.,		
нрмі .			

Exercice 2 (03 points) : (Ne pas dessiner la table de vérité sur la feuille d'examen)

Soit $f(A,B,C) = \sum (0,2,4,7)$, avec A=MSB et C=LSB.

Réalisez cette fonction à l'aide de minimunhs des portes logiques et des :			
a/ Mux 8/1	b/ Mux 2/1		
,,,,,,,,,,,,,,,,,,,,,,,,,,,,,,,,,,,,,,			
······································			
	Control Marian		
	The State of the S		
c/ Démux 1/4	d/ Démux 1/8		
c/ Démux 1/4	d/ Démux 1/8		
c/ Démux 1/4	d/ Démux 1/8		
c/ Démux 1/4	d/ Démux 1/8		
c/ Démux 1/4	d/ Démux 1/8		
c/ Démux 1/4	d/ Démux 1/8		
c/ Démux 1/4			

Exercice 3 (09 points):

On veut réaliser un compteur/décompteur binaire synchrone modulo 8, à l'aide des bascules JK synchronisées sur front descendant.

1/ Donner la table de transition d'une bascule JK.	

2/ Remplir le tableau ci-dessous du compteur binaire modulo 8.

Q_2	Q_1	Q_0	Q_2^+	${Q_1}^+$	Q_0^+	J_2	K ₂	J_1	<i>K</i> ₁	J ₀	K_0
0	0	0									
					\		_		-		
					4						

3/ Donner les équations de J_0 , K_0 , J_1 , K_1 , J_2 et K_2

Q_1Q_0	00	01	11	10
0				
1				

Q_2 Q_1Q_0	00	01	11	10
0				
1				

<i>J</i> ₀ =	$K_0 = \dots$

Q_2 Q_1Q_0	00	01	11	10
0				-
1				

Q ₂ Q ₁ Q ₀	00	01	11	10
0		1317		
1			4.3	

 $J_1 = \dots$

*K*₁ =

Q_1Q_0	00	01	11	10
0				
1				

Q_2 Q_1Q_0	00	01	11	10
0				
1				

J₂ =

 $K_2 = \dots$

4/ Remplir le tableau ci-dessous du décompteur binaire modulo 8.

Q_2	Q_1	Q_0	Q_2^+	Q_1^+	Q_0^+	J ₂	<i>K</i> ₂	J_1	K ₁	J_0	<i>K</i> ₀
0	0	0			3					1 11 -	
	4 * 8							1		1 10	
-		4-				11.	6				,
j.		-1		10000							
					100						
							1000000				
											1

5/ Donner les équations de J_0 , K_0 , J_1 , K_1 , J_2 et K_2

Q_2 Q_1Q_0	00	01	11	10
0				
1				- 10

Q_2 Q_1Q_0	00	01	11	10
0				
1				

$J_0 = \dots$	••	 ٠.	•									

Q_2 Q_1Q_0	00	01	11	10
0				4.5
1	16			T

Q_2 Q_1Q_0	00	01	11	10
0				*
1		1		

$J_1 = \dots$;	 	 	 	.,
					1

Q_2 Q_1Q_0	00	01	11	10
0	M v			7
1				

Q_2 Q_1Q_0	00	01	11	10
0				
1				

$J_2 = \dots$	K ₂ =

Exercice 4 (02 points):

On veut réaliser un transcodeur avec deux bits B_2 et B_1 qui peut afficher les chiffres 0,1,2, et 3. Donner la table de vérité correspondante.

······