

## シングルアウトプット 低飽和レギュレータ

# 超低暗電流 LDO レギュレータ

**BD7xxL2EFJ-C BD7xxU2EFJ-C BD7xxL2FP-C BD7xxL2FP3-C**

## ●概要

BD7xxL2EFJ-C、BD7xxU2EFJ-C、BD7xxL2FP-C、BD7xxL2FP3-C は、50V 耐圧、出力電圧精度 $\pm 2\%$ 、出力電流 200mA、消費電流 6 $\mu$ A (Typ) の低暗電流レギュレータでバッテリー直結システムの低消費電流化に最適です。出力の位相補償コンデンサにセラミックコンデンサが使用可能です。

また、本 IC は出力短絡などによる IC 破壊を防止する過電流保護、IC を過負荷状態などによる熱破壊から防ぐ過熱保護回路を内蔵しています。

## ●重要特性

- 超低暗電流 : 6 $\mu$ A (Typ)
- 出力電圧 : 3.3V / 5.0V (Typ)
- 出力電流 : 200mA
- 高出力電圧精度 :  $\pm 2\%$
- 出力コンデンサに低 ESR のセラミックコンデンサなどが使用可能
- AEC-Q100 対応<sup>(\*)2</sup>  
(<sup>\*</sup>2 : Grade1)

## ●特長

- 超低暗電流 : 6 $\mu$ A (Typ)
- 出力電流 : 200mA
- 出力電圧 : 3.3V / 5.0V (Typ)
- 高出力電圧精度 :  $\pm 2\%$
- PMOS 出力で低飽和型
- 出力電流制限回路を内蔵しているため、出力短絡などによる IC 破壊を防止
- IC を過負荷状態などによる熱破壊から防ぐため、過熱保護回路を内蔵
- 出力コンデンサに低 ESR のセラミックコンデンサなどが使用可能
- パッケージラインアップ  
HTSOP-J8、TO252-3、SOT223-4(F)<sup>(\*)1</sup>  
(<sup>\*</sup>1 : SOT223-4、SOT223-4F)

## ●パッケージ

- EFJ : HTSOP-J8 W (Typ) x D (Typ) x H (Max)  
4.90mm x 6.00mm x 1.00mm
- FP : TO252-3 6.50mm x 9.50mm x 2.50mm
- FP3 : SOT223-4(F) 6.53mm x 7.00mm x 1.80mm



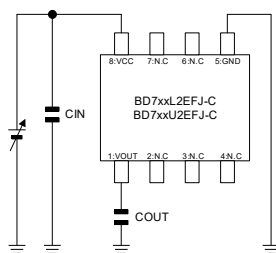
Figure 1. パッケージ外形図

## ●用途

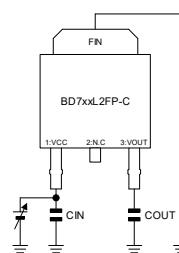
- 車載用 (ボディ系機器、カーステレオ、カーナビゲーション等)

## ●基本アプリケーション回路

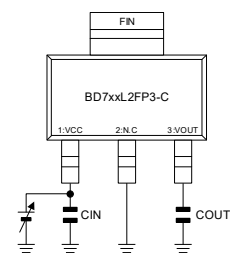
- 外付け部品 : 0.1 $\mu$ F  $\leq$  CIN、4.7 $\mu$ F  $\leq$  COUT (Min)  
※電解コンデンサ、タンタルコンデンサ、セラミックコンデンサなどがご使用になれます。



HTSOP-J8



TO252-3



SOT223-4(F)

Figure 2. 基本アプリケーション回路

○製品構造 : シリコンモノリシック集積回路 ○耐放射線設計はしていません

●発注形名セレクション

B D 7 x x L 2 E F J										-	C E 2		
出力電圧 33: 3.3V 50: 5.0V		オートモーティブ L: Lシリーズ U: Lシリーズ・ 生産ライン追加		パッケージ EFJ: HTSOP-J8 FP: TO252-3 FP3: SOT223-4(F)			車載ランク C:車載ランク品		包装・フォーミング仕様 E2: リール状エンボステーパーピング				

●ラインアップ

出力電流	出力電圧 (Typ)	パッケージ	発注形名	備考
200 mA	3.3 V	HTSOP-J8	BD733L2EFJ-CE2	生産ライン A <sup>(Note1)</sup>
		HTSOP-J8	BD733U2EFJ-CE2	生産ライン B <sup>(Note1)</sup>
		TO252-3	BD733L2FP-CE2	
		SOT223-4(F)	BD733L2FP3-CE2	
	5.0 V	HTSOP-J8	BD750L2EFJ-CE2	生産ライン A <sup>(Note1)</sup>
		HTSOP-J8	BD750U2EFJ-CE2	生産ライン B <sup>(Note1)</sup>
		TO252-3	BD750L2FP-CE2	
		SOT223-4(F)	BD750L2FP3-CE2	

(Note1) 生産ライン A : B は生産効率向上を目的に複数ライン構成となっています。データシート内の保証特性に差異はありません。新規のご採用時には生産ライン B を推奨します。

## ●端子配置図

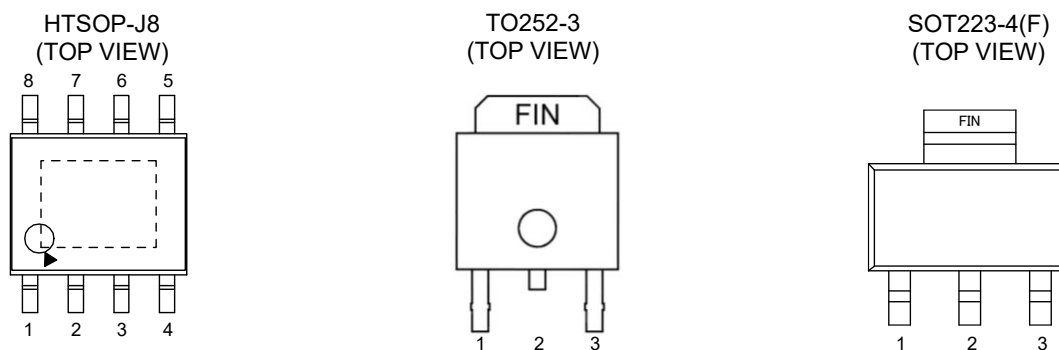


Figure 3. 端子配置図

## ●端子説明

## ■HTSOP-J8

端子番号	記号	機能
1	VOUT	電圧出力端子
2	N.C.	未接続端子
3	N.C.	未接続端子
4	N.C.	未接続端子
5	GND	GND
6	N.C.	未接続端子
7	N.C.	未接続端子
8	VCC	入力電源電圧入力端子

(※N.C.端子はGND ショート接続を推奨致します。オープンでも構いません。)

(※放熱用 PAD は基板の GND に接続してください。)

(※放熱用 PAD は IC 内部で GND に接続されています。)

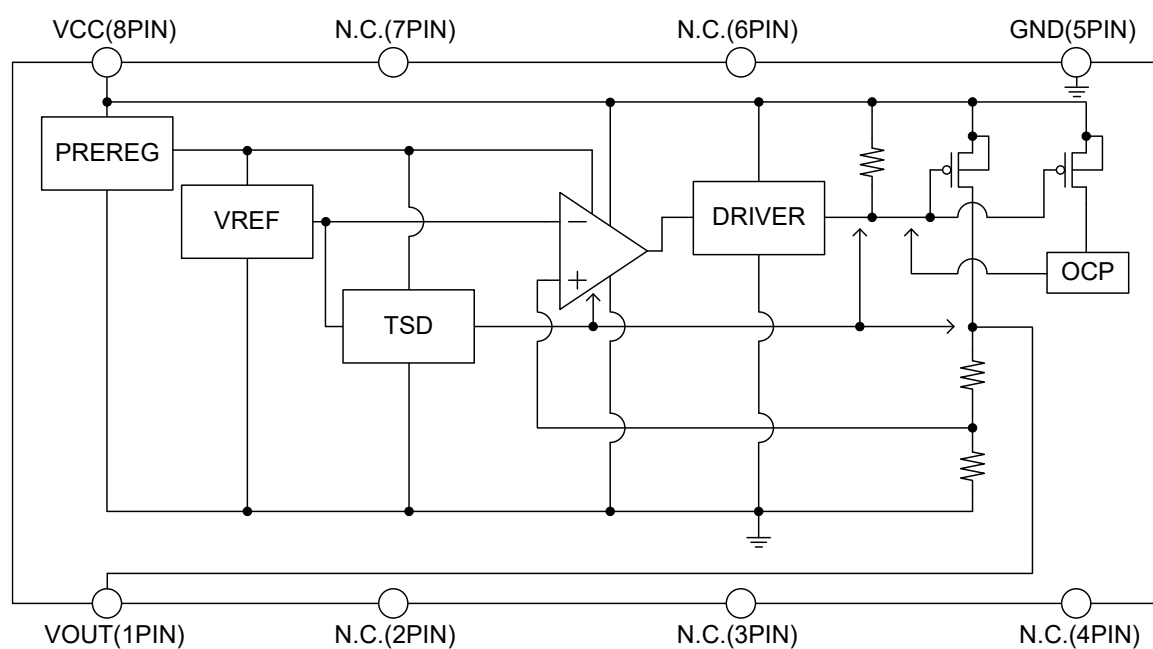
## ■TO252-3、SOT223-4(F)

端子番号	記号	機能
1	VCC	入力電源電圧入力端子
2	N.C./GND	TO252-3 : 未接続端子 SOT223-4(F) : GND
3	VOUT	電圧出力端子
FIN	GND	GND

(※N.C.端子はオープンでも構いません。)

## ●ブロック図

## ■HTSOP-J8



## ■TO252-3、SOT223-4(F)

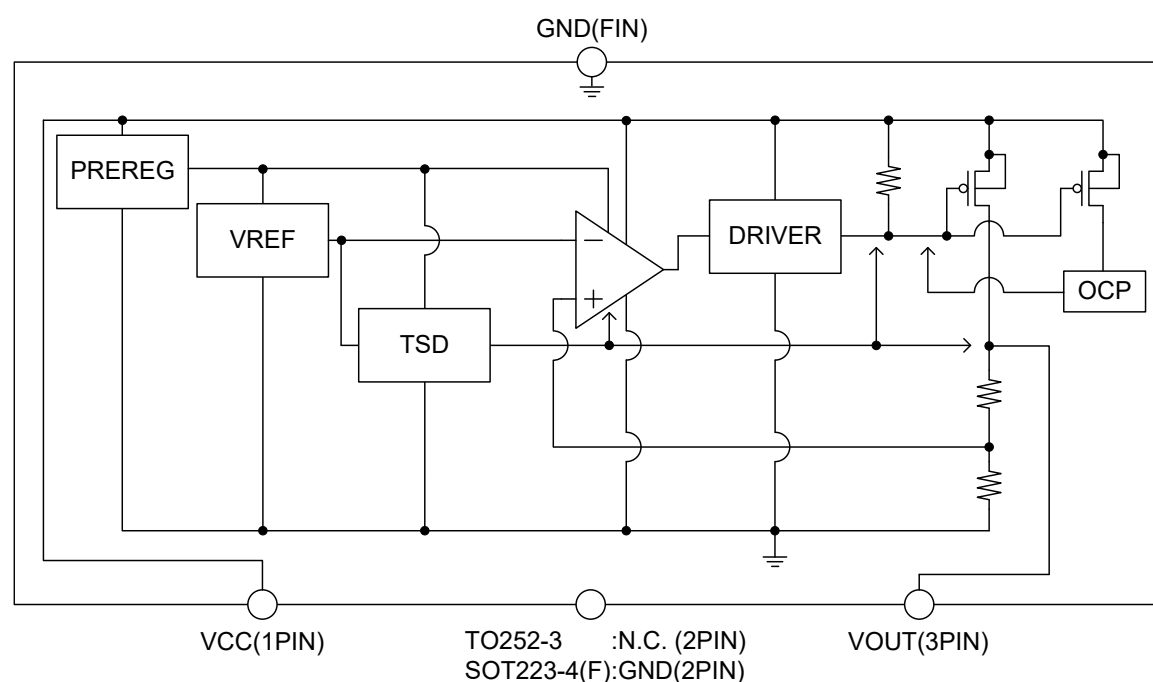


Figure 4. ブロック図

## ●絶対最大定格 (Ta=25°C)

項目	記号	定格	単位
入力電源電圧	VCC	-0.3 ~ +50.0	V
動作温度範囲	Topr	-40 ~ +125	°C
保存温度範囲	Tstg	-55 ~ +150	°C
最大接合部温度	Tjmax	150	°C

\*1 ただし Pd を超えない事。

## ●推奨動作範囲 (-40 &lt; Ta &lt; +125°C)

## ■BD733L2EFJ-C、BD733U2EFJ-C、BD733L2FP-C、BD733L2FP3-C

項目	記号	最小	最大	単位
入力電源電圧	VCC	4.37	45.0	V
始動電圧	VCC	3.0	-	V
出力電流	IOUT	0	200	mA

## ■BD750L2EFJ-C、BD750U2EFJ-C、BD750L2FP-C、BD750L2FP3-C

項目	記号	最小	最大	単位
入力電源電圧	VCC	5.8	45.0	V
始動電圧	VCC	3.0	-	V
出力電流	IOUT	0	200	mA

\*2 出力電流につきましては、出力電流に応じた電圧降下（最小入出力電圧差）をご考慮ください。

\*3 IOUT=0mA 時。

●熱抵抗<sup>(\*1)</sup>

項目	記号	熱抵抗(Typ)		単位
		1 層基板(*3)	4 層基板(*4)	
HTSOP-J8				
ジャンクション—周囲温度間熱抵抗	$\theta_{JA}$	130	34	°C/W
ジャンクション—パッケージ上面中心間熱特性パラメータ(*2)	$\Psi_{JT}$	15	7	°C/W
TO252-3				
ジャンクション—周囲温度間熱抵抗	$\theta_{JA}$	136	23	°C/W
ジャンクション—パッケージ上面中心間熱特性パラメータ(*2)	$\Psi_{JT}$	17	3	°C/W
SOT223-4(F)				
ジャンクション—周囲温度間熱抵抗	$\theta_{JA}$	164	71	°C/W
ジャンクション—パッケージ上面中心間熱特性パラメータ(*2)	$\Psi_{JT}$	20	14	°C/W

(\*1)JESD51-2A(Still-Air) に準拠。

(\*2)ジャンクションからパッケージ（モールド部分）上面中心までの熱特性パラメータ。

(\*3)JESD51-3 に準拠した基板を使用。

測定基板	基板材	基板寸法
1層	FR-4	114.3mm x 76.2mm x 1.57mmt
1層目（表面）銅箔		
銅箔パターン	銅箔厚	
実装ランドパターン ＋電極引出し用配線	70μm	

(\*4)JESD51-5,7 に準拠した基板を使用。

測定基板	基板材	基板寸法		サーマルビア <sup>(*)5)</sup>	
				ピッチ	直径
4 層	FR-4	114.3mm x 76.2mm x 1.6mmt		1.20mm	Φ0.30mm
1 層目（表面）銅箔		2 層目、3 層目（内層）銅箔		4 層目（裏面）銅箔	
銅箔パターン	銅箔厚	銅箔パターン	銅箔厚	銅箔パターン	銅箔厚
実装ランドパターン ＋電極引出し用配線	70μm	74.2mm x 74.2mm	35μm	74.2mm x 74.2mm	70μm

(\*5)貫通ビア。全層の銅箔と接続する。配置はランドパターンに従う。

## ●電気的特性 (BD733L2EFJ-C、BD733U2EFJ-C、BD733L2FP-C、BD733L2FP3-C)

特に指定のない限り  $-40 < T_a < +125^{\circ}\text{C}$ 、 $V_{CC}=13.5\text{V}$ 、 $I_{OUT}=0\text{mA}$ 、標準値は  $T_a=25^{\circ}\text{C}$  時

項目	記号	規格値			単位	条件
		最小	標準	最大		
回路電流	I <sub>b</sub>	-	6	15	μA	
出力電圧	V <sub>OUT</sub>	3.23	3.30	3.37	V	$8\text{V} < V_{CC} < 16\text{V}$ $0\text{mA} < I_{OUT} < 100\text{mA}$
最小入出力電圧差	ΔV <sub>d</sub>	-	0.6	1.0	V	$V_{CC}=V_{OUT}\times 0.95$ 、 $I_{OUT}=200\text{mA}$
リップルリジェクション	R.R.	50	63	-	dB	f=120Hz、電源リップル=1Vrms、 I <sub>OUT</sub> =100mA
入力安定度	Reg I	-	5	20	mV	$8\text{V} < V_{CC} < 16\text{V}$
負荷安定度	Reg L	-	5	20	mV	$10\text{mA} < I_{OUT} < 200\text{mA}$

## ●電気的特性 (BD750L2EFJ-C、BD750U2EFJ-C、BD750L2FP-C、BD750L2FP3-C)

特に指定のない限り  $-40 < T_a < +125^{\circ}\text{C}$ 、 $V_{CC}=13.5\text{V}$ 、 $I_{OUT}=0\text{mA}$ 、標準値は  $T_a=25^{\circ}\text{C}$  時

項目	記号	規格値			単位	条件
		最小	標準	最大		
回路電流	I <sub>b</sub>	-	6	15	μA	
出力電圧	V <sub>OUT</sub>	4.9	5.0	5.1	V	$8\text{V} < V_{CC} < 16\text{V}$ $0\text{mA} < I_{OUT} < 100\text{mA}$
最小入出力電圧差	ΔV <sub>d</sub>	-	0.4	0.7	V	$V_{CC}=V_{OUT}\times 0.95$ 、 $I_{OUT}=200\text{mA}$
リップルリジェクション	R.R.	50	60	-	dB	f=120Hz、電源リップル=1Vrms、 I <sub>OUT</sub> =100mA
入力安定度	Reg I	-	5	20	mV	$8\text{V} < V_{CC} < 16\text{V}$
負荷安定度	Reg L	-	5	20	mV	$10\text{mA} < I_{OUT} < 200\text{mA}$

## ●特性データ（参考データ）

■BD733L2EFJ-C、BD733U2EFJ-C、BD733L2FP-C、BD733L2FP3-C

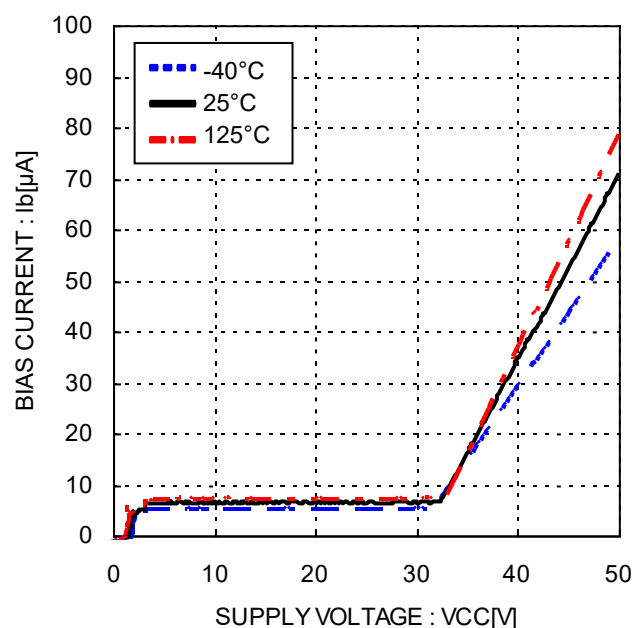
特に指定のない限り、 $-40 < T_a < +125^{\circ}\text{C}$ 、 $V_{CC}=13.5\text{V}$ 、 $I_{OUT}=0\text{mA}$ 

Figure 5. Bias current

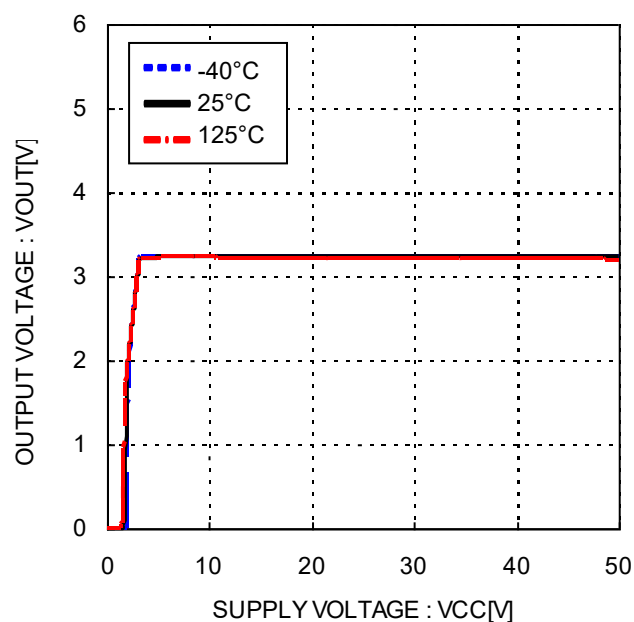
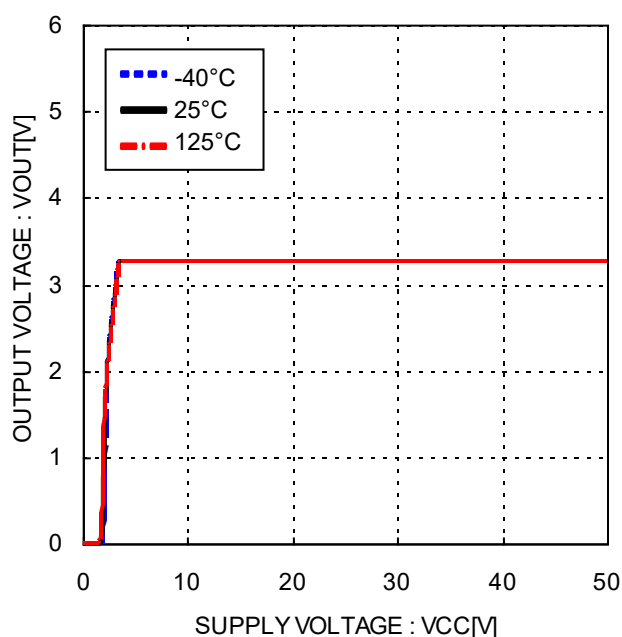
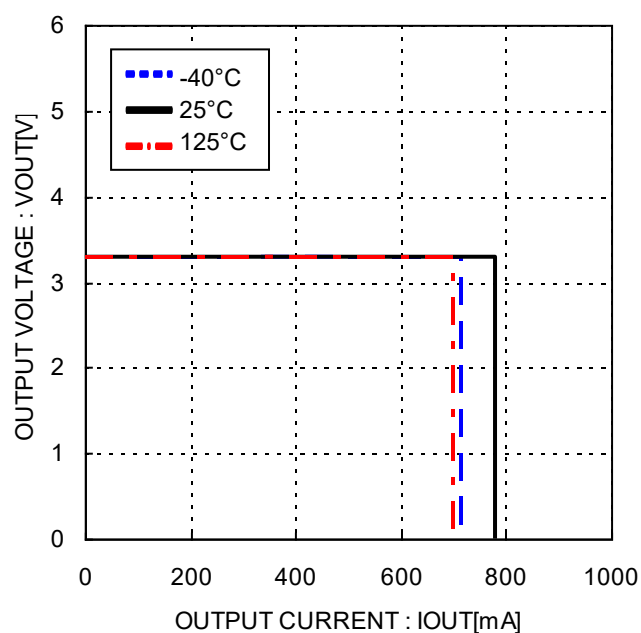
Figure 6. Output voltage vs. Supply voltage  
 $I_{OUT}=10\text{mA}$ Figure 7. Output voltage vs. Supply voltage  
 $I_{OUT}=100\text{mA}$ 

Figure 8. Output voltage vs. Load



## ●特性データ（参考データ） — 続き

■BD733L2EFJ-C、BD733U2EFJ-C、BD733L2FP-C、BD733L2FP3-C

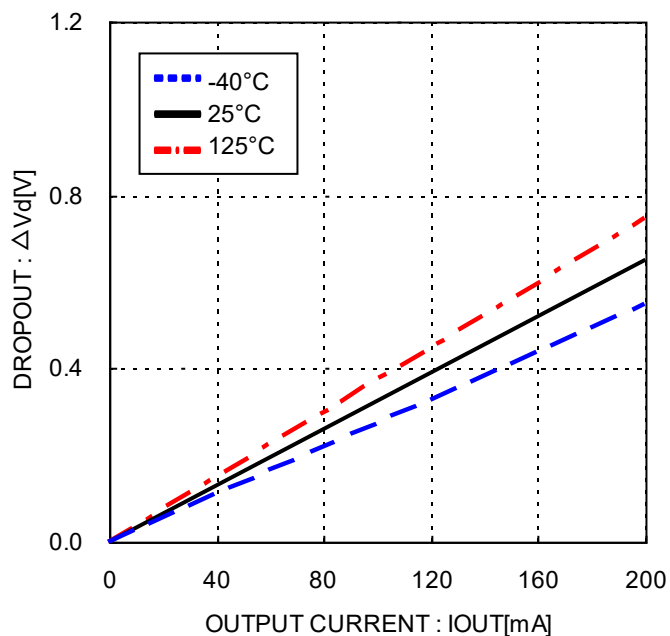
特に指定のない限り、 $-40 < T_a < +125^{\circ}\text{C}$ 、 $V_{CC}=13.5\text{V}$ 、 $I_{OUT}=0\text{mA}$ 

Figure 9. Dropout voltage

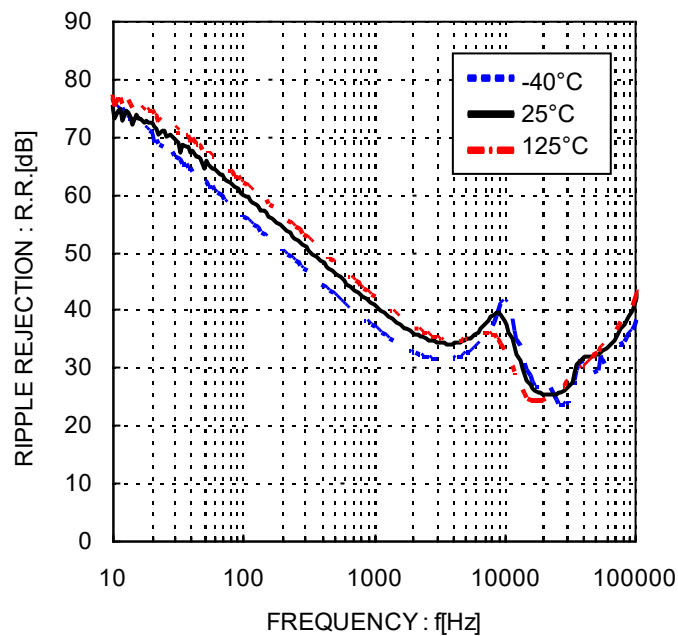
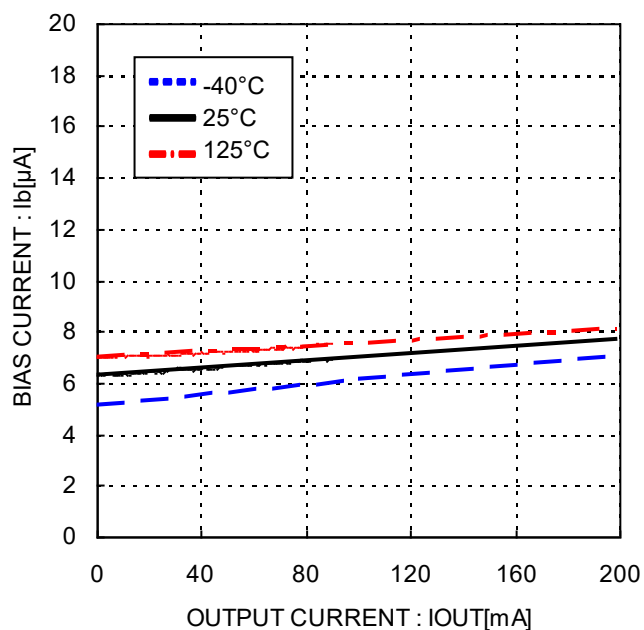
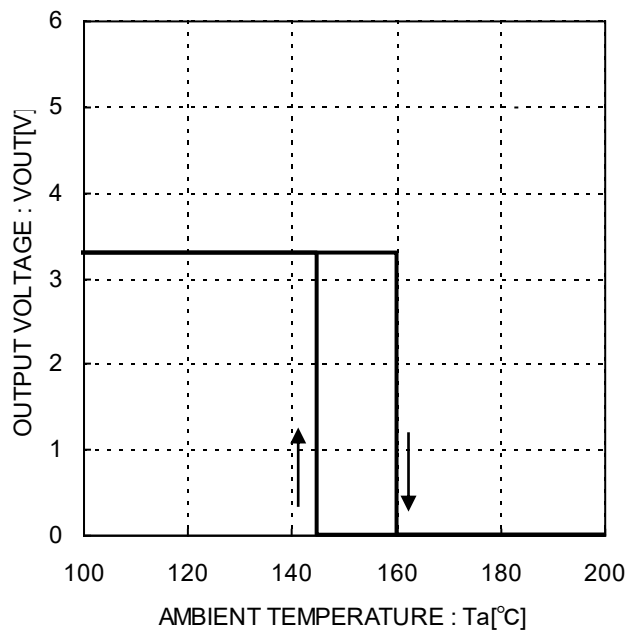
Figure 10. Ripple rejection  
( $e_{in}=1\text{V}_{rms}$ ,  $I_{OUT}=100\text{mA}$ )

Figure 11. Total supply current vs. Load

Figure 12. Thermal shutdown  
(Output voltage vs. Temperature)

## ●特性データ（参考データ） — 続き

■BD733L2EFJ-C、BD733U2EFJ-C、BD733L2FP-C、BD733L2FP3-C

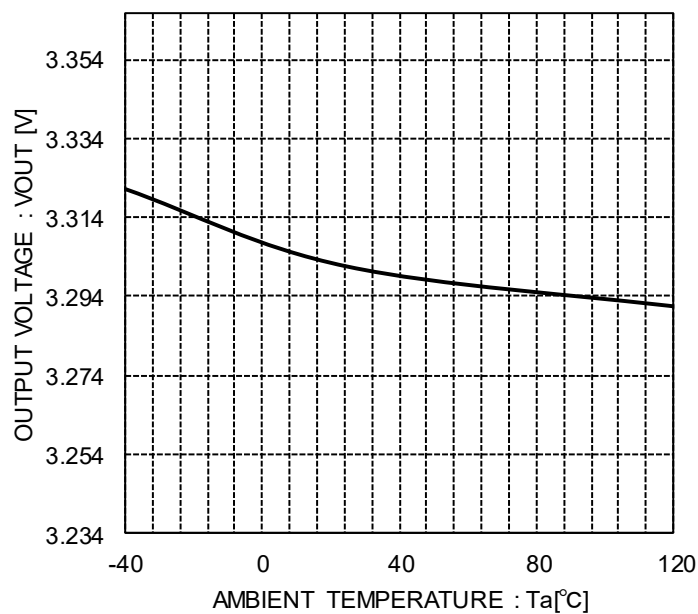
特に指定のない限り、 $-40 < T_a < +125^{\circ}\text{C}$ 、 $V_{CC}=13.5\text{V}$ 、 $I_{OUT}=0\text{mA}$ 

Figure 13. Output voltage vs. Temperature

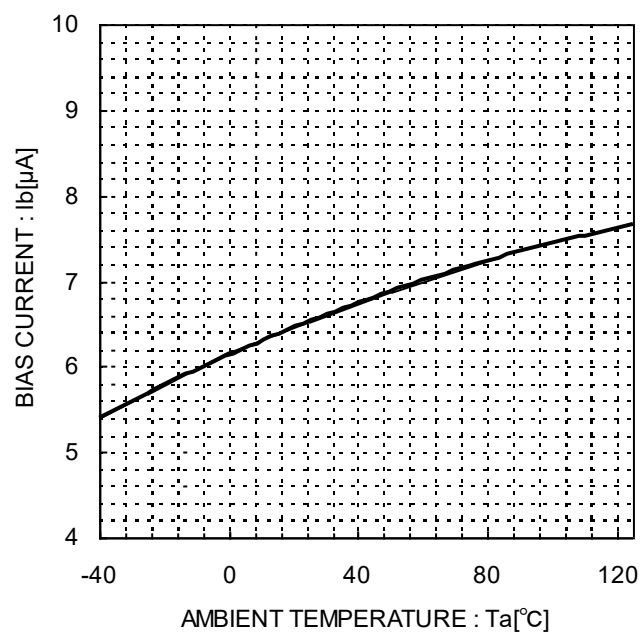


Figure 14. Bias current vs. Temperature

## ●特性データ（参考データ）

■BD750L2EFJ-C、BD750U2EFJ-C、BD750L2FP-C、BD750L2FP3-C

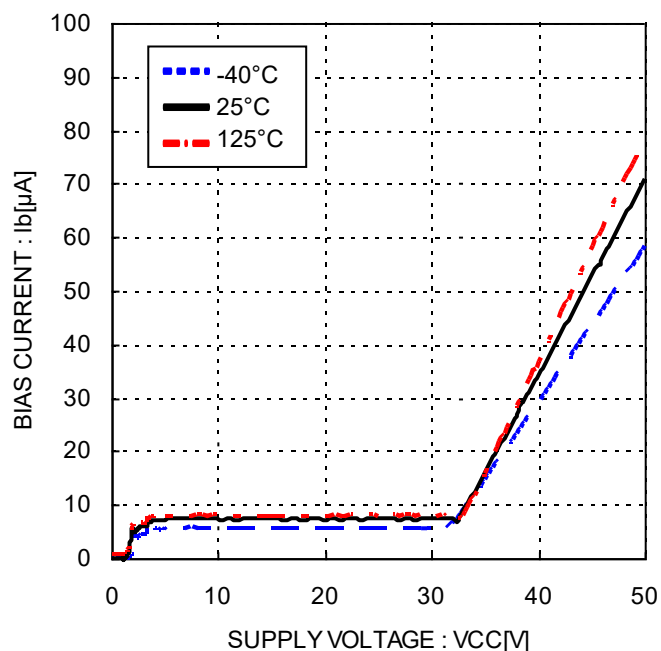
特に指定のない限り、 $-40 < T_a < +125^{\circ}\text{C}$ 、 $V_{CC}=13.5\text{V}$ 、 $I_{OUT}=0\text{mA}$ 

Figure 15. Bias current

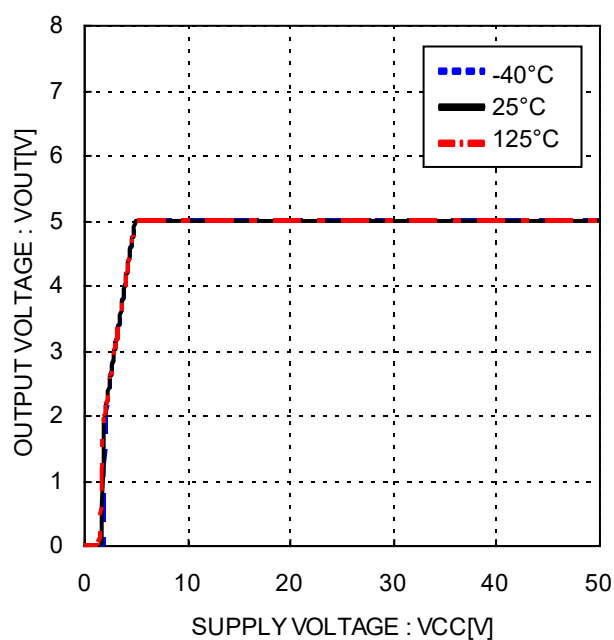


Figure 16. Output voltage vs. Supply voltage

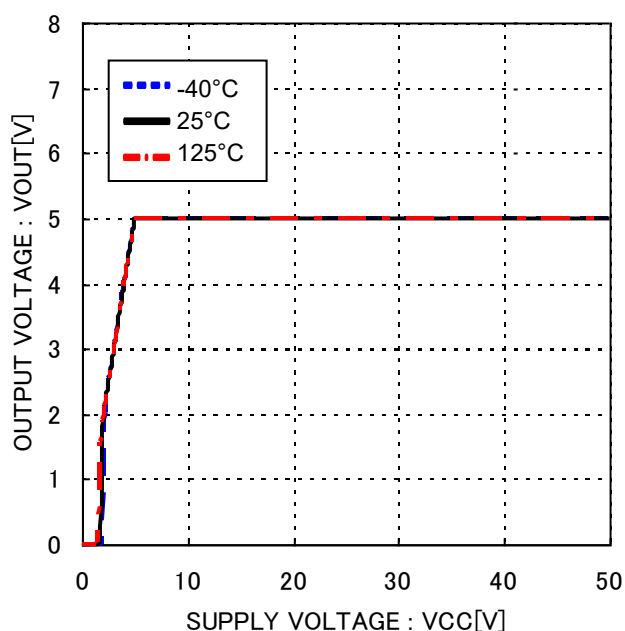
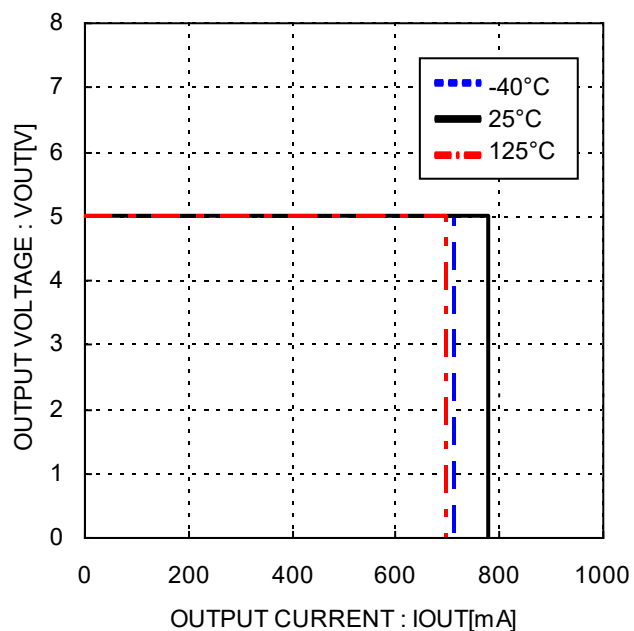
Figure 17. Output voltage vs. Supply voltage  
 $I_{OUT}=100\text{mA}$ 

Figure 18. Output voltage vs. Load

## ●特性データ（参考データ） — 続き

■BD750L2EFJ-C、BD750U2EFJ-C、BD750L2FP-C、BD750L2FP3-C

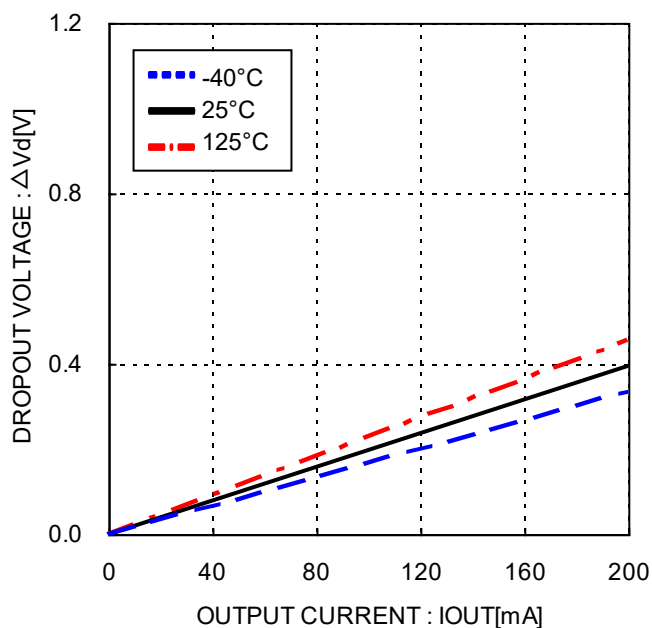
特に指定のない限り、 $-40 < T_a < +125^{\circ}\text{C}$ 、 $V_{CC}=13.5\text{V}$ 、 $I_{OUT}=0\text{mA}$ 

Figure 19. Dropout voltage

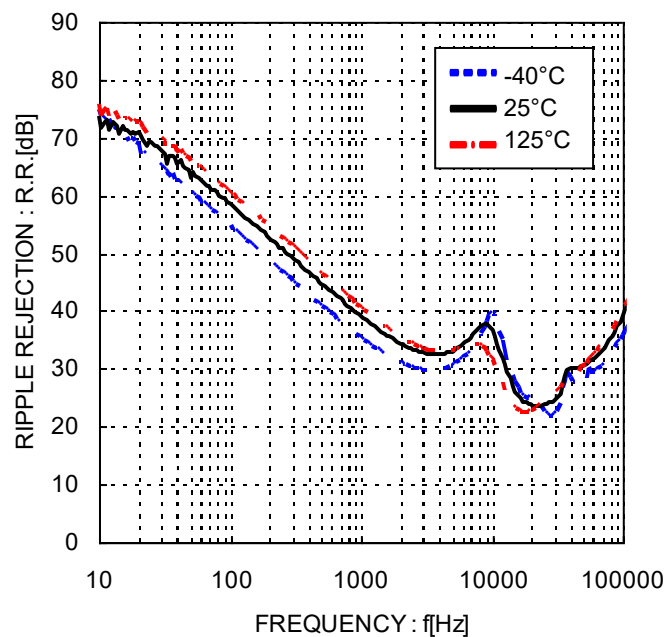
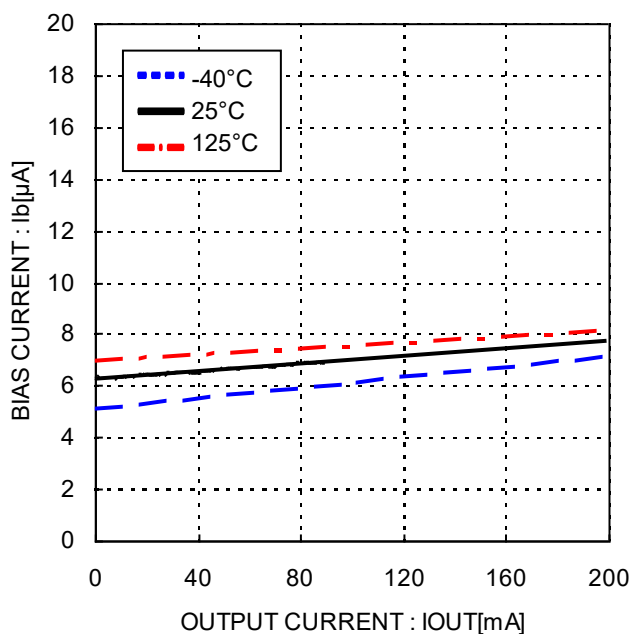
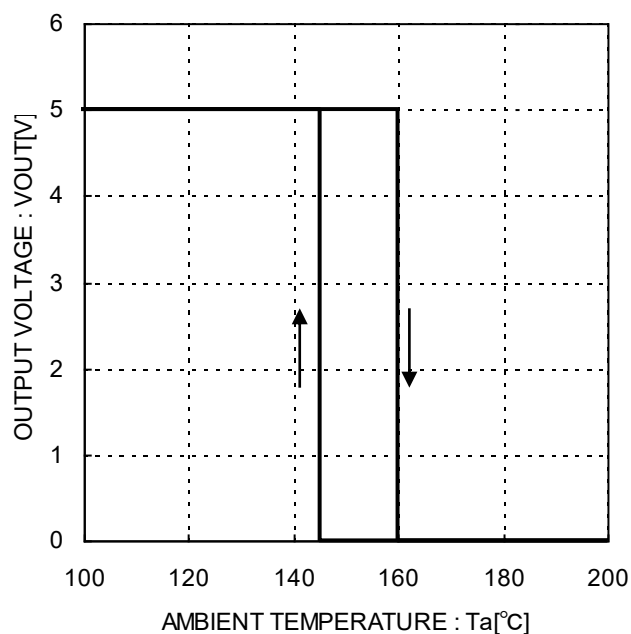
Figure 20. Ripple rejection  
( $e_{in}=1\text{V}_{rms}$ ,  $I_{OUT}=100\text{mA}$ )

Figure 21. Total supply current vs. Load

Figure 22. Thermal shutdown  
(Output voltage vs. Temperature)

●特性データ（参考データ） — 続き  
■BD750L2EFJ-C、BD750U2EFJ-C、BD750L2FP-C、BD750L2FP3-C  
特に指定のない限り、 $-40 < T_a < +125^{\circ}\text{C}$ 、 $V_{CC}=13.5\text{V}$ 、 $I_{OUT}=0\text{mA}$

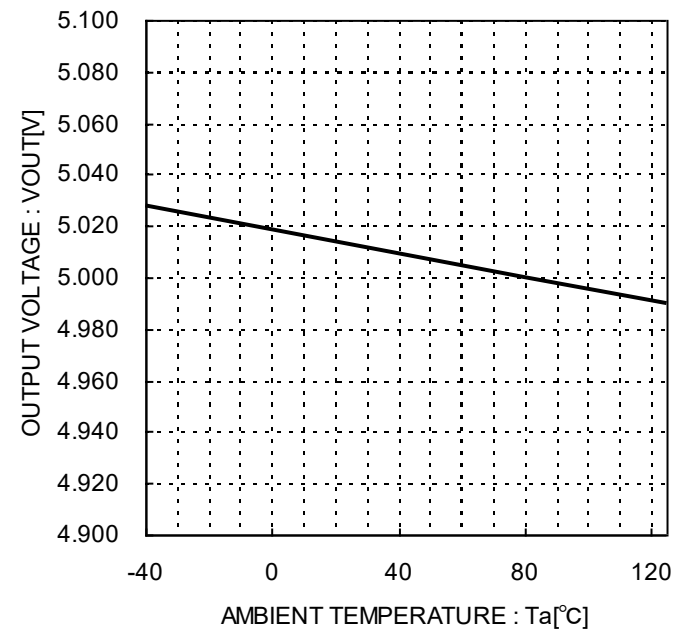


Figure 23. Output voltage vs. Temperature

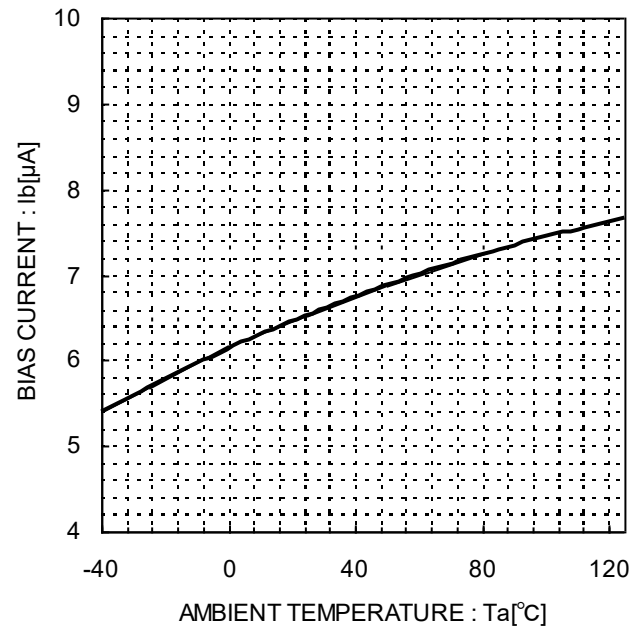


Figure 24. Bias current vs. Temperature

## ●測定回路図 (BD7xxL2EFJ-C BD7xxU2EFJ-C Series) HTSOP-J8

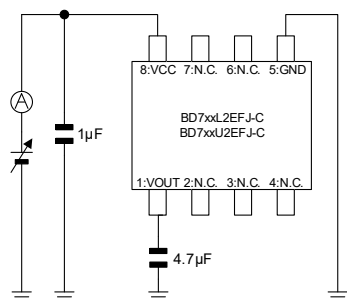


Figure 5、14、15、24 の測定回路図

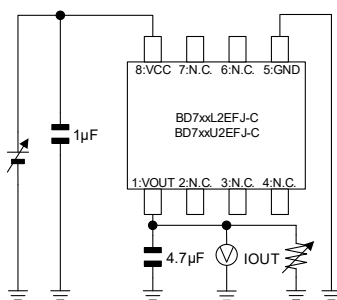
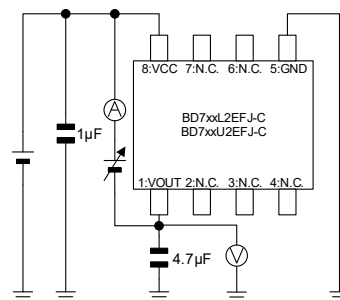
Figure 6、7、12、13、16、17、22、23  
の測定回路図

Figure 8、18 の測定回路図

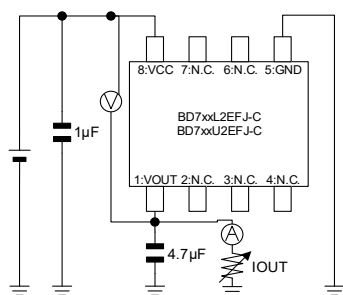


Figure 9、19 の測定回路図

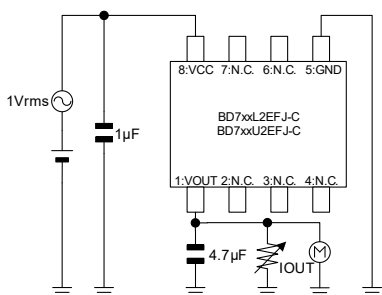


Figure 10、20 の測定回路図

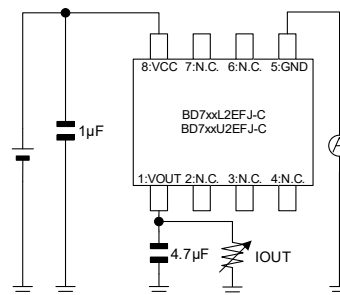


Figure 11、21 の測定回路図

## ●測定回路図 (BD7xxL2FP-C Series) TO252-3

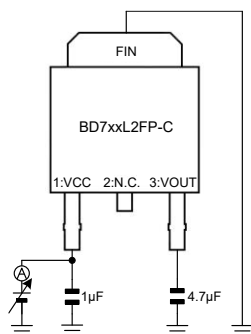


Figure 5、14、15、24 の測定回路図

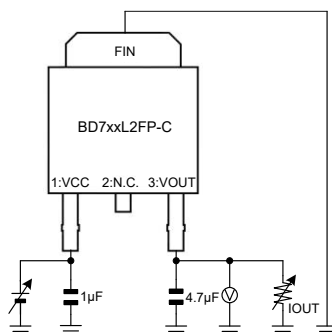
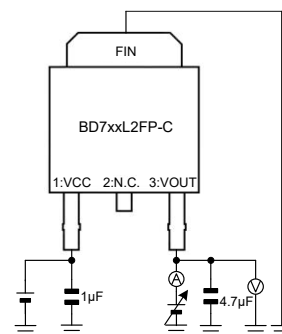
Figure 6、7、12、13、16、17、22、  
23 の測定回路図

Figure 8、18 の測定回路図

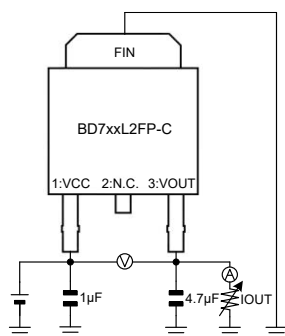


Figure 9、19 の測定回路図

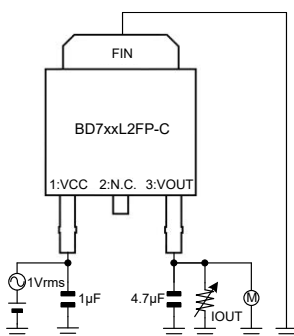


Figure 10、20 の測定回路図

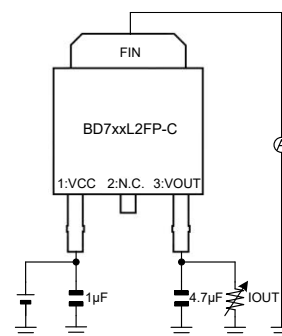


Figure 11、21 の測定回路図

## ●測定回路図 (BD7xxL2FP3-C Series) SOT223-4(F)

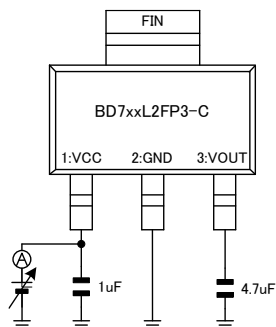


Figure 5、14、15、24 の測定回路図

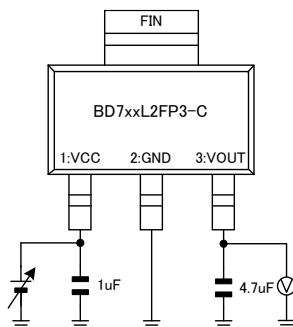
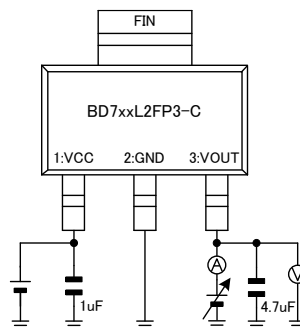
Figure 6、7、12、13、16、17、22、23  
の測定回路図

Figure 8、18 の測定回路図

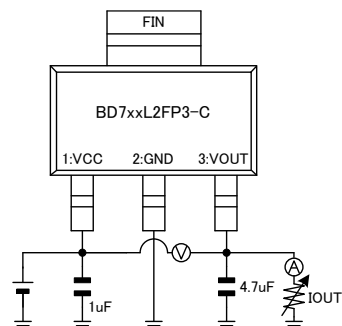


Figure 9、19 の測定回路図

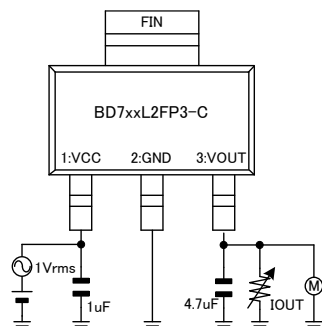


Figure 10、20 の測定回路図

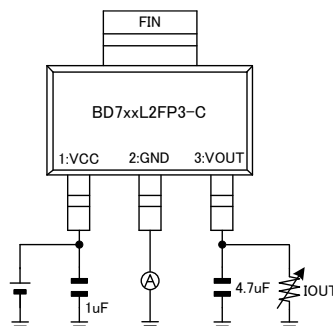


Figure 11、21 の測定回路図

## ●アプリケーション部品選定方法

### ・VCC 端子について

VCC-GND 間にコンデンサ  $0.1\mu\text{F}$  以上を付加してください。電源平滑回路と入力端子(VCC)とのラインに応じて選定してください。容量値設定はアプリケーションにより異なるため、確認の上、マージンを持って設計してください。使用するコンデンサには電圧特性、温度特性に優れたものを推奨します。

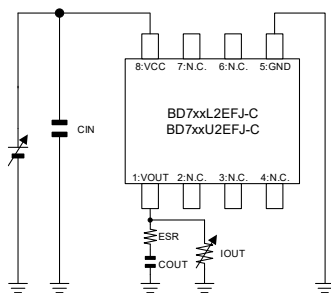
### ・出力端子接続コンデンサについて

出力端子と GND 間には発振止めのコンデンサを必ず入れてください。発振止めのコンデンサには容量  $4.7\mu\text{F}$  以上を推奨致します。電解コンデンサ、タンタルコンデンサ、セラミックコンデンサなどがご使用になれます。コンデンサ選定に際して、使用する電圧、温度範囲で  $4.7\mu\text{F}$  以上の容量を確保してください。温度変化などによりコンデンサの容量が変化しますと発振の可能性があります。選定には、下図の「出力電流値 対 ESR」などをご参照ください。参考データの安定領域は、IC 単品及び抵抗負荷によるものであり、実際には基板の配線インピーダンス、入力電源のインピーダンス、負荷のインピーダンスによって変化する為、必ずご使用になる最終状態での十分ご確認をお願い致します。

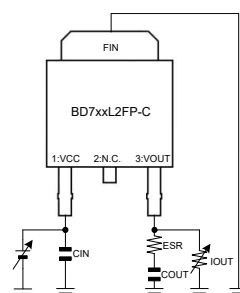
セラミックコンデンサの選定の際には、温度特性のよい X5R もしくは X7R 以上で、直流バイアス特性の優れた高耐圧品をお勧めします。

また、入力電圧変動、負荷変動が速い場合などは、仕様に応じて実アプリケーションにて十分ご確認の上、容量値の決定をお願いします。

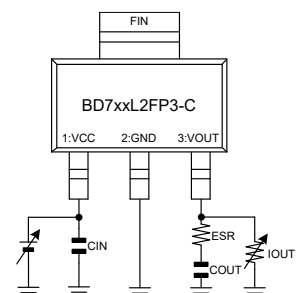
## ●測定回路



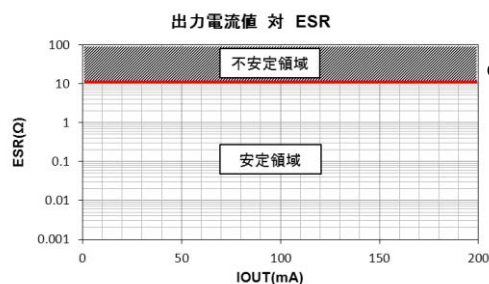
HTSOP-J8



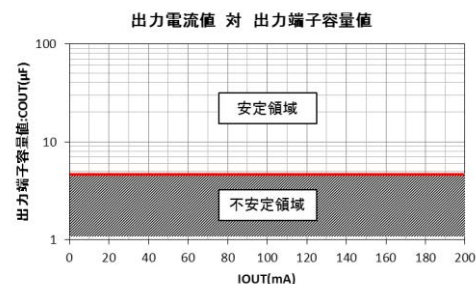
TO252-3



SOT223-4(F)



○条件  
VCC=13.5V  
CIN=0.1μF  
 $4.7\mu\text{F} < \text{COUT} < 100\mu\text{F}$   
 $T_a = -40 < T_a < +125^\circ\text{C}$



○条件  
VCC=13.5V  
CIN=0.1μF  
 $4.7\mu\text{F} < \text{COUT} < 100\mu\text{F}$   
 $T_a = -40 < T_a < +125^\circ\text{C}$



## ●熱損失について

## ■HTSOP-J8

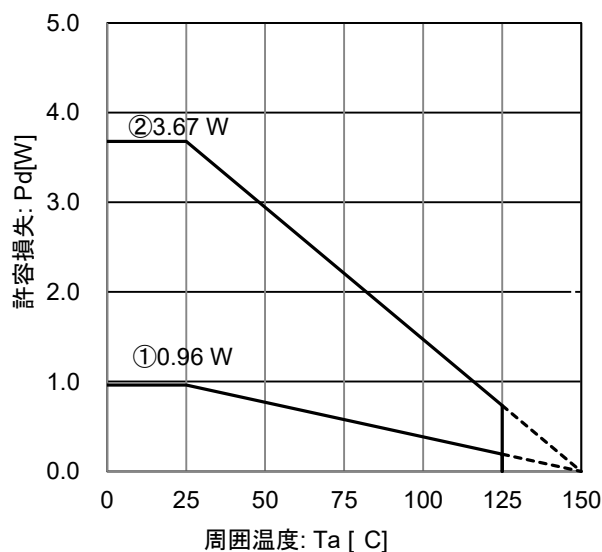


Figure 25. HTSOP-J8 熱低減曲線グラフ

## ローム標準 JEDEC 基板実装

基板①: 1 層基板 (裏層銅箔 0mm x 0mm)

FR4(ガラエポ)基板 114.3mm x 76.2mm x 1.57mm

表層銅箔: ローム推奨ランドパターン + 測定用配線、銅箔厚 2oz

基板②: 4 層基板(2、3 層銅箔、裏層銅箔 74.2mm x 74.2mm)

FR4(ガラエポ)基板 114.3mm x 76.2mm x 1.60mm

表層銅箔: ローム推奨ランドパターン + 測定用配線、銅箔厚 2oz

2 / 3 層銅箔: 74.2mm x 74.2mm、銅箔厚 1oz

裏層銅箔: 74.2mm x 74.2mm、銅箔厚 2oz

条件①:  $\theta_{JA} = 130\text{ }^{\circ}\text{C/W}$ 、 $\Psi_{JT}$  (上面中心) =  $15\text{ }^{\circ}\text{C/W}$ 条件②:  $\theta_{JA} = 34\text{ }^{\circ}\text{C/W}$ 、 $\Psi_{JT}$  (上面中心) =  $7\text{ }^{\circ}\text{C/W}$ 

## ■TO252-3

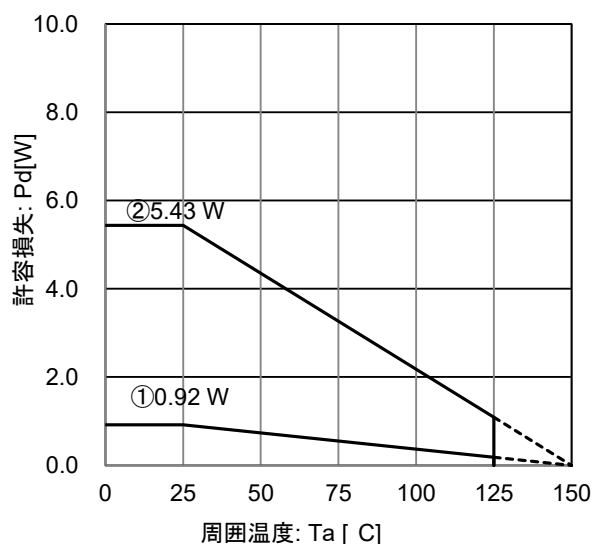


Figure 26. TO252-3 熱低減曲線グラフ

## ローム標準 JEDEC 基板実装

基板①: 1 層基板 (裏層銅箔 0mm x 0mm)

FR4(ガラエポ)基板 114.3mm x 76.2mm x 1.57mm

表層銅箔: ローム推奨ランドパターン + 測定用配線、銅箔厚 2oz

基板②: 4 層基板(2、3 層銅箔、裏層銅箔 74.2mm x 74.2mm)

FR4(ガラエポ)基板 114.3mm x 76.2mm x 1.60mm

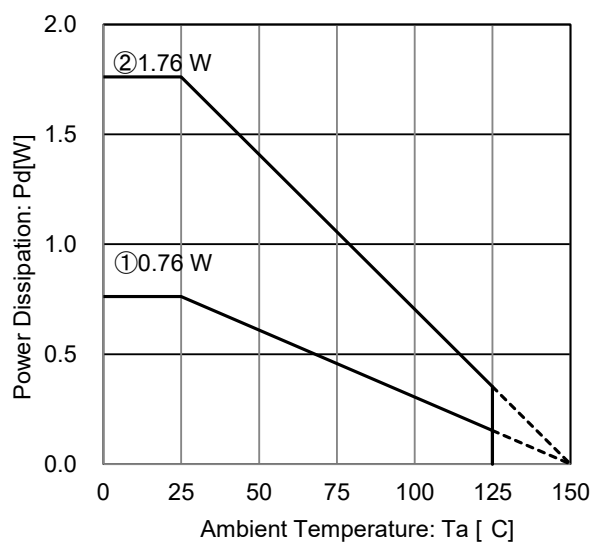
表層銅箔: ローム推奨ランドパターン + 測定用配線、銅箔厚 2oz

2 / 3 層銅箔: 74.2mm x 74.2mm、銅箔厚 1oz

裏層銅箔: 74.2mm x 74.2mm、銅箔厚 2oz

条件①:  $\theta_{JA} = 136\text{ }^{\circ}\text{C/W}$ 、 $\Psi_{JT}$  (上面中心) =  $17\text{ }^{\circ}\text{C/W}$ 条件②:  $\theta_{JA} = 23\text{ }^{\circ}\text{C/W}$ 、 $\Psi_{JT}$  (上面中心) =  $3\text{ }^{\circ}\text{C/W}$

## ■SOT223-4(F)



ローム標準 JEDEC 基板実装

基板①: 1 層基板 (裏層銅箔 0mm x 0mm)

FR4(ガラエポ)基板 114.3mm x 76.2mm x 1.57mm

表層銅箔: ローム推奨ランドパターン + 測定用配線、銅箔厚 2oz

基板②: 4 層基板(2、3 層銅箔、裏層銅箔 74.2mm x 74.2mm)

FR4(ガラエポ)基板 114.3mm x 76.2mm x 1.60mm

表層銅箔: ローム推奨ランドパターン + 測定用配線、銅箔厚 2oz

2 / 3 層銅箔: 74.2mm x 74.2mm、銅箔厚 1oz

裏層銅箔: 74.2mm x 74.2mm、銅箔厚 2oz

条件①:  $\theta_{JA} = 164\text{ }^{\circ}\text{C/W}$ 、 $\Psi_{JT}$  (上面中心) =  $20\text{ }^{\circ}\text{C/W}$

条件②:  $\theta_{JA} = 71\text{ }^{\circ}\text{C/W}$ 、 $\Psi_{JT}$  (上面中心) =  $14\text{ }^{\circ}\text{C/W}$

Figure 27. SOT223-4(F) 熱低減曲線グラフ

Ta=25°C 以上でご使用になる場合は Figure 25 から Figure 27 の熱軽減特性を参考にしてください。  
IC の特性は、使用される温度に大きく関係し、最高接合部温度 Tjmax 以下で動作させる必要があります。  
周囲温度 Ta が常温 (25°C) であっても、チップ (接合部) 温度 Tj はかなり高温になっていることがありますので、  
ご使用の際は許容損失 Pd 内で IC を動作させてください。

消費電力 Pc(W)の計算方法は次のようになります。

$$P_c = (V_{CC} - V_{OUT}) \times I_{OUT} + V_{CC} \times I_b$$

$$\text{Power dissipation } P_d \geq P_c$$

VCC : 入力電圧

VOUT : 出力電圧

IOUT : 負荷電流

Ib : 回路電流

Ishort : 短絡電流

これを許容損失内で動作させるように負荷電流 Io について解くと

$$I_{OUT} \leq \frac{P_d - V_{CC} \times I_b}{V_{CC} - V_{OUT}}$$

(Ib は Figure 11 と Figure 21 を参照してください。)

となり、熱設計時の印加電圧 VCC に対しての最大負荷電流 IOUTmax を求めることができます。

#### ●HTSOP-J8

■計算例 1) Ta=125°C の時、VCC=13.5V、VOUT=3.3V

$$I_{OUT} \leq \frac{0.73 - 13.5 \times I_b}{10.2} \quad \left( \begin{array}{l} \theta_{ja} = 34^\circ\text{C/W} \rightarrow -29.4\text{mW}/^\circ\text{C} \\ 25^\circ\text{C} = 3.67\text{W} \rightarrow 125^\circ\text{C} = 0.73\text{W} \end{array} \right)$$

$$I_{OUT} \leq 71.5\text{mA} \quad (I_b: 6\mu\text{A})$$

Ta=125°C の時、Figure 25 ②の条件で、入出力電位差が 10.2V であれば、約 71.5mA 出力できる計算になります。

■計算例 2) Ta=125°C の時、VCC=13.5V、VOUT=5.0V

$$I_{OUT} \leq \frac{0.73 - 13.5 \times I_b}{8.5} \quad \left( \begin{array}{l} \theta_{ja} = 34^\circ\text{C/W} \rightarrow -29.4\text{mW}/^\circ\text{C} \\ 25^\circ\text{C} = 3.67\text{W} \rightarrow 125^\circ\text{C} = 0.73\text{W} \end{array} \right)$$

$$I_{OUT} \leq 85.8\text{mA} \quad (I_b: 6\mu\text{A})$$

Ta=125°C の時、Figure 25 ②の条件で、入出力電位差が 8.5V であれば、約 85.8mA 出力できる計算になります。

熱設計は以上のことを参考に動作温度範囲内すべてにおいて許容損失内に収めるようにしてください。  
なお短絡(VOUT-GND 間ショート)時の IC の消費電力 Pc は

$$P_c = V_{CC} \times (I_b + I_{short})$$

(Ishort は Figure 8、18 を参照してください。)

## ●TO252-3

■計算例 3) Ta=125°C の時、VCC=13.5V、VOUT=3.3V

$$I_{OUT} \leq \frac{1.08 - 13.5 \times I_b}{10.2} \quad \left( \begin{array}{l} \theta_{ja} = 23^\circ\text{C/W} \rightarrow -43.5\text{mW}/^\circ\text{C} \\ 25^\circ\text{C} = 5.43\text{W} \rightarrow 125^\circ\text{C} = 1.08\text{W} \end{array} \right)$$

$$I_{OUT} \leq 105\text{mA} \quad (I_b: 6\mu\text{A})$$

Ta=125°C の時、Figure 26 ②の条件で、入出力電位差が 10.2V であれば、約 105mA 出力できる計算になります。

■計算例 4) Ta=125°C の時、VCC=13.5V、VOUT=5.0V

$$I_{OUT} \leq \frac{1.08 - 13.5 \times I_b}{8.5} \quad \left( \begin{array}{l} \theta_{ja} = 23^\circ\text{C/W} \rightarrow -43.5\text{mW}/^\circ\text{C} \\ 25^\circ\text{C} = 5.43\text{W} \rightarrow 125^\circ\text{C} = 1.08\text{W} \end{array} \right)$$

$$I_{OUT} \leq 127\text{mA} \quad (I_b: 6\mu\text{A})$$

Ta=125°C の時、Figure 26 ②の条件で、入出力電位差が 8.5V であれば、約 127mA 出力できる計算になります。

熱設計は以上のことを参考に動作温度範囲内すべてにおいて許容損失内に収めるようにしてください。  
なお短絡(VOUT-GND 間ショート)時の IC の消費電力 Pc は

$$P_c = V_{CC} \times (I_b + I_{\text{short}}) \quad (I_{\text{short}} \text{ は Figure 8、18 を参照してください。})$$

## ●SOT223-4(F)

■計算例 5) Ta=125°C の時、VCC=13.5V、VOUT=3.3V

$$I_{OUT} \leq \frac{0.35 - 13.5 \times I_b}{10.2} \quad \left( \begin{array}{l} \theta_{ja} = 71^\circ\text{C/W} \rightarrow -14.1\text{mW}/^\circ\text{C} \\ 25^\circ\text{C} = 1.76\text{W} \rightarrow 125^\circ\text{C} = 0.35\text{W} \end{array} \right)$$

$$I_{OUT} \leq 34.3\text{mA} \quad (I_b: 6\mu\text{A})$$

Ta=125°C の時、Figure 27 ②条件で、入出力電位差が 10.2V であれば、約 34.3mA 出力できる計算になります。

■計算例 6) Ta=125°C の時、VCC=13.5V、VOUT=5.0V

$$I_{OUT} \leq \frac{0.35 - 13.5 \times I_b}{8.5} \quad \left( \begin{array}{l} \theta_{ja} = 71^\circ\text{C/W} \rightarrow -14.1\text{mW}/^\circ\text{C} \\ 25^\circ\text{C} = 1.76\text{W} \rightarrow 125^\circ\text{C} = 0.35\text{W} \end{array} \right)$$

$$I_{OUT} \leq 41.4\text{mA} \quad (I_b: 6\mu\text{A})$$

Ta=125°C の時、Figure 27 ②の条件で、入出力電位差が 8.5V であれば、約 41.4mA 出力できる計算になります。

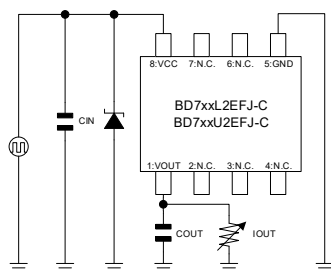
熱設計は以上のことを参考に動作温度範囲内すべてにおいて許容損失内に収めるようにしてください。  
なお短絡(VOUT-GND 間ショート)時の IC の消費電力 Pc は

$$P_c = V_{CC} \times (I_b + I_{\text{short}}) \quad (I_{\text{short}} \text{ は Figure 8、18 を参照してください。})$$

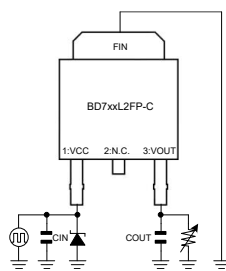
## ●応用回路例

## ・VCC 端子への正サージ印加について

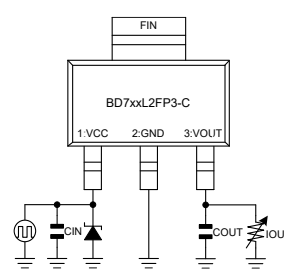
VCC 端子に 50V を越えるサージが印加される場合は、下図のように VCC-GND 間にパワーツェナーの挿入をお願い致します。



HTSOP-J8



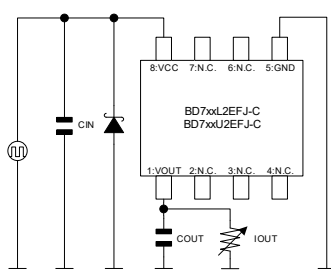
TO252-3



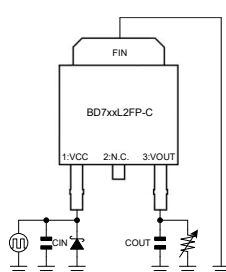
SOT223-4(F)

## ・VCC 端子への負サージ印加について

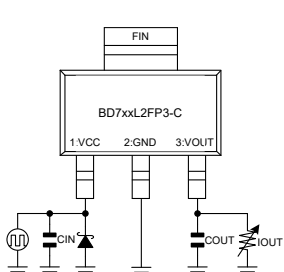
VCC 端子が GND 端子より低い電圧になる可能性がある場合には、下図のように VCC-GND 間にショットキーダイオードの挿入をお願い致します。



HTSOP-J8



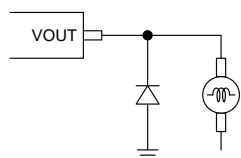
TO252-3



SOT223-4(F)

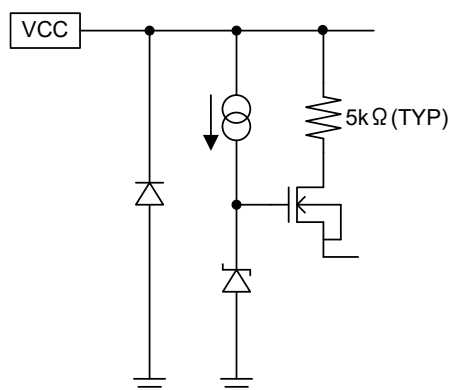
## ・保護ダイオードの挿入について

出力端子に大きなインダクタンス成分を含む負荷が接続され、起動時及び、出力 OFF 時に逆起電力の発生が考えられる場合には、保護ダイオードの挿入をお願いします。

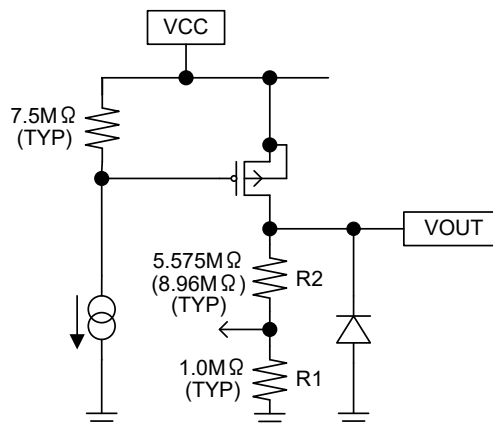


## ●入出力等価回路図

○入力端子



○出力端子 ※ ( ) 内 5V 品



## ●使用上の注意

## 1) 絶対最大規格について

印加電圧及び動作温度範囲などの絶対最大定格を超えた場合は劣化または破壊に至る可能性があります。また、ショートモードもしくはオープンモードなど、破壊状態を想定できません。絶対最大定格を超えるような特殊モードが想定される場合、ヒューズなど物理的な安全対策を施して頂けるようご検討をお願いします。

## 2) 本仕様に掲載されている電気的特性は、温度、電源電圧、外付けの回路などの条件によって変化する場合がありますので、過渡特性を含めて十分な確認をお願い致します。

## 3) GND 電位について

GND 端子の電位はいかなる動作状態においても、最低電位になるようにしてください。また実際に過渡現象を含め、GND 端子以外のすべての端子が GND 以下の電圧にならないようにしてください。

## 4) GND 配線パターンについて

小信号 GND と大電流 GND がある場合、大電流 GND パターンと小信号 GND パターンは分離し、パターン配線の抵抗分と大電流による電圧変化が小信号 GND の電圧を変化させないように、セットの基準点で 1 点アースすることを推奨します。外付け部品の GND の配線パターンを変動しないよう注意してください。

## 5) ピン間ショートと誤装着について

プリント基板に取り付ける際、IC の向きや位置ずれに十分注意してください。誤って取り付けた場合、IC が破壊する恐れがあります。また、出力と電源及び GND 間に異物が入るなどしてショートした場合についても破壊の恐れがあります。

## 6) セット基板での検査について

セット基板での検査時に、インピーダンスの低いピンにコンデンサを接続する場合は、IC にストレスがかかる恐れがあるので、1 工程ごとに必ず放電を行ってください。静電気対策として、組立工程にはアースを施し、運搬や保存の際には十分ご注意ください。また、検査工程での治具への接続をする際には必ず電源を OFF にしてから接続し、電源を OFF にしてから取り外してください。

## 7) 熱設計について

実際の使用状態での許容損失(Pd)を考え、十分マージンを持った熱設計を行ってください。本製品はパッケージの裏側にフレームを露出させておりますが、この部分には放熱処理を施し放熱効率を上げて使用することを想定しております。基板表面だけではなく基板裏面にも放熱パターンをできるだけ広く取ってください。本製品は使用されます入出力電圧差と負荷の量、回路電流で発生する熱量が決定されます。そのため実際に使用した時の発生する熱量が Pd を超えないように注意してください。万一、最大接合部温度を超えるようなご使用をされますと、チップ温度上昇により、IC 本来の性質を悪化させることにつながります。本仕様書に記載されております熱抵抗値は、JEDEC で推奨されている基板条件、環境での測定になるため、実使用環境とは異なる可能性があります。注意が必要です。

$$\left[ \begin{array}{l} T_{jmax} : \text{最高接合部温度} = 150^{\circ}\text{C}, T_a : \text{使用周囲温度} [^{\circ}\text{C}], \theta_{ja} : \text{ジャンクション-環境温度熱抵抗} [^{\circ}\text{C/W}], \\ Pd : \text{許容損失} [\text{W}], Pc : \text{消費電力} [\text{W}], VCC : \text{入力電圧}, VOUT : \text{出力電圧}, IOUT : \text{負荷}, Ib : \text{回路電流} \end{array} \right]$$

$$\begin{aligned} \text{許容損失 } Pd (\text{W}) &= (T_{jmax} - T_a) / \theta_{ja} \\ \text{消費電力 } Pc (\text{W}) &= (VCC - VOUT) \times IOUT + VCC \times Ib \end{aligned}$$

## 8) VCC 電圧、負荷の急峻な変動について

入力電圧変動が非常に急峻な場合など、出力トランジスタに MOS Tr. を使用しているため出力電圧が過渡的に変動する恐れがあります。実アプリケーションによって変動する要因もありますが、IC の入力電圧、出力電流、温度によっても変動する恐れがありますので、留意して実使用範囲内で問題ある場合は出力コンデンサ容量の調整などで対策をお願いします。

## 9) 出力電圧の微小変動について

外乱ノイズ、入力電圧変動、負荷変動など、何らかの要因によって出力電圧の微小変動の影響を受ける恐れのあるアプリケーションをご使用の際は、フィルタを挿入するなど、十分な対策をお願いします。

## 10) 過電流保護回路

出力には電流能力に応じた過電流保護回路が内蔵されているため、負荷ショート時には IC 破壊を防止しますが、この保護回路は突発的な事故による破壊防止に有効なもので、連続的な保護回路動作、過渡時でのご使用に対応するものではありません。

## 11) 過熱保護回路（サーマルシャットダウン）

IC を熱破壊から防ぐための過熱保護回路を内蔵しております。許容損失範囲内でご使用いただきますが、万が一許容損失を超えた状態が継続すると、チップ温度  $T_j$  が上昇し過熱保護回路が動作し出力パワー素子が OFF します。その後チップ温度  $T_j$  が低下すると回路は自動で復帰します。

なお、過熱保護回路は絶対最大定格を超えた状態での動作となりますので、過熱保護回路を使用したセット設計などは、絶対に避けてください。

## 12) アプリケーションにおいて VCC と各端子電圧が逆になった場合、内部回路または素子を損傷する可能性があります。

例えば、外付けコンデンサに電荷がチャージされた状態で、VCC が GND にショートされた場合など。

出力端子のコンデンサは 1000 $\mu$ F 以下でご使用ください。また、VCC 直列に逆流防止のダイオードもしくは各端子と VCC 間にバイパスのダイオードを挿入することを推奨します。

## 13) T 本 IC はモノリシック IC であり、各素子間に素子分離のための P+アイソレーションと、P 基板を有しています。

この P 層と各素子の N 層とで P-N 接合が形成され、各種の寄生素子が構成されます。

例えば、下図のように、抵抗とトランジスタが端子と接続されている場合、

○抵抗では、GND>(端子 A)の時、トランジスタ(NPN)では GND>(端子 B)の時、P-N 接合が寄生ダイオードとして動作します。

○また、トランジスタ(NPN)では、GND>(端子 B)の時、前述の寄生ダイオードと近接する他の素子の N 層によって寄生の NPN トランジスタが動作します。

IC の構造上、寄生素子は電位関係によって必然的にできます。寄生素子が動作することにより、回路動作の干渉を引き起こし、誤動作、ひいては破壊の原因ともなり得ます。したがって、入出力端子に GND(P 基板)より低い電圧を印加するなど、寄生素子が動作するような使い方をしないよう十分に注意してください。

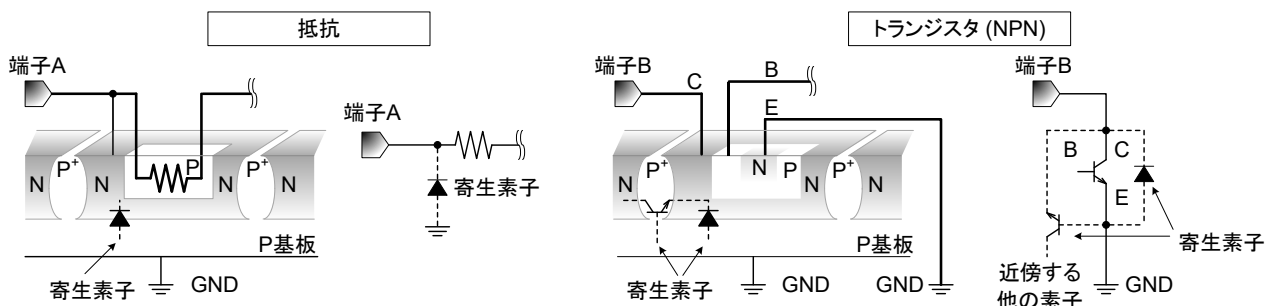
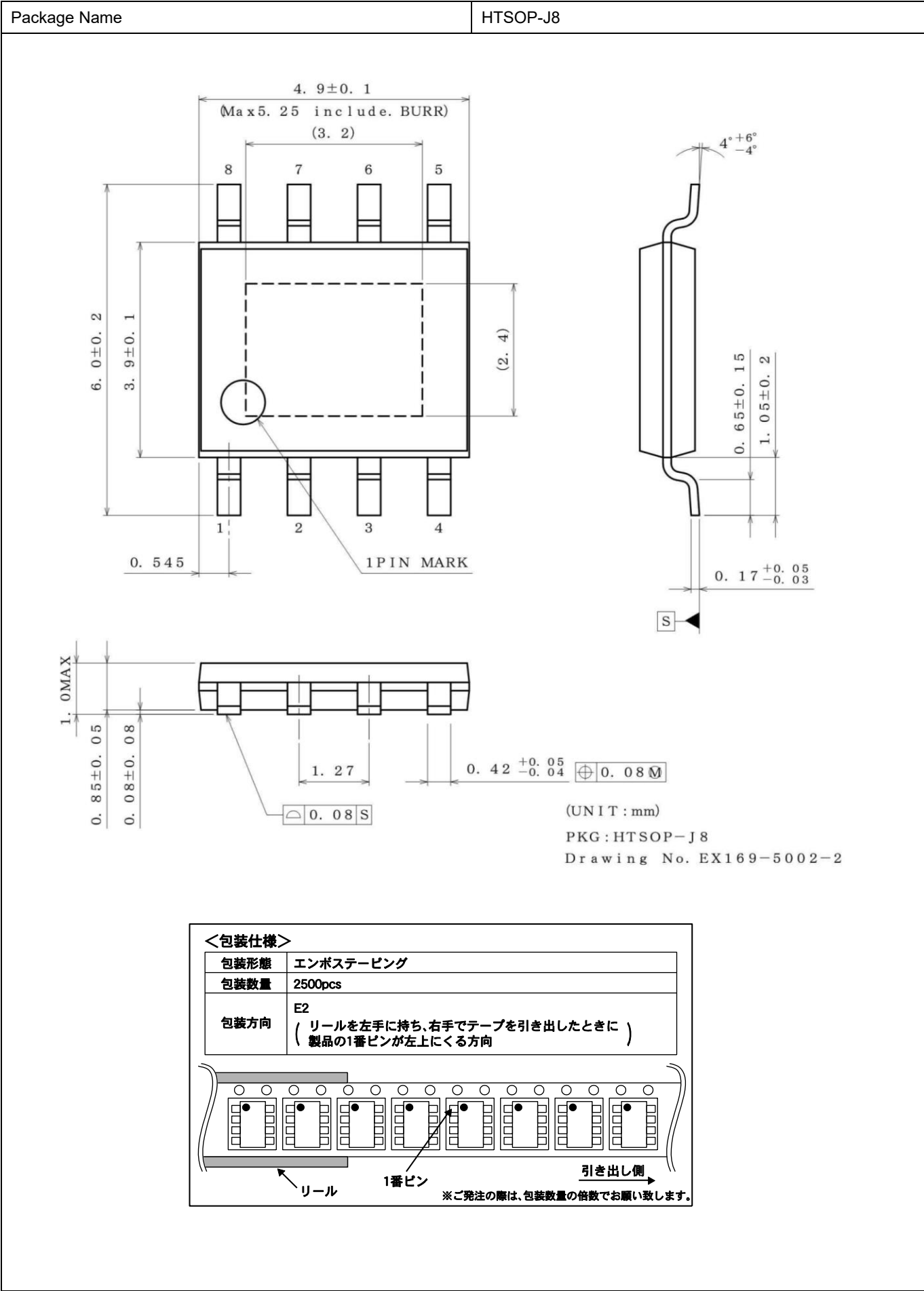


Figure 28. 寄生素子構造例

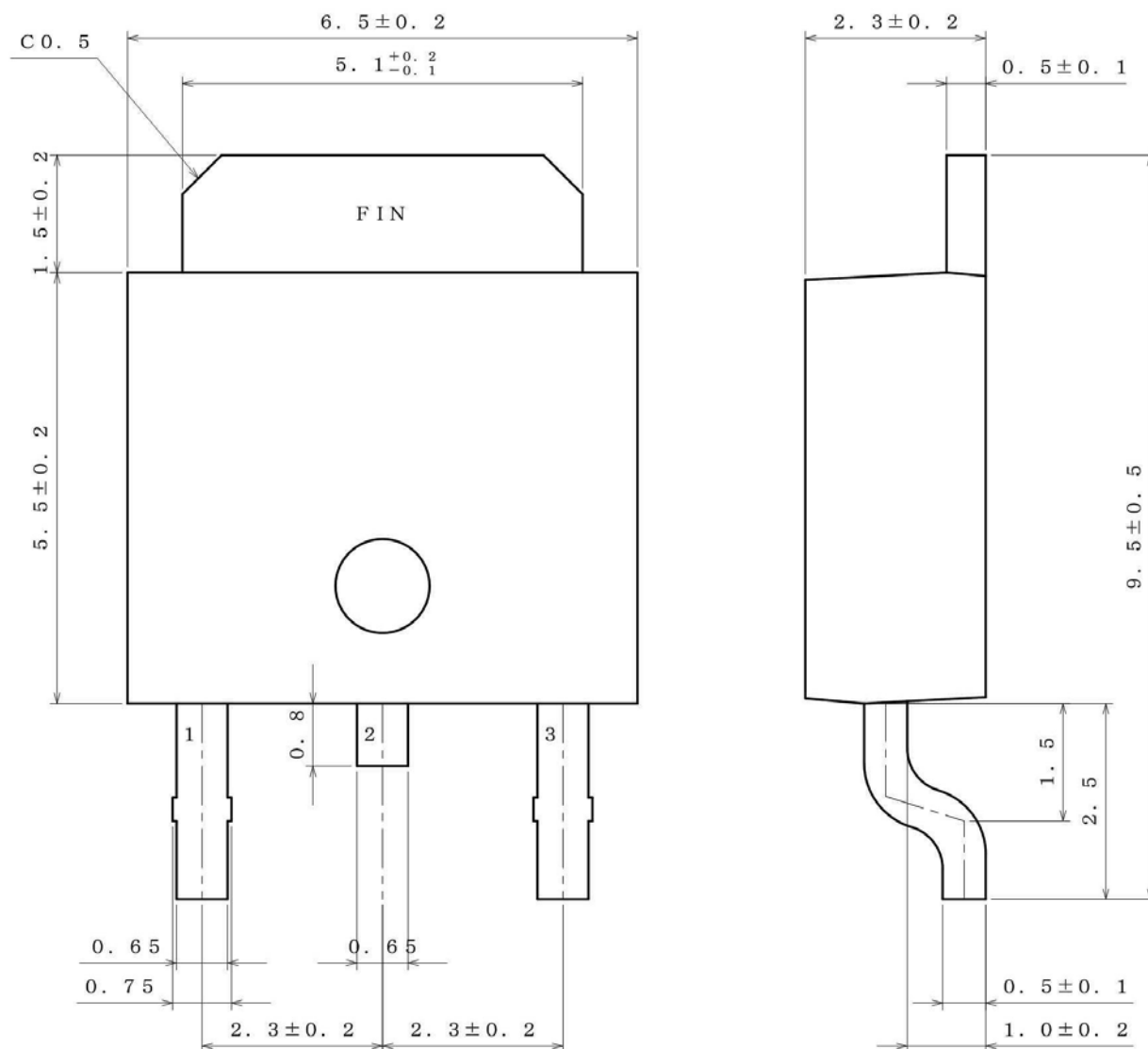


●外形寸法図と包装・フォーミング仕様



Package Name

TO252-3



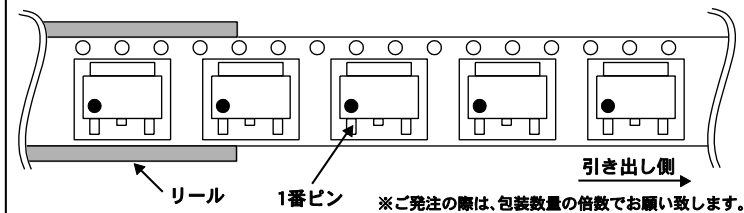
(UNITS ; mm)

PKG : TO252-3

Drawing No. EX535-5001-1

## &lt;包装仕様&gt;

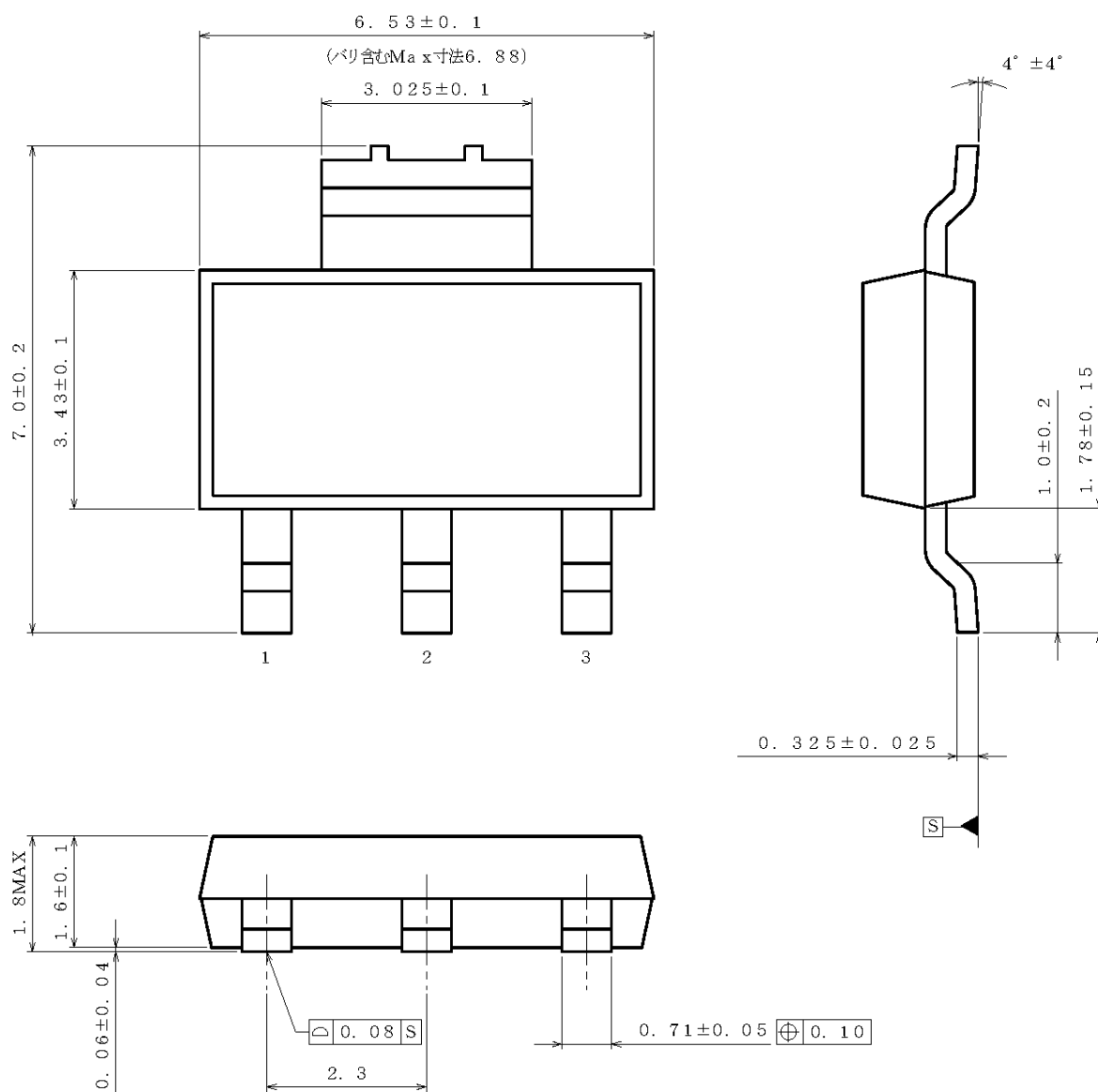
包装形態	エンボステーピング
包装数量	2000pcs
包装方向	E2 ( リールを左手に持ち、右手でテープを引き出したときに ) 製品の1番ピンが左下にくる方向 )



※ご発注の際は、包装数量の倍数でお願い致します。

Package Name

SOT223-4



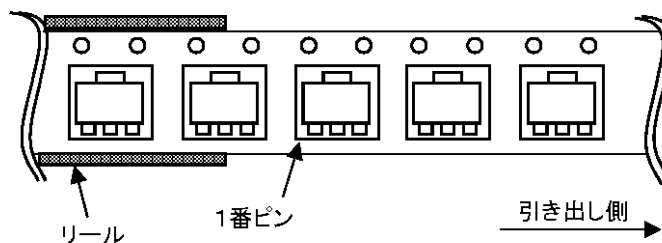
(UNIT:mm)

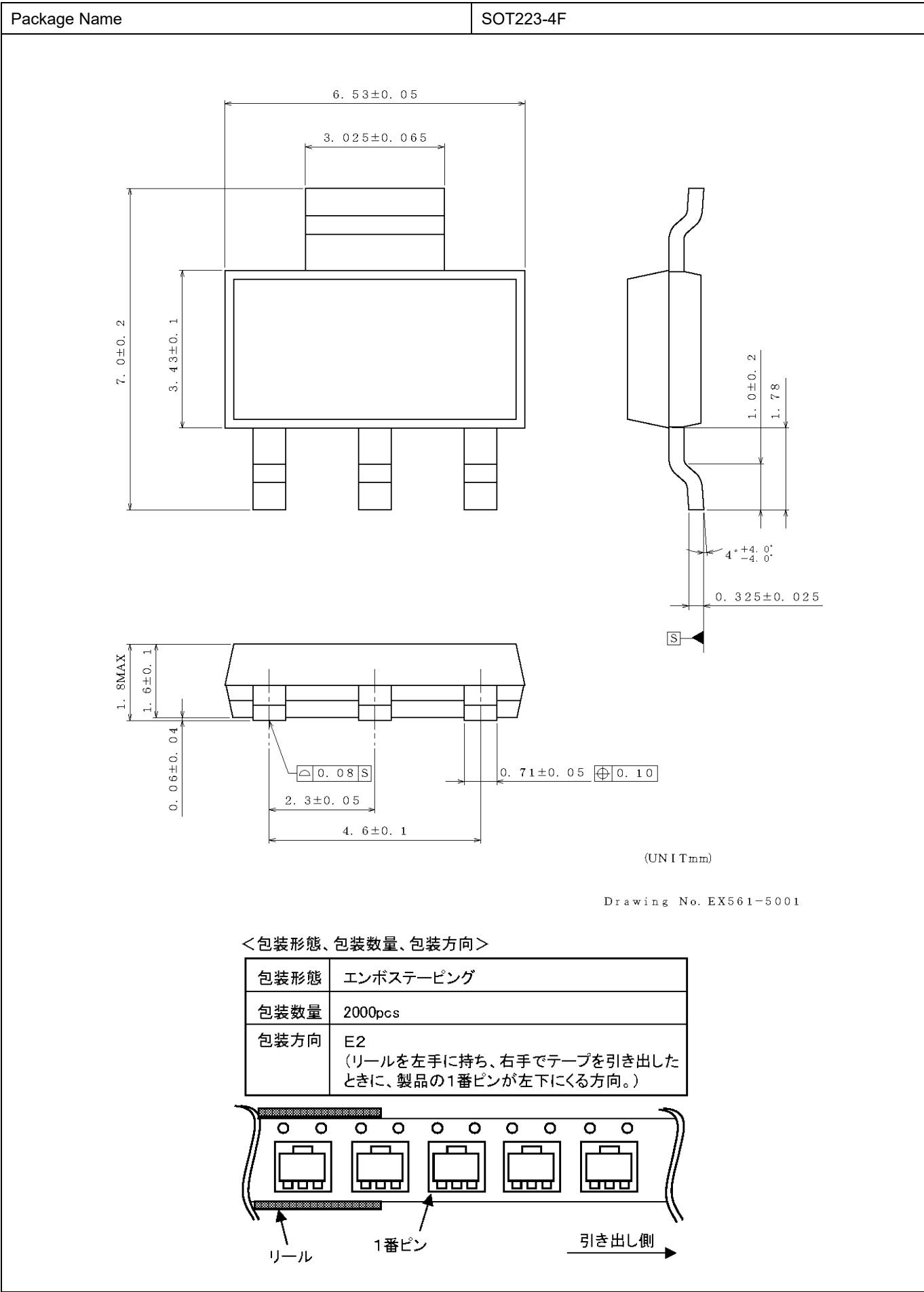
PKG : SOT223-4

Drawing No. EX571-5001

## &lt;包装形態、包装数量、包装方向&gt;

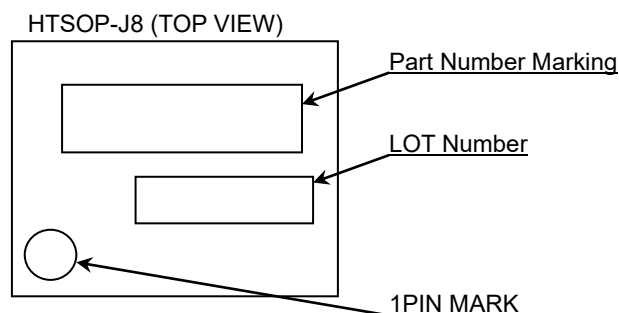
包装形態	エンボステーピング
包装数量	2000pcs
包装方向	E2 (リールを左手に持ち、右手でテープを引き出したときに、製品の1番ピンが左下にくる方向。)



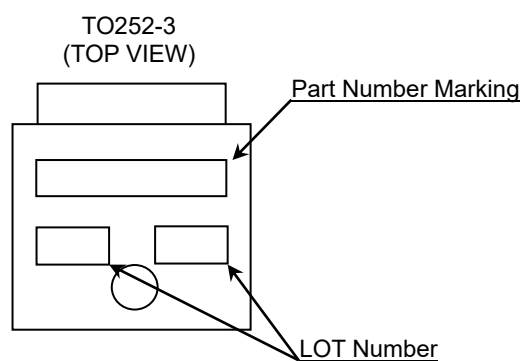


## ●標印図

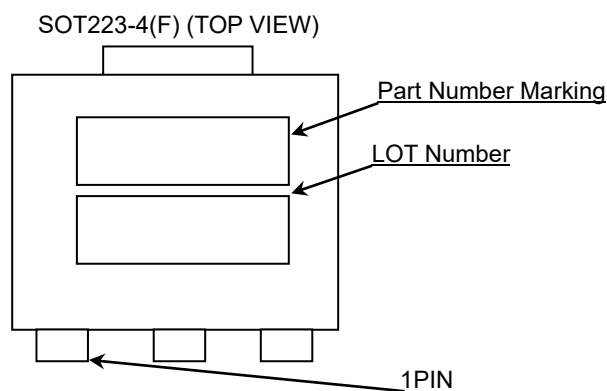
HTSOP-J8



TO252-3



SOT223-4(F)



Orderable Part Number	Part Number Marking	Output Voltage (V)	Package
BD733L2EFJ-CE2	D733L2	3.3	HTSOP-J8
BD733U2EFJ-CE2	D733U2		HTSOP-J8
BD733L2FP-CE2	BD733L2		TO252-3
BD733L2FP3-CE2	BD733L2		SOT223-4(F)
BD750L2EFJ-CE2	D750L2	5.0	HTSOP-J8
BD750U2EFJ-CE2	D750U2		HTSOP-J8
BD750L2FP-CE2	BD750L2		TO252-3
BD750L2FP3-CE2	BD750L2		SOT223-4(F)

## ●改訂履歴

Date	Revision	Changes
2012.08.21	001	New Release
2012.09.24	002	New Release TO252-3 package.
2013.03.14	003	Page 1. シリーズ名変更 Page 6. 熱抵抗値を新規記載 Page 8. Figure 5, Page 9. Figure 11 回路電流を全て Bias Current に統一 Page 10. Figure 14, Page 11. Figure 15 回路電流を全て Bias Current に統一 Page 12. Figure 21, Page 13. Figure 24 回路電流を全て Bias Current に統一 Page 17, 18. Figure 25, 26, 27, 28 許容損失を JEDEC 規格に準拠させる為、変更 Page 19, 20. 計算例変更 Page 25. 『この文書の取り扱いに関して』, 『使用上の注意』削除 Figure 29. 『寄生素子構造例』最新版に更新
2013.09.30	004	AEC-Q100 対応 Page 28. 包装数量訂正
2014.05.01	005	TO263-3F 個別登録に変更
2014.07.14	006	Page 16. 出力容量範囲訂正 Page 28. HTSOP-J8 標印訂正
2017.02.17	007	SOT223-4F を SOT223-4(F)に表記変更 Page 1. AEC-Q100 グレードを追記 Page 6. 熱抵抗を JESD51-2A に準拠した値に変更 Page 10. Figure 13 を修正 Page 17、18 熱抵抗の変更に伴い許容損失の値を変更 Page 23. 使用上の注意 7)の変更 熱抵抗表記への変更に伴い内容の見直し Page 27. SOT223-4 パッケージの外寸法図の追加
2021.11.19	008	BD7xxU2EFJ-C シリーズ追加

# ご注意

## ローム製品取扱い上の注意事項

- 極めて高度な信頼性が要求され、その故障や誤動作が人の生命、身体への危険もしくは損害、又はその他の重大な損害の発生に関わるような機器又は装置（医療機器<sup>(Note 1)</sup>、航空宇宙機器、原子力制御装置等）（以下「特定用途」という）への本製品のご使用を検討される際は事前にローム営業窓口までご相談くださいますようお願い致します。ロームの文書による事前の承諾を得ることなく、特定用途に本製品を使用したことによりお客様又は第三者に生じた損害等に関し、ロームは一切その責任を負いません。

(Note 1) 特定用途となる医療機器分類

日本	USA	EU	中国
CLASS III	CLASS III	CLASS II b	Ⅲ類
CLASS IV		CLASS III	

- 半導体製品は一定の確率で誤動作や故障が生じる場合があります。万が一、誤動作や故障が生じた場合であっても、本製品の不具合により、人の生命、身体、財産への危険又は損害が生じないように、お客様の責任において次の例に示すようなフェールセーフ設計など安全対策をお願い致します。
  - ①保護回路及び保護装置を設けてシステムとしての安全性を確保する。
  - ②冗長回路等を設けて単一故障では危険が生じないようにシステムとしての安全を確保する。
- 本製品は、下記に例示するような特殊環境での使用を配慮した設計はなされておられません。したがって、下記のような特殊環境での本製品のご使用に関し、ロームは一切その責任を負いません。本製品を下記のような特殊環境でご使用される際は、お客様におかれまして十分に性能、信頼性等をご確認ください。
  - ①水・油・薬液・有機溶剤等の液体中でのご使用
  - ②直射日光・屋外暴露、塵埃中でのご使用
  - ③潮風、Cl<sub>2</sub>、H<sub>2</sub>S、NH<sub>3</sub>、SO<sub>2</sub>、NO<sub>2</sub>等の腐食性ガスの多い場所でのご使用
  - ④静電気や電磁波の強い環境でのご使用
  - ⑤発熱部品に近接した取付け及び当製品に近接してビニール配線等、可燃物を配置する場合
  - ⑥本製品を樹脂等で封止、コーティングしてのご使用
  - ⑦はんだ付けの後に洗浄を行わない場合(無洗浄タイプのフラックスを使用される場合は除く。ただし、残渣については十分に確認をお願いします。)又は、はんだ付け後のフラックス洗浄に水又は水溶性洗浄剤をご使用の場合
  - ⑧結露するような場所でのご使用
- 本製品は耐放射線設計はなされておられません。
- 本製品単体品の評価では予測できない症状・事態を確認するためにも、本製品のご使用にあたってはお客様製品に実装された状態での評価及び確認をお願い致します。
- パルス等の過渡的な負荷（短時間での大きな負荷）が加わる場合は、お客様製品に本製品を実装した状態で必ずその評価及び確認の実施をお願い致します。また、定常時での負荷条件において定格電力以上の負荷を印加されますと、本製品の性能又は信頼性が損なわれるおそれがあるため必ず定格電力以下でご使用ください。
- 電力損失は周囲温度に合わせてディレーティングしてください。また、密閉された環境下でご使用の場合は、必ず温度測定を行い、最高接合部温度を超えていない範囲であることをご確認ください。
- 使用温度は納入仕様書に記載の温度範囲内であることをご確認ください。
- 本資料の記載内容を逸脱して本製品をご使用されたことによって生じた不具合、故障及び事故に関し、ロームは一切その責任を負いません。

## 実装及び基板設計上の注意事項

- ハロゲン系（塩素系、臭素系等）の活性度の高いフラックスを使用する場合、フラックスの残渣により本製品の性能又は信頼性への影響が考えられますので、事前にお客様にてご確認ください。
- はんだ付けは、表面実装製品の場合リフロー方式、挿入実装製品の場合フロー方式を原則とさせていただきます。なお、表面実装製品をフロー方式での使用をご検討の際は別途ロームまでお問い合わせください。  
その他、詳細な実装条件及び手はんだによる実装、基板設計上の注意事項につきましては別途、ロームの実装仕様書をご確認ください。

## **応用回路、外付け回路等に関する注意事項**

1. 本製品の外付け回路定数を変更してご使用になる際は静特性のみならず、過渡特性も含め外付け部品及び本製品のバラツキ等を考慮して十分なマージンをみて決定してください。
2. 本資料に記載された応用回路例やその定数などの情報は、本製品の標準的な動作や使い方を説明するためのもので、実際に使用する機器での動作を保証するものではありません。したがって、お客様の機器の設計において、回路やその定数及びこれらに関連する情報を使用する場合には、外部諸条件を考慮し、お客様の判断と責任において行ってください。これらの使用に起因しお客様又は第三者に生じた損害に関し、ロームは一切その責任を負いません。

## **静電気に対する注意事項**

本製品は静電気に対して敏感な製品であり、静電放電等により破壊することがあります。取り扱い時や工程での実装時、保管時において静電気対策を実施のうえ、絶対最大定格以上の過電圧等が印加されないようにご使用ください。特に乾燥環境下では静電気が発生しやすくなるため、十分な静電対策を実施ください。（人体及び設備のアース、帯電物からの隔離、イオナイザの設置、摩擦防止、温湿度管理、はんだごてのこて先のアース等）

## **保管・運搬上の注意事項**

1. 本製品を下記の環境又は条件で保管されますと性能劣化やはんだ付け性等の性能に影響を与えるおそれがありますのでこのような環境及び条件での保管は避けてください。
  - ① 潮風、Cl<sub>2</sub>、H<sub>2</sub>S、NH<sub>3</sub>、SO<sub>2</sub>、NO<sub>2</sub>等の腐食性ガスの多い場所での保管
  - ② 推奨温度、湿度以外での保管
  - ③ 直射日光や結露する場所での保管
  - ④ 強い静電気が発生している場所での保管
2. ロームの推奨保管条件下におきましても、推奨保管期限を経過した製品は、はんだ付け性に影響を与える可能性があります。推奨保管期限を経過した製品は、はんだ付け性を確認したうえでご使用頂くことを推奨します。
3. 本製品の運搬、保管の際は梱包箱を正しい向き（梱包箱に表示されている天面方向）で取り扱いください。天面方向が遵守されずに梱包箱を落下させた場合、製品端子に過度なストレスが印加され、端子曲がり等の不具合が発生する危険があります。
4. 防湿梱包を開封した後は、規定時間内にご使用ください。規定時間を経過した場合はベーク処置を行ったうえでご使用ください。

## **製品ラベルに関する注意事項**

本製品に貼付されている製品ラベルに2次元バーコードが印字されていますが、2次元バーコードはロームの社内管理のみを目的としたものです。

## **製品廃棄上の注意事項**

本製品を廃棄する際は、専門の産業廃棄物処理業者にて、適切な処置をしてください。

## **外国為替及び外国貿易法に関する注意事項**

本製品は、外国為替及び外国貿易法に定めるリスト規制貨物等に該当するおそれがありますので、輸出する場合には、ロームへお問い合わせください。

## **知的財産権に関する注意事項**

1. 本資料に記載された本製品に関する応用回路例、情報及び諸データは、あくまでも一例を示すものであり、これらに関する第三者の知的財産権及びその他の権利について権利侵害がないことを保証するものではありません。
2. ロームは、本製品とその他の外部素子、外部回路あるいは外部装置等（ソフトウェア含む）との組み合わせに起因して生じた紛争に関して、何ら義務を負うものではありません。
3. ロームは、本製品又は本資料に記載された情報について、ロームもしくは第三者が所有又は管理している知的財産権その他の権利の実施又は利用を、明示的にも黙示的にも、お客様に許諾するものではありません。ただし、本製品を通常の用法にて使用される限りにおいて、ロームが所有又は管理する知的財産権を利用されることを妨げません。

## **その他の注意事項**

1. 本資料の全部又は一部をロームの文書による事前の承諾を得ることなく転載又は複製することを固くお断り致します。
2. 本製品をロームの文書による事前の承諾を得ることなく、分解、改造、改変、複製等しないでください。
3. 本製品又は本資料に記載された技術情報を、大量破壊兵器の開発等の目的、軍事利用、あるいはその他軍事用途目的で使用しないでください。
4. 本資料に記載されている社名及び製品名等の固有名詞は、ローム、ローム関係会社もしくは第三者の商標又は登録商標です。



**一般的な注意事項**

1. 本製品をご使用になる前に、本資料をよく読み、その内容を十分に理解されるようお願い致します。本資料に記載される注意事項に反して本製品をご使用されたことによって生じた不具合、故障及び事故に関し、ロームは一切その責任を負いませんのでご注意願います。
2. 本資料に記載の内容は、本資料発行時点のものであり、予告なく変更することがあります。本製品のご購入及びご使用に際しては、事前にローム営業窓口で最新の情報をご確認ください。
3. ロームは本資料に記載されている情報は誤りがないことを保証するものではありません。万が一、本資料に記載された情報の誤りによりお客様又は第三者に損害が生じた場合においても、ロームは一切その責任を負いません。