

1. Simulaciones Básicas

Se simularon las funciones descritas en la Tabla (1).

Función
$A \cdot \cos(2\pi \cdot 1.5kHz \cdot t)$
Triangular simétrica 1.5kHz de pico V_{MAX}
3/2 Seno amplitud VMAX 1.5kHz

Tabla 1: Funciones simuladas.

Se determinó que el valor máximo de amplitud de entrada al sistema es de 5 V, el cual es el mínimo entre los dos valores limitantes: máxima entrada al CD4066 y límite mínimo de distorsión. Además, los límites de tensión de alimentación recomendados son 18 V de la hoja de datos del Sample and Hold.

Para hallar los valores óptimos de A , F_s y DT se simuló utilizando **LTSpiceXVII** las curvas de entrada y salida del sistema variando simultáneamente los valores de las tres variables, previamente fijando los rangos entre las mismas cambian. Estos rangos son de 1 V a 5 V para A , 21 kHz (para cumplir con el doble de la frecuencia de corte del filtro recuperador) a 25 kHz (límite del oscilador) y de 5% (límite del oscilador) a 50% (límite por consigna) para el duty cycle. Finalmente, se utilizó el siguiente script en **Python** para hallar el valor de los tres parámetros tal que la distorsión a la salida respecto a la entrada sea la mínima, computando la correlación entre las dos señales.

```
from PyLTSpice.LTSpiceRawRead import LTSpiceRawRead
from mpl.toolkits.mplot3d import Axes3D
import scipy.signal
import matplotlib.pyplot as plt
import numpy as np

LTR = LTSpiceRawRead("triangsh.raw")

corr = []
corr_maxes = []
step_vars = []
least_distorted_steps = []
time = LTR.get_trace(0)
vin = LTR.get_trace("V(vin)")
vout = LTR.get_trace("V(vout)")

for i in LTR.get_steps():
    corr.append(scipy.signal.correlate(vin.get_wave(i), vout.get_wave(i)))
    step_vars.append(LTR.steps[i])
    corr_maxes.append(np.max(corr[i]))

least_distorted_steps.append(np.where(corr_maxes == np.max(corr_maxes)))

print("Least distorted: ")
for i in range(len(least_distorted_steps)):
    print(LTR.steps[(least_distorted_steps[i][0][0])])

fig = plt.figure()
ax = fig.add_subplot(111, projection='3d')
x = [(i['freqs']/1000) for i in step_vars]
y = [i['dts'] for i in step_vars]
z = [i['amp'] for i in step_vars]
c = corr_maxes
img = ax.scatter(x, y, z, c=c, cmap='Spectral', alpha=1)
cbar = plt.colorbar(img)
cbar.set_label('Correlacion')
plt.title("Maxima correlacion entre entrada y salida")
ax.set_zlabel('Amplitud [V]', rotation=0)
ax.set_ylabel('Duty Cycle [%]', rotation=0)
ax.set_xlabel('Frecuencia [kHz]', rotation=0)

plt.show()
```

Se obtuvieron los siguientes resultados.:

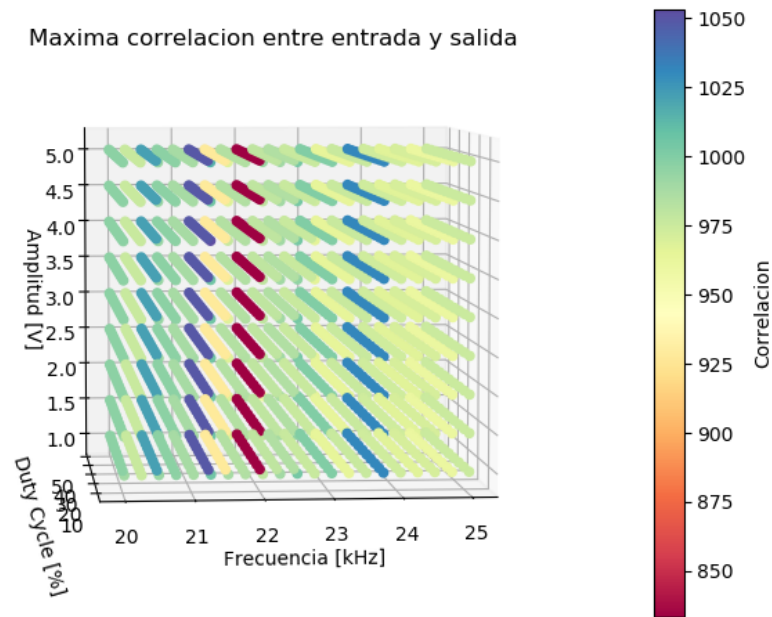


Figura 1: Scatterplot de la simulación para la **senoidal con S&H**.

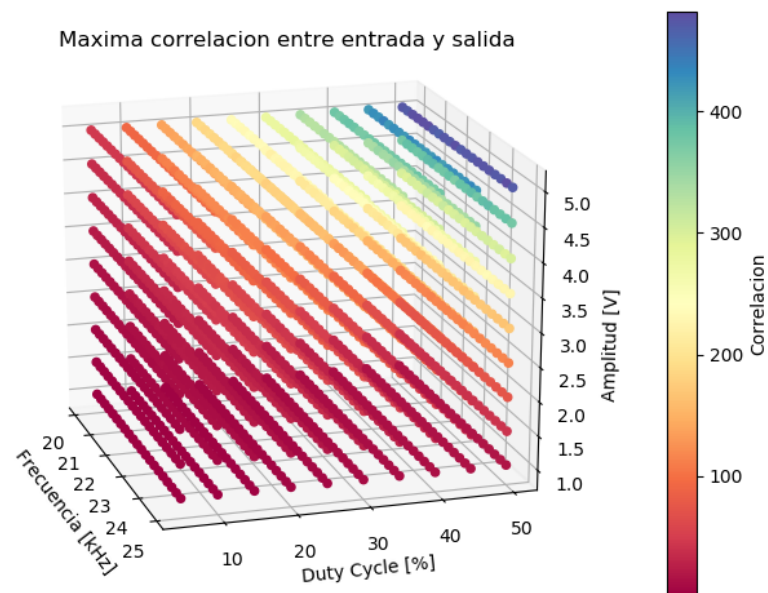


Figura 2: Scatterplot de las simulación para la **senoidal con llave analógica**.

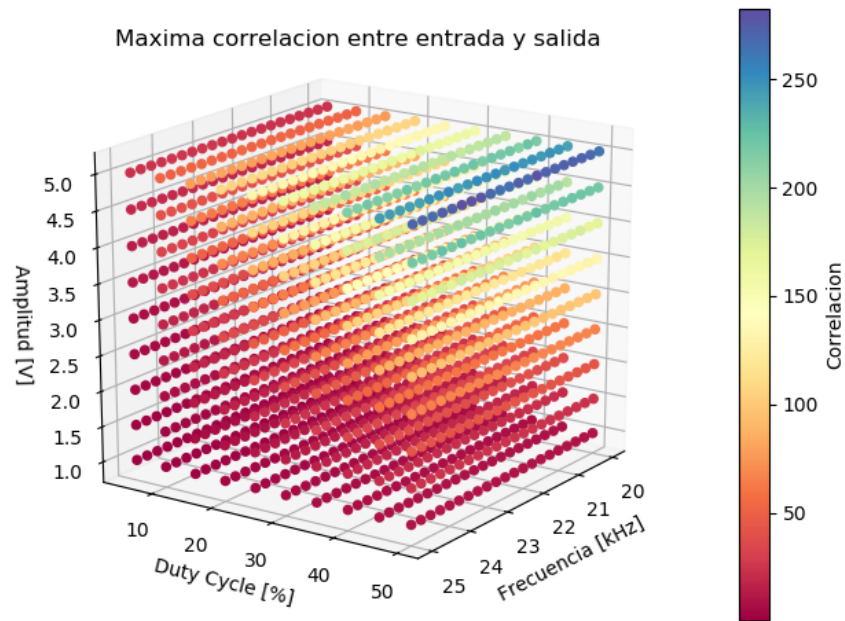


Figura 3: Scatterplot de las simulación para la **triangular con llave analógica**.

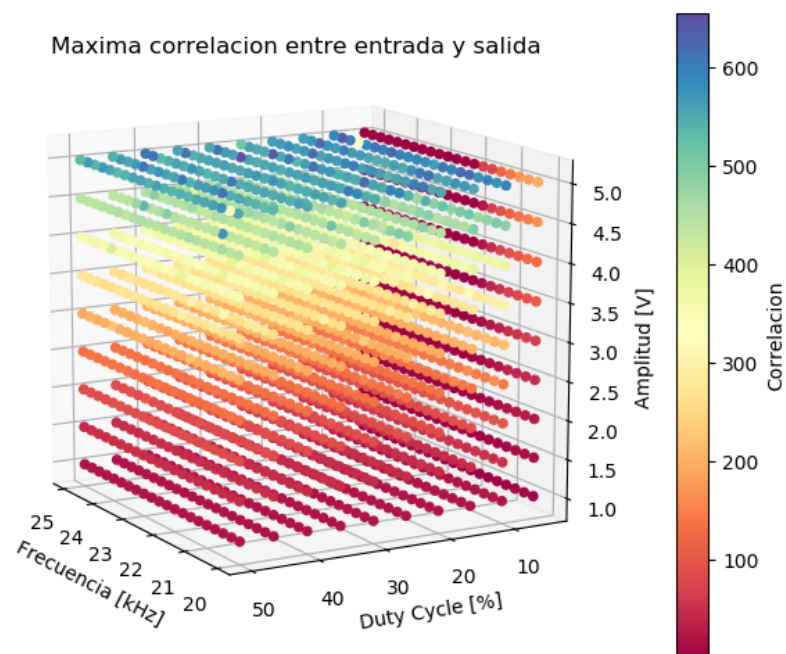


Figura 4: Scatterplot de las simulación para la **triangular con S&H**.

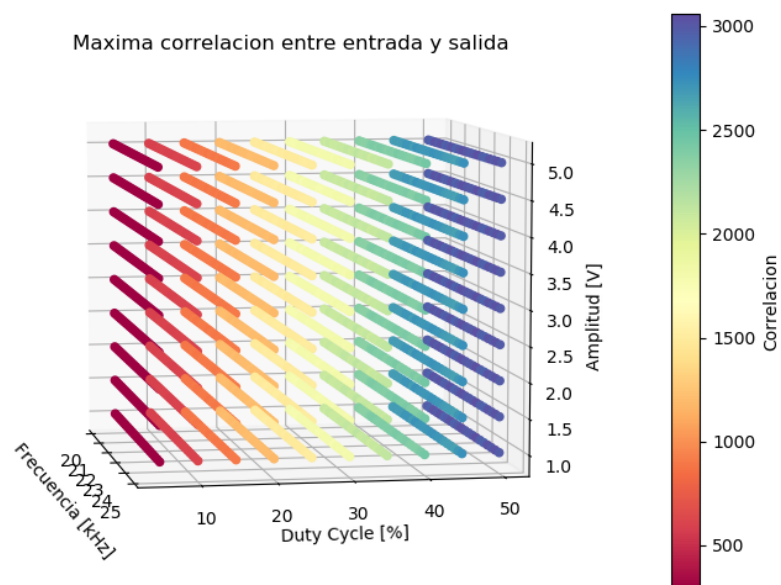


Figura 5: Scatterplot de las simulación para el **seno 3/2 con llave analógica**.

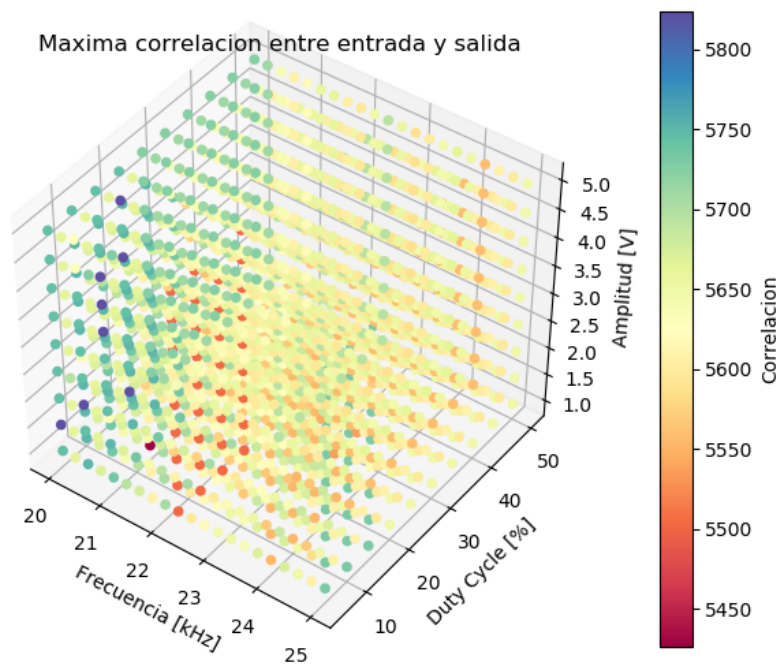


Figura 6: Scatterplot de las simulación para el **seno 3/2 con S&H**.

De esta forma se efectuaron las siguientes tablas con los parámetros para la menor distorsión para cada circuito:

Entrada	A [V]	F _s [Hz]	DT [%]
Coseno	4	21250	5
3/2 Seno	1.5	20000	5
Triangular	5	24000	30

Tabla 2: Circuito con Sample and Hold.

Entrada	A [V]	F _s [Hz]	DT [%]
Coseno	5	21250	50
3/2 Seno	1	23500	50
Triangular	5	23750	50

Tabla 3: Circuito con llave analógica.

1.0.1. Simulaciones con Python

Se utilizó el framework de **GNURadio** para programar cada módulo del sistema encerrado en una interfaz gráfica, la cual brinda la posibilidad de visualizar tanto la señal en tiempo como su espectro en cada nodo del sistema en el mismo momento. Se puede elegir entre señales sinusoidales, triangulares, 3/2 seno o moduladas AM como entrada, señales cuyo estudio es de interes.

1.0.2. Simulaciones con LTSpice

Para ambos sistemas se realizaron las simulaciones correspondientes, presentadas en la Tabla (1), mediante los siguientes esquemas en **LTSpice**.

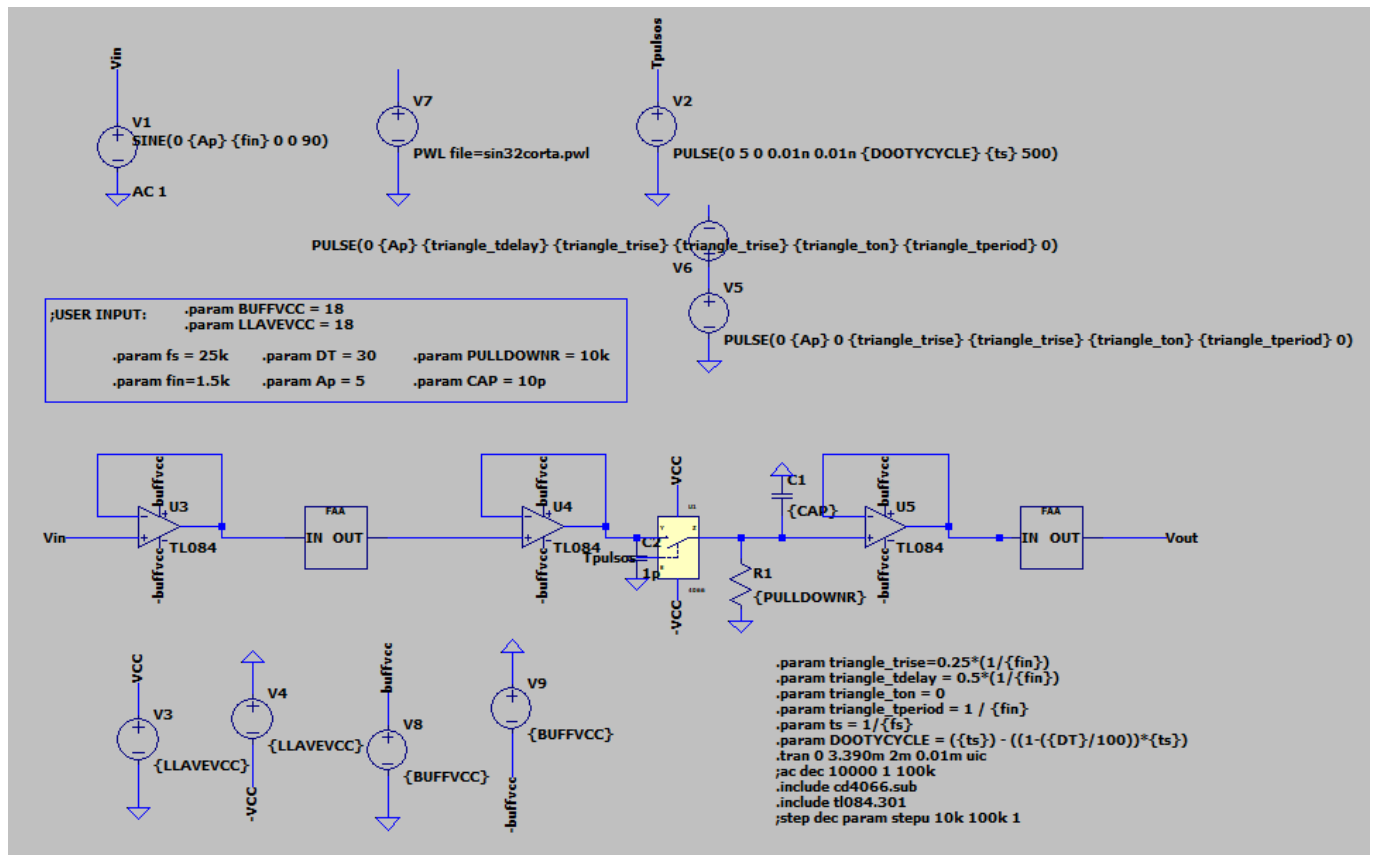


Figura 7: Esquema de simulación para el sistema con llave analógica.

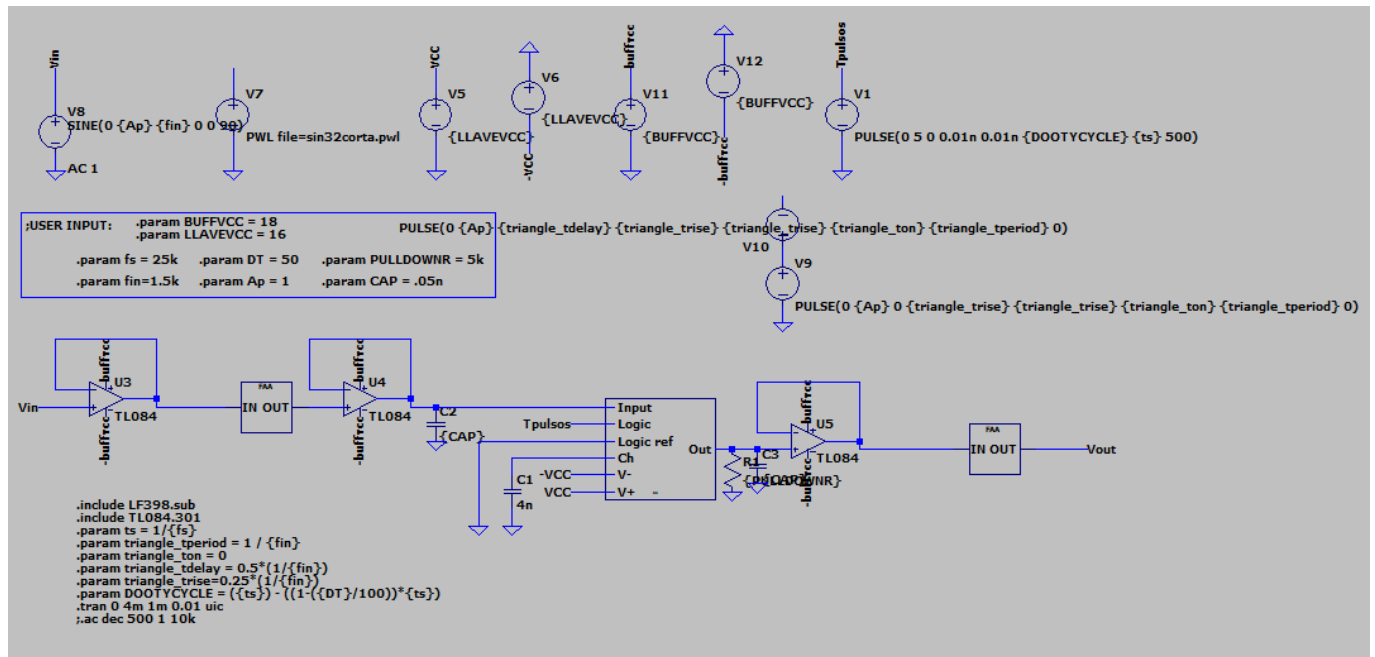
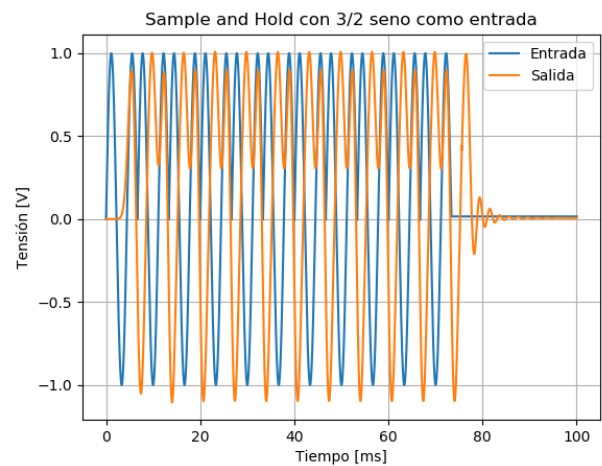
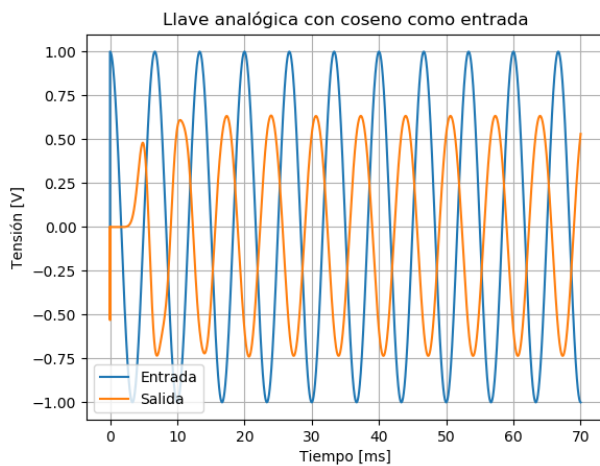
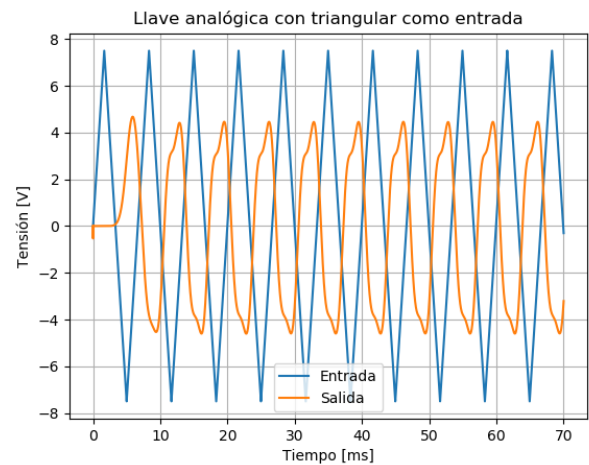
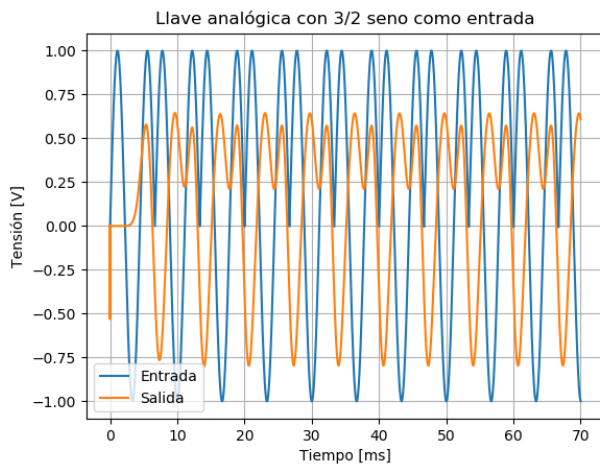
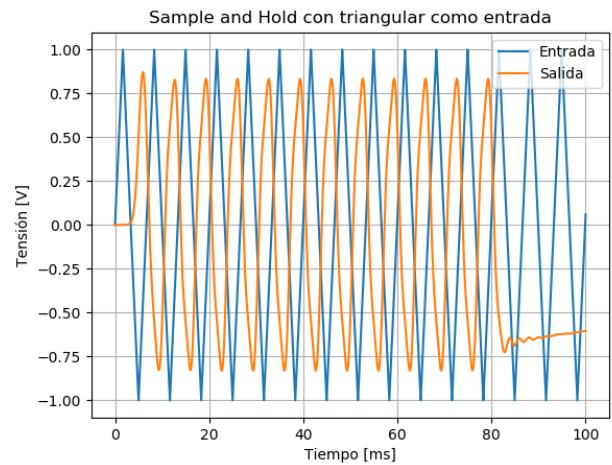
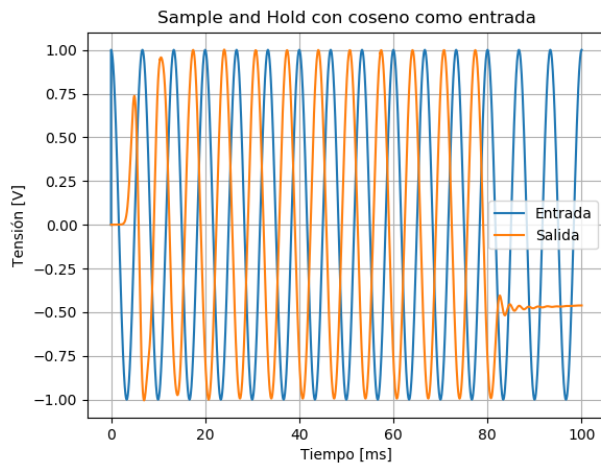


Figura 8: Esquema de simulación para el sistema con Sample and Hold.

Los resultados obtenidos de dichas simulaciones se presentana continuación:





Calcular potencia recuperada.

Nuevamente, se realizaron las mismas simulaciones variando...

Aclarar bajo qué condiciones, es el punto 6b.