

# Instituto Tecnológico de Buenos Aires

22.11 ELECTRÓNICA I

---

## Trabajo práctico N°2

---

*Grupo 3*

MECHOULAM, Alan	58438
LAMBERTUCCI, Guido Enrique	58009
RODRIGUEZ TURCO, Martín Sebastian	56629
LONDERO BONAPARTE, Tomás Guillermo	58150

*Profesores*

Alcocer, Fernando  
Oreglia, Eduardo Victor  
Gardella, Pablo Jesús

Presentado: 13/11/19

# Índice

<b>1. Introducción</b>	<b>2</b>
<b>2. Desarrollo</b>	<b>2</b>
2.1. Componentes dispuestos . . . . .	2
2.2. Circuitos considerados . . . . .	2
2.3. Fuente de corriente . . . . .	3
2.4. Darlington compensado por corriente . . . . .	5
2.5. Desarrollo y armado de la placa . . . . .	8
2.6. Mediciones . . . . .	9
<b>3. Conclusiones</b>	<b>11</b>

## 1. Introducción

En el siguiente informe se busca analizar, desarrollar y confeccionar algún circuito estudiado a lo largo del cuatrimestre. Se destaca la existencia de una dificultad adicional, la cual se basa en el método mediante el cual se fueron adquiriendo los componentes. Estos fueron subastados durante la cursada, entre los diversos grupos. De esta forma, se condiciona el circuito final, ya que se posee acceso limitado a los recursos, los cuales no se pudieron elegir libremente.

## 2. Desarrollo

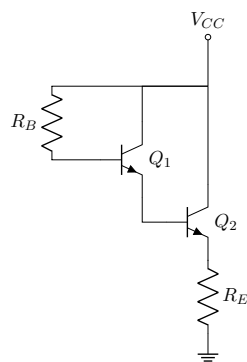
### 2.1. Componentes dispuestos

El presente grupo se valió de los siguientes componentes:

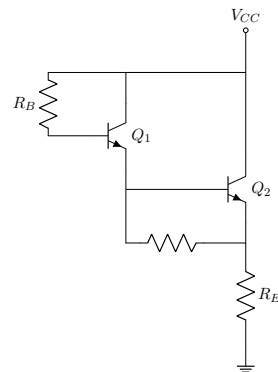
- Dos pares de resistencias de  $6.8\text{ k}\Omega$  y de  $680\text{ k}\Omega$ .
- Un transistor BJT NPN.
- Un diodo 1N4148.
- Un JFET.
- Un par Darlington NPN.
- Una placa de 5x5.

### 2.2. Circuitos considerados

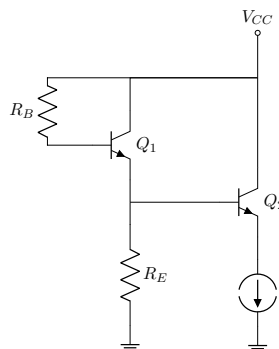
Como primer opción se consideró utilizar el par Darlington y mediante el uso de las resistencias, configurarlo de forma tal que este quede compensado. Una alternativa es el uso de una fuente de corriente, con el mismo objetivo que se mencionó anteriormente.



(a) Par Darlington.



(b) Par Darlington compensado con  $R$ .



(c) Par Darlington compensado con fuente de corriente.

Figura 1: Configuraciones y modificaciones posibles para el par Darlington.

La conexión representada en la Figura (1a) no es la más conveniente. Una de las principales desventajas consiste en que si es deseable aumentar la ganancia de tensión del sistema, se debe modificar el valor de  $R_E$ , modificando también la polarización del sistema. En otras palabras, se debe realizar un balance adecuado y tener muy en cuenta lo que uno busca optimizar.

Por otro lado, la mostrada en la Figura (1b) permite aumentar la corriente  $I_{CE1}$  y aprovecharla de cierta forma llevándola al colector de  $Q_2$ . Una variación que busca mejorar esta configuración consiste en colocar la resistencia a tierra, ya que de esta forma permite extraer más corriente de  $Q_1$ .

Finalmente, la mostrada en la Figura (1c) se considera la más óptima para compensar el circuito, ya que permite polarizar el transistor  $Q_2$  mediante corriente, aprovechando también la resistencia a tierra mencionada para el caso anterior. Una particularidad de esta disposición es que la fuente empleada actúa tanto en la polarización como una carga activa. Además, de esta forma, es posible aumentar  $I_{CE2}$  sin modificar otros factores del propio circuito.

Cabe aclarar que, la disposición presentada en la Figura (1b), estrictamente hablando, es la más económica al problema anterior. Dadas las condiciones, dicha consideración no afecta en la decisión a implementar, ya que se cuenta con componentes para realizar cualquiera de las tres. También se destaca que se puede colocar un diodo entre el colector y el emisor de  $Q_2$ . Este tipo de configuración es utilizada para trabajar con potencias altas. Dado que este enfoque no es de interés, se reserva dicho componente.

### 2.3. Fuente de corriente

Una vez determinado que la implementación óptima, con los componentes disponibles, es la presentada en la Figura (1c), se decide llevar adelante su análisis y confeccionarla. Para ello, primero se opta por analizar la fuente de corriente. Esta puede ser realizada con el JFET, dispuesto en una configuración en la cual se autopolarice, como se presenta a continuación.

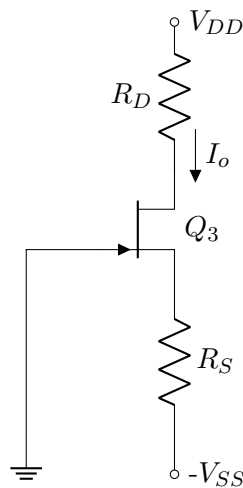


Figura 2: Fuente de corriente.

Recorriendo la malla de entrada del circuito de la Figura (2), se obtiene la siguiente ecuación:

$$V_{GS} = V_{SS} - I_{DS}R_S$$

Además, se plantean las ecuaciones del JFET:

$$I_{DS} = I_{DSS} \left( 1 - \frac{V_{GS}}{V_P} \right)^2$$

$$gm = 2 \frac{\sqrt{I_{DS}I_{DSS}}}{|V_P|}$$

De esta forma, seleccionando el componente 2N3819, se obtiene de la hoja de datos los valores de interés, tales como  $I_{DSS} = 2 \text{ mA}$  y  $V_P = -8 \text{ V}$ , siendo estos los adecuados para el peor caso. Luego, estableciendo  $V_{SS} = 10 \text{ V}$ ,

$R_S = 6.8 \text{ K}\Omega$  y  $R_D = 680 \text{ }\Omega$  y operando algebraicamente, se calculan la corriente de drain y la tensión gate-source. Como es de esperarse, se obtienen dos valores posibles para cada variable:

$$\begin{cases} I_{DS} = 4.39 \text{ mA} \\ V_{GS} = -19.85 \text{ V} \end{cases} \quad y \quad \begin{cases} I_{DS} = 1.60 \text{ mA} \\ V_{GS} = -0.88 \text{ V} \end{cases}$$

Sabiendo que se debe cumplir que  $I_{DSS} \geq I_{DS}$  y  $V_{GS} > V_P$ , se descartan los primeros valores, seleccionando  $I_{DS} = 1.60 \text{ mA}$  y  $V_{GS} = -0.88 \text{ V}$ , obteniéndose así  $gm = 0.45 \frac{\text{mA}}{\text{V}}$ . De esta forma se garantiza que esté polarizado adecuadamente.

Con lo establecido previamente, se prosigue a plantear el circuito incremental. Es de interés calcular la impedancia de salida, para luego reemplazar la configuración por dicha variable en el análisis incremental del circuito de la Figura (1c).

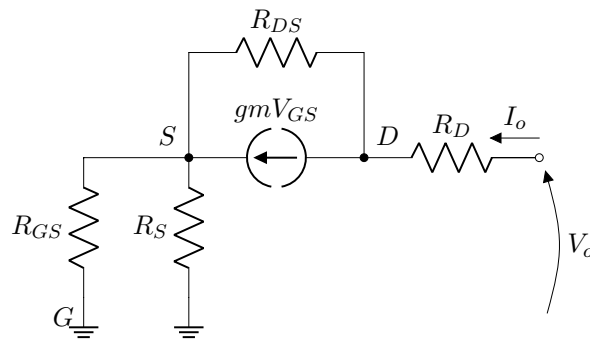


Figura 3: Circuito incremental de la Figura (2).

Se destaca que, como el gate queda a tierra, se cumple que  $V_{GS} = V_G - V_S = -V_S$ , por lo tanto, se da vuelta la fuente de corriente y se reemplaza con lo mencionado anteriormente.

Se define  $R_S^* = R_S // R_{GS}$ , para luego analizar el circuito presentado en la Figura (4).

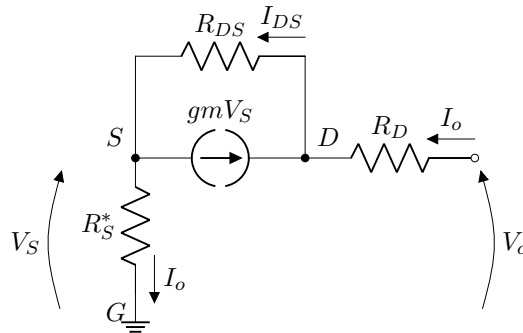


Figura 4: Análisis de la impedancia de salida del circuito de la fuente de corriente.

Observando que la tensión  $V_S$  es igual a  $R_S^* I_o$ , planteando las corrientes del nodo  $D$  y analizando la tensión  $V_o$  se obtienen las siguientes ecuaciones:

$$V_o = I_{DS} R_{DS} + I_o (R_D + R_S^*) \quad (1)$$

$$I_{DS} = gmV_S + I_o = (gmR_S^* + 1) I_o \quad (2)$$

Reemplazando con (2) en (1) y dividiendo miembro a miembro por  $I_o$ , se obtiene la impedancia de entrada deseada.

$$\begin{aligned} R_{OF} = \frac{V_o}{I_o} &= R_{DS} (1 + gmR_S^*) + R_S^* + R_D \\ &= R_{DS} (1 + gmR_S // R_{GS}) + R_S // R_{GS} + R_D \end{aligned} \quad (3)$$

Para poder continuar, se toma  $R_{GS} \rightarrow \infty$  y se asume  $V_A = -90 \text{ V}$ , estimando así  $R_{DS} = \frac{V_A}{I_{DS}} = 56.25 \text{ K}\Omega$ . De esta forma se obtiene de (3) el valor de la impedancia de salida  $R_{OF} \approx 234.79 \text{ K}\Omega$ .

## 2.4. Darlington compensado por corriente

Con lo obtenido en la Sección (2.3), se posee la información necesaria para analizar el circuito presentado en la Figura (1c). En el análisis que se muestra a continuación se presentan la carga y la alimentación del sistema, componentes que no fueron presentados en la Figura (1) por cuestiones de simplicidad.

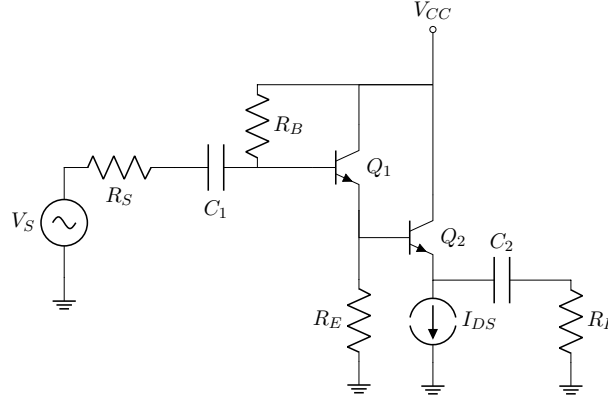


Figura 5: Circuito equivalente al reemplazar la fuente de corriente.

A continuación, se seleccionan los transistores a utilizar en el par Darlington, eligiendo BC547 para este caso. Por un lado, como se está polarizando este transistor por corriente, se garantiza que  $I_{CE2} = 1.60 \text{ mA}$ . Por otro lado, para el caso de  $Q_1$ , se plantea la malla de entrada, obteniéndose así la corriente  $I_{CQ1}$  de la forma

$$\begin{aligned} V_{CC} - I_{B1}R_B - V_{BEON} - (I_{CE1} - I_{B2})R_E &= 0 \\ V_{CC} - V_{BEON} - I_{B2}R_E &= I_{B1}R_B + I_{CE1}R_E = I_{CE1} \left( \frac{R_B}{h_{fe1}} + R_E \right) \\ I_{CE1} &= \left( V_{CC} - V_{BEON} + I_{CE2} \frac{R_E}{h_{FE2}} \right) \left( \frac{R_B}{h_{fe1}} + R_E \right)^{-1} \end{aligned} \quad (4)$$

Es así que, para la tensión  $V_{CE1}$ , se obtiene

$$V_{CE1} = V_{CC} - I_{CE1}R_E \quad (5)$$

A continuación, tomando  $V_{CC} = 12 \text{ V}$ ,  $R_E = 680 \Omega$  y  $R_B = 6.8 \text{ k}\Omega$ , se obtiene  $I_{CE1} = 15.25 \text{ mA}$  y  $V_{CE1} = 1.63 \text{ V}$ , teniendo así el transistor  $Q_1$  polarizado. Luego, asumiendo  $T = 27^\circ\text{C}$  y  $V_{A1} = V_{A2} = V_A = -90 \text{ V}$  y sabiendo que los estimadores empleados son  $g_m = \frac{I_{CE}}{V_T}$ ,  $h_{ie} = \frac{h_{fe}}{g_m}$  y  $\frac{1}{h_{oe}} = \frac{V_A}{I_{CE}}$ , se buscan conseguir dichos valores para cada BJT. Para el caso de  $h_{fe1}$  y  $h_{fe2}$  se obtiene de la hoja de datos un valor de  $h_{fe} = 200$ , ya que se dispuso de integrado que cae en la clasificación tipo B.

Con todos los datos obtenidos y presentados, se elabora la siguiente tabla, en la cual se presentan los valores de los estimadores necesarios.

Transistor	$g_m$ $\left[ \frac{\text{mA}}{\text{V}} \right]$	$h_{ie}$ $[\text{K}\Omega]$	$\frac{1}{h_{oe}}$ $[\text{K}\Omega]$
$Q_1$	589.90	0.34	5.90
$Q_2$	61.89	3.23	56.25

Tabla 1: Estimadores y datos pertinentes del modelo incremental del circuito Darlington.

El siguiente paso consiste en reemplazar la fuente de corriente por su respectiva impedancia de salida  $R_{OF}$ . Planteando su respectivo modelo incremental, se llega al circuito presentado a continuación:

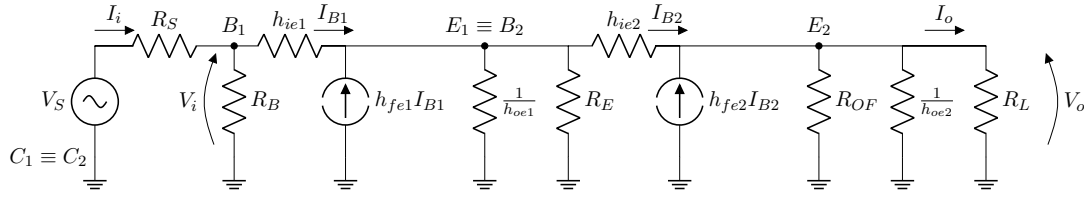


Figura 6: Modelo incremental del par Darlington.

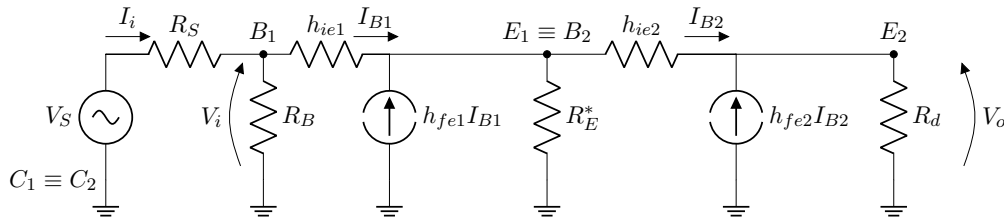
Cabe aclarar que para este caso,  $R_S$  representa la impedancia del generador  $V_S$ , siendo un valor distinto al presentado para el circuito de la Figura (2).

Se observa en la Figura (6) que, se puede obtener una relación entre  $I_{B2}$  e  $I_o$ , mediante el uso de un divisor de corriente, siendo esta

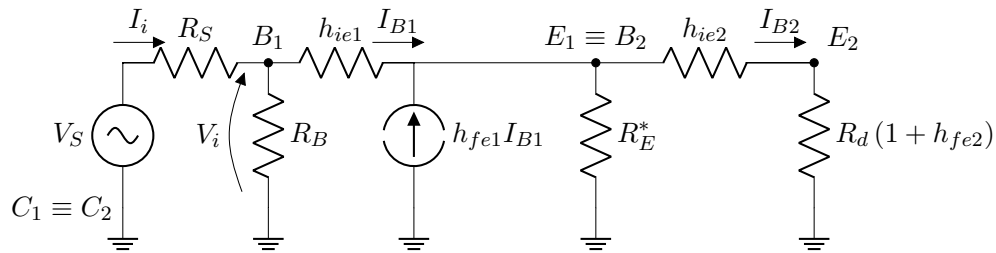
$$I_o = I_{B2} (1 + h_{fe2}) \frac{R_{OF} // \frac{1}{h_{oe2}}}{R_L + R_{OF} // \frac{1}{h_{oe2}}}$$

$$\frac{I_o}{I_{B2}} = (1 + h_{fe2}) \frac{R_{OF} // \frac{1}{h_{oe2}}}{R_L + R_{OF} // \frac{1}{h_{oe2}}} \quad (6)$$

Luego, definiéndose  $R_E^* = R_E // \frac{1}{h_{oe1}}$  y  $R_d = R_{OF} // \frac{1}{h_{oe2}} // R_L$ , se obtiene



Aplicando paso a nivel de corriente para la fuente de  $h_{ie2}I_{B2}$ , se llega a



Por un lado se destaca que

$$V_o = I_{B2} R_d (1 + h_{fe2})$$

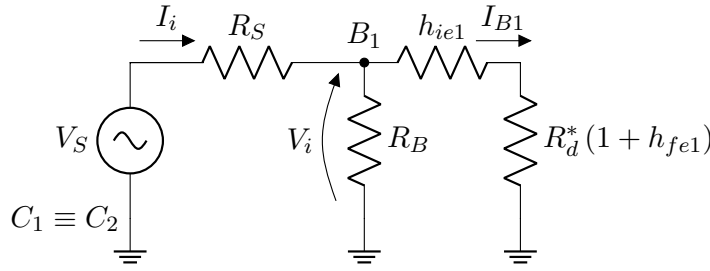
$$\frac{V_o}{I_{B2}} = R_d (1 + h_{fe2}) \quad (7)$$

Por otro lado, se puede hallar una relación entre  $I_{B1}$  e  $I_{B2}$ , de la misma forma que se realizó con  $I_o$  e  $I_{B2}$ , siendo así

$$I_{B2} = I_{B1} (1 + h_{fe1}) \frac{R_E^*}{R_E^* + h_{ie2} + R_d (1 + h_{fe2})}$$

$$\frac{I_{B2}}{I_{B1}} = (1 + h_{fe1}) \frac{R_E^*}{R_E^* + h_{ie2} + R_d (1 + h_{fe2})} \quad (8)$$

De manera análoga, se toma el equivalente al paralelo entre  $R_E^*$  con  $h_{ie2}$  y  $R_d (1 + h_{fe2})$ . Por lo tanto, se define  $R_d^* = R_E^* // [h_{ie2} + R_d (1 + h_{fe2})]$  para luego aplicar paso a nivel de corriente con la segunda fuente.



De esta forma, se observa que

$$V_i = I_{B1} [h_{ie1} + R_d^* (1 + h_{fe1})]$$

$$\frac{V_i}{I_{B1}} = h_{ie1} + R_d^* (1 + h_{fe1}) \quad (9)$$

Finalmente, se planteando nuevamente un divisor de corrientes, se obtiene

$$I_{B1} = I_i \frac{R_B}{R_B + h_{ie1} + R_d^* (1 + h_{fe1})}$$

$$\frac{I_{B1}}{I_i} = \frac{R_B}{R_B + h_{ie1} + R_d^* (1 + h_{fe1})} \quad (10)$$

Con lo obtenido en (7), (8) y (9) y multiplicando, tanto el denominador como el numerador, por  $I_{B1}$  e  $I_{B2}$ , se procede a calcular la transferencia  $\Delta V$ , siendo esta de la forma

$$\Delta V \triangleq \frac{V_o}{V_i} = \frac{V_o}{I_{B2}} \frac{I_{B2}}{I_{B1}} \frac{I_{B1}}{V_i} = \frac{(1 + h_{fe2}) R_d}{h_{ie2} + (1 + h_{fe2}) R_d} \quad (11)$$

De forma análoga, se calcula la ganancia de corriente. Utilizando (6), (8) y (10), se obtiene

$$\Delta I \triangleq \frac{I_o}{I_i} = \frac{I_o}{I_{B2}} \frac{I_{B2}}{I_{B1}} \frac{I_{B1}}{I_i}$$

$$\Delta I = \frac{R_C R_E^* R_B (1 + h_{fe2}) (1 + h_{fe1})}{(R_{OF} R_L h_{oe2} + R_{OF} + R_L) \{ [(1 + h_{fe2}) (1 + h_{fe1}) R_d + h_{fe1} h_{ie2} + R_B + h_{ie2}] R_E^* + R_B [h_{ie2} + (1 + h_{fe2}) R_d] \}} \quad (12)$$

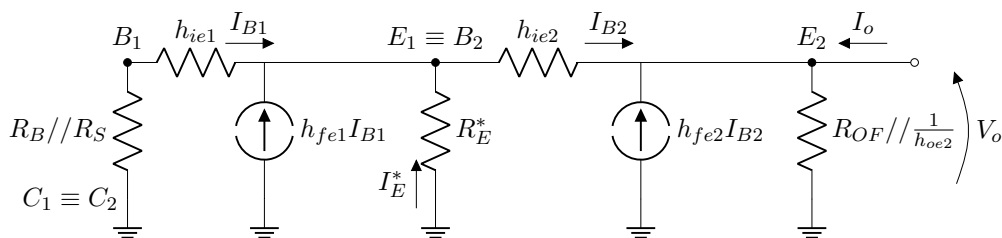
Similar a los casos anteriores, se calcula la impedancia de entrada del amplificador, mediante el uso de (9) y (10). Reemplazando el sistema por su impedancia de entrada y aplicando un divisor de tensiones se llega a dicha expresión, siendo esta

$$R_{ia} = \frac{V_i}{I_i} = \frac{V_i}{I_{B1}} \frac{I_{B1}}{I_i} = \frac{R_B R_E^* [h_{ie2} + (1 + h_{fe2}) R_d] (1 + h_{fe1})}{[(1 + h_{fe2}) (1 + h_{fe1}) R_d + h_{fe1} h_{ie2} + R_B + h_{ie2}] R_E^* + R_B [h_{ie2} + (1 + h_{fe2}) R_d]} \quad (13)$$

Una vez obtenidos  $\Delta V$  y  $R_{ia}$ , se puede calcular la ganancia de tensión del sistema  $\Delta V_S$ , siendo esta

$$\Delta V_S \triangleq \frac{V_S}{V_i} = \frac{V_S}{V_o} \frac{V_o}{V_i} = \frac{V_o}{V_i} \frac{R_{ia}}{R_S + R_{ia}} \quad (14)$$

Por otro lado, para el calculo de la impedancia de salida  $R_{oa}$ , se reemplaza la fuente  $V_S$  por su impedancia de salida, considerándose el circuito de la siguiente forma:





Se definen  $R_S^* = (R_B // R_S) + h_{ie1}$  y  $R_{OF}^* = R_{OF} // \frac{1}{h_{oe1}}$ . Luego, sabiendo que la tensión sobre  $R_E^*$  y  $R_S^*$  es la misma, se obtiene

$$I_E^* = I_{B1} \frac{R_S^*}{R_E^*} \quad (15)$$

Luego, observando el nodo  $E_2$ , se llega a

$$[I_{B2}(1 + h_{fe2}) + I_o] R_{OF}^* = V_o \quad (16)$$

Se expresa la tensión  $V_o$  como

$$V_o = -(I_{B1}h_{ie1} + I_{B2}h_{ie2}) \quad (17)$$

y se plantea para el nodo  $E_1$ , utilizando (15), llegándose a la expresión

$$I_{B2} = I_{B1} \left( 1 + h_{fe1} + \frac{I_S^*}{I_E^*} \right)$$

$$I_{B1} = \frac{I_{B2}}{1 + h_{fe1} + \frac{R_S^*}{R_E^*}} \quad (18)$$

Reemplazando (18) en (17) se obtiene

$$V_o = -I_{B2} \left( h_{ie2} + \frac{R_S^*}{1 + h_{fe1} + \frac{R_S^*}{R_E^*}} \right) \quad (19)$$

Finalmente, con lo expresado en (19), al reemplazarlo en (15), se llega a

$$\frac{V_o}{I_o} = \frac{R_{OF}}{h_{ie2} + \frac{R_S^*}{1+h_{fe1} + \frac{R_S^*}{R_S}} + R_{OF}(1+h_{fe2})} \left( h_{ie2} + \frac{R_S^*}{1+h_{fe1} + \frac{R_S^*}{R_S}} \right) \quad (20)$$

Ya conseguidas las expresiones previas, solo resta reemplazar los valores de cada componente y estimador que permitan obtener el resultado final para cada una. Dichos valores son expresados en la Tabla (2).

Variable	Valor	Valor en dB
$\Delta V$	0.9897	-0.0900
$\Delta V_S$	0.9102	-0.8140
$\Delta I$	2.8853	9.2039
$R_{ia}$	6.4430 $K\Omega$	-
$R_{oa}$	16.0971 $\Omega$	-

Tabla 2: Valores obtenidos del circuito incremental.

## 2.5. Desarrollo y armado de la placa

Una vez realizado el calculo teórico, se realizó el circuito analizado. Primero, se presenta el PCB confeccionado mediante el uso del software **Altium**.

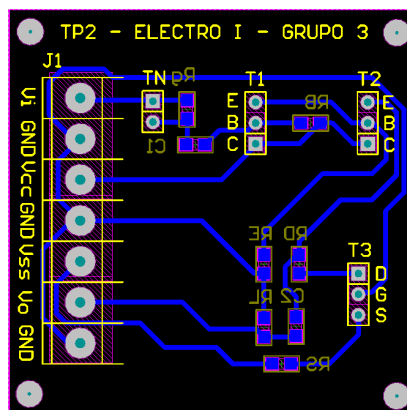


Figura 7: PCB obtenido en Altium.

Se colocaron pines hembra para cada transistor, con el mismo objetivo que se colocan zócalos para los distintos tipos de integrados. Además, se colocó un jumper sobre la resistencia  $R_S$ , de forma que se pueda medir la ganancia de corriente del amplificador y del sistema con facilidad. Se emplearon resistencias SMD, con tolerancia del 1 %. Esto se debe a que se buscó la mínima variación posible de las ganancias. Esta decisión queda respaldada por un análisis de Montecarlo efectuado en el programa **LTSpice**. Se observa en la Figura (8) como varía la ganancia de corriente del sistema empleando las tolerancias previamente mencionadas. Por otro lado, en la Figura (9), se efectúa el mismo análisis, pero esta vez con tolerancias del 5 %. La diferencia entre ambos casos es notable, siendo más estable la primera.

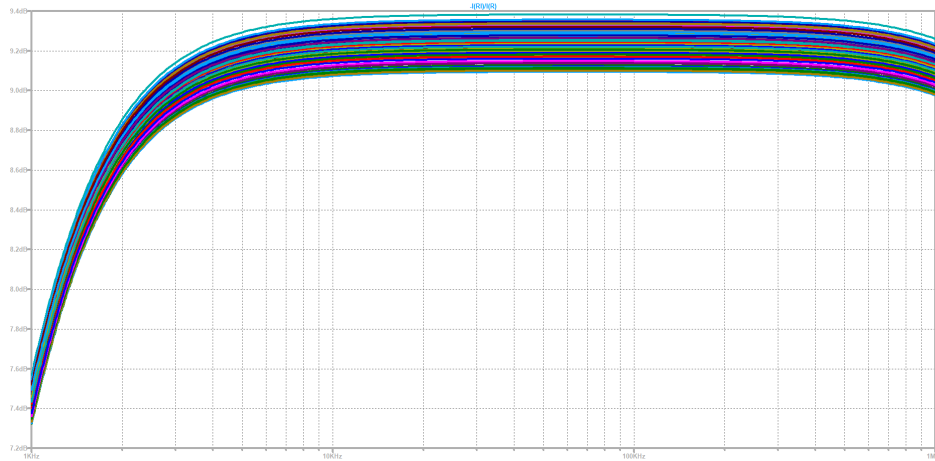


Figura 8: Montecarlo de la ganancia de corriente con tolerancia del 1 %.

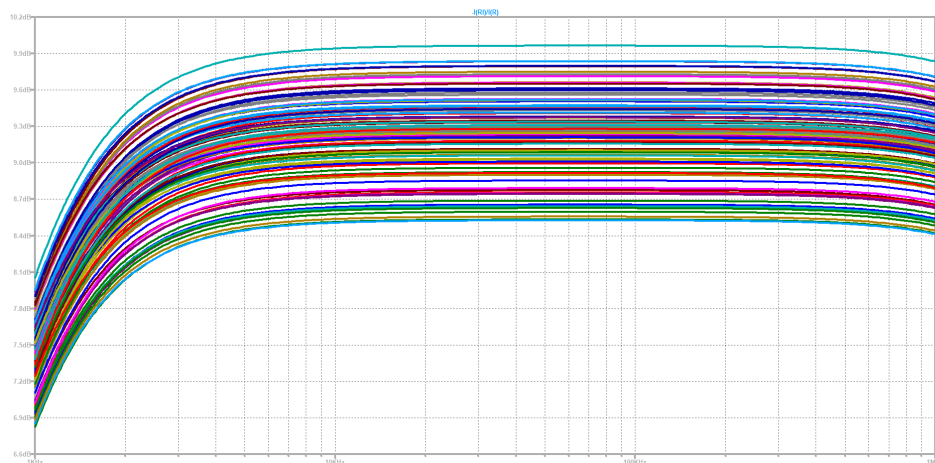
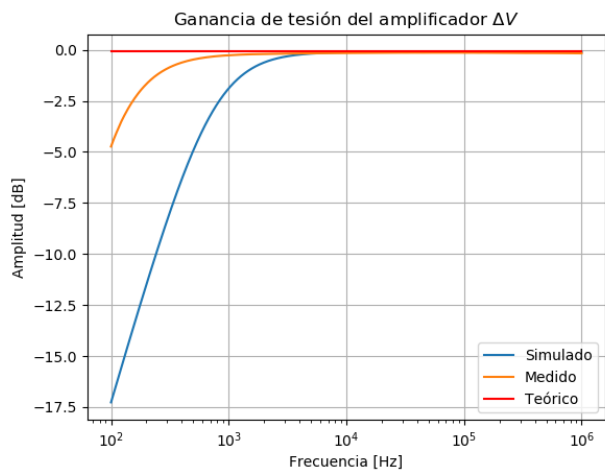


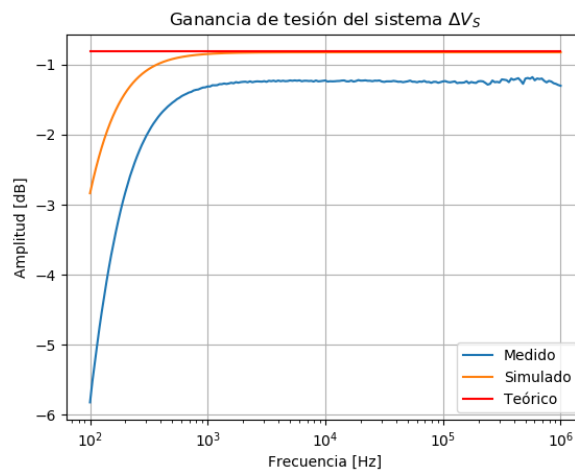
Figura 9: Montecarlo de la ganancia de corriente con tolerancia del 5 %.

## 2.6. Mediciones

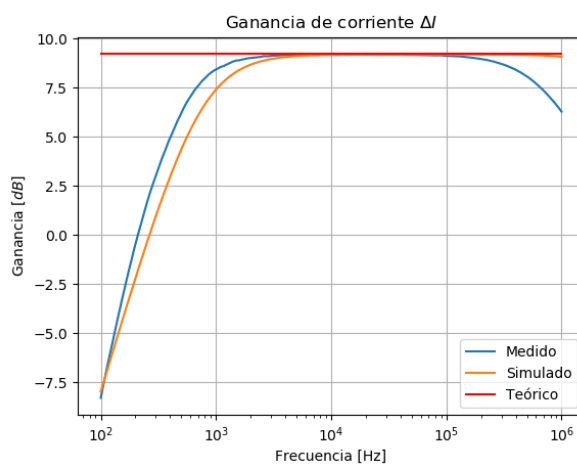
A continuación se procede a analizar los resultados obtenidos de las mediciones sobre el circuito, comparando dichos resultados con los cálculos teóricos y simulados.



(a) Ganancia de tensión del amplificador.



(b) Ganancia de tensión del sistema.



(c) Ganancia de corriente del amplificador.

Figura 10: Comparación de ganancias.

Se observa de la Figura (10) como a frecuencias medias se corresponden los tres valores obtenidos.

**HABLAR DE  $\Delta V_S$  Y VER  $\Delta I$ .**

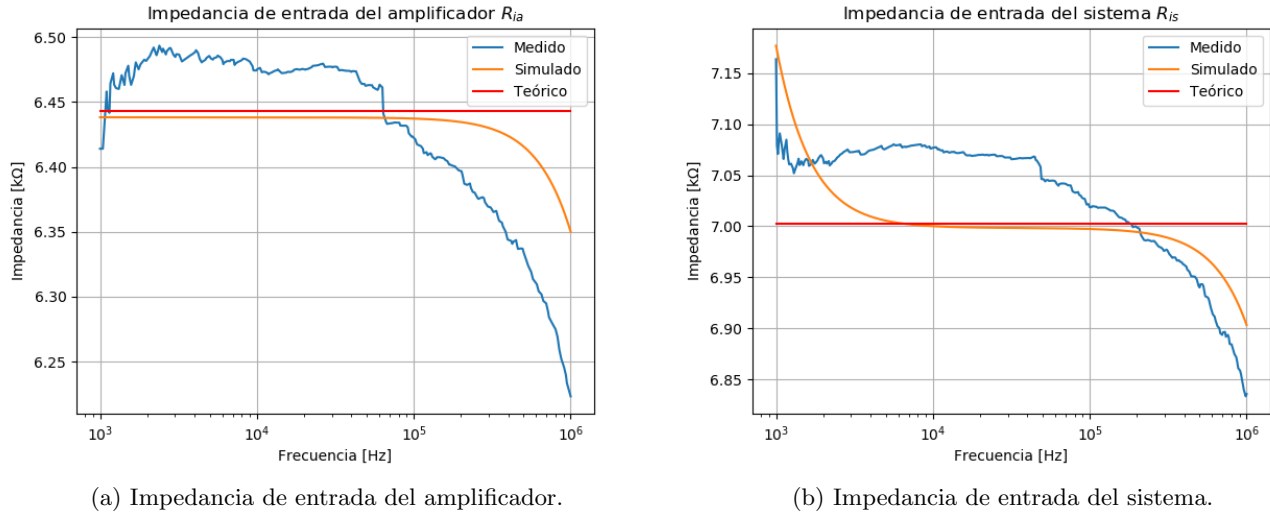


Figura 11: Comparación de impedancias de entrada.

**VER  $\Delta R_{ia}$  Y  $\Delta R_{is}$ .**

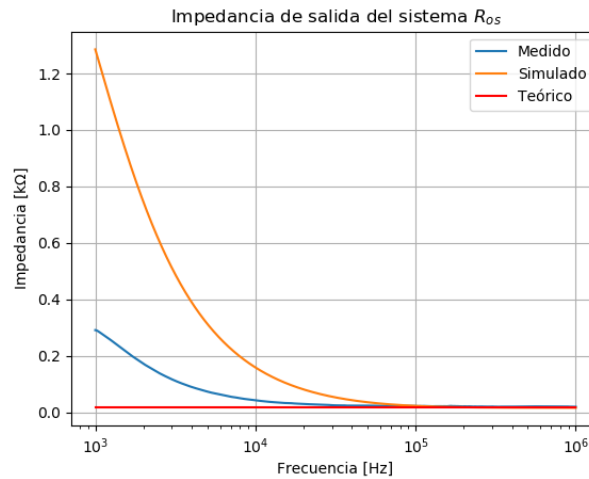


Figura 12: Comparación de impedancias de salida del sistema

### 3. Conclusiones

Dado que se optó por confeccionar una configuración Darlington, era esperable obtener una ganancia de corriente alta. Se pretendía obtener  $\Delta I \approx h_{fe1}h_{fe2} = 40000$ . Como se demostró en la Figura (10c), esto no resultó así, sino que se obtuvo una ganancia mucho más baja. Una de las soluciones posibles consiste en aumentar el valor de la resistencia  $R_B$ , ya que si se toma  $R_B \rightarrow \infty$ , considerando la polarización, se obtiene  $\Delta I \approx 36$  dB. Esto no resultó posible efectuarse ya que los componentes se encontraban limitados.

Si bien el amplificador resulta ser un buen seguidor de tensión, dado que su impedancia de entrada no resulta mucho mayor a la del generador, el sistema no cuenta con dicha cualidad. Esto, nuevamente se podría solucionar aumentando  $R_B$ . Si se realiza el mismo análisis que se efectuó previamente para el caso de la ganancia de corriente, se obtiene  $R_{ia} \rightarrow \infty$ , lo que concluye en  $\Delta V = \Delta V_S$ .

Por otro lado, es posible afirmar que la polarización resulta altamente estable, ya que se logró efectuar la polarización mediante una fuente de corriente. Una alternativa aún mejor al circuito desarrollado, se basa en polarizar ambos transistores mediante el uso de fuentes de corriente. Si bien se cuenta con un diodo y un transistor NPN que no se han utilizado, no se poseen los componentes suficientes para realizar dicha disposición. Mínimamente se requeriría un diodo y dos resistencias más para efectuar una fuente simple compensada.