Instituto Tecnológico de Buenos Aires

22.11 Electrónica I

Trabajo práctico $N^{\circ}2$

Grupo 3

Mechoulam, Alan	58438
Lambertucci, Guido Enrique	58009
RODRIGUEZ TURCO, Martín Sebastian	56629
LONDERO BONAPARTE, Tomás Guillermo	58150

Profesores
Alcocer, Fernando
Oreglia, Eduardo Victor
Gardella, Pablo Jesús

Presentado: 13/11/19

Índice

1.	Introducción	2
	Desarrollo2.1. Componentes dispuestos	
3.	Conclusiones	4

1. Introducción

En el siguiente informe se busca analizar, desarrollar y confeccionar algún circuito estudiado a lo largo del cuatrimestre. Se destaca la existencia de una dificultad adicional, la cual se basa en el método mediante el cual se fueron adquiriendo los componentes. Estos fueron subastados durante la cursada, entre los diversos grupos. De esta forma, se condiciona el circuito final, ya que no se pudieron elegir libremente los componentes a utilizar.

2. Desarrollo

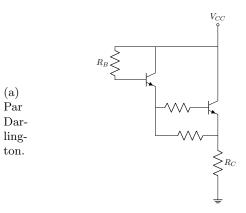
2.1. Componentes dispuestos

El presente grupo se valió de los siguientes componentes:

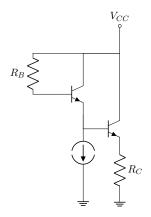
- Dos pares de resistencias de 6.8 $k\Omega$ y de 680 $k\Omega$.
- Un transistor BJT NPN.
- Un diodo 1N4148.
- Un JFET.
- Un par Darlington NPN.
- Una placa de 5x5.

2.2. Circuitos considerados

Como primer opción se consideró utilizar el par Darlington y mediante el uso de las resistencias, configurarlo de forma tal que este quede compensado. Una alternativa a lo previamente mencionado es el uso de una fuente de corriente, con el mismo objetivo que se mencionó anteriormente, ya que colocar una fuente de corriente para polarizar es la solución optima a la compensación.



(b) Par Darlington compensado con R.



(c) Par Darlington compensado con fuente de corriente.

Figura 1: Configuraciones para el par Darlington.

La conexión representada en la Figura (1a) no es conveniente ya que ambos transistores consumen mucha corriente. Estrictamente hablando, la disposición presentada en la Figura (1b) es la más económica. Dadas las condiciones, dicha consideración no afecta en la decisión a implementar, ya que se cuenta con componentes para realizar cualquiera de las tres. Finalmente, la mostrada en la Figura (1c) es más optima para compensar el circuito, ya que permite aumentar I_{CEQ} sin modificar otros factores del propio circuito. Esta fuente de corriente puede ser realizada con el JFET, dispuesto en una configuración en la cual se autopolarice.

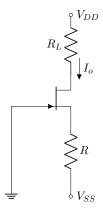


Figura 2: Par Darlington.

Analizando el circuito de la Figura (2), se obtiene

$$V_{GS} = V_{SS} - I_D R_S \tag{1}$$

$$V_{DS} = V_{DD} + V_{SS} - I_D \left(R_D + R_S \right) \tag{2}$$

3. Conclusiones