

## 0.1. Introducción

Se realizaron simulaciones en LTSpice del circuito propuesto, así también se comprobó que los resultados teóricos concuerdan con las simulaciones, además se tuvo especial cuidado a la hora de evaluar que transistores y resistores usar en las etapas tal que no haya problemas de potencia, aquí se muestran las tensiones y potencias relevantes del circuito en cuanto a la elección crítica de componentes.

Comenzando por los emisores comunes la potencia se encuentra cerca del máximo y la tensión  $V_{ce}$  en un rango seguro.

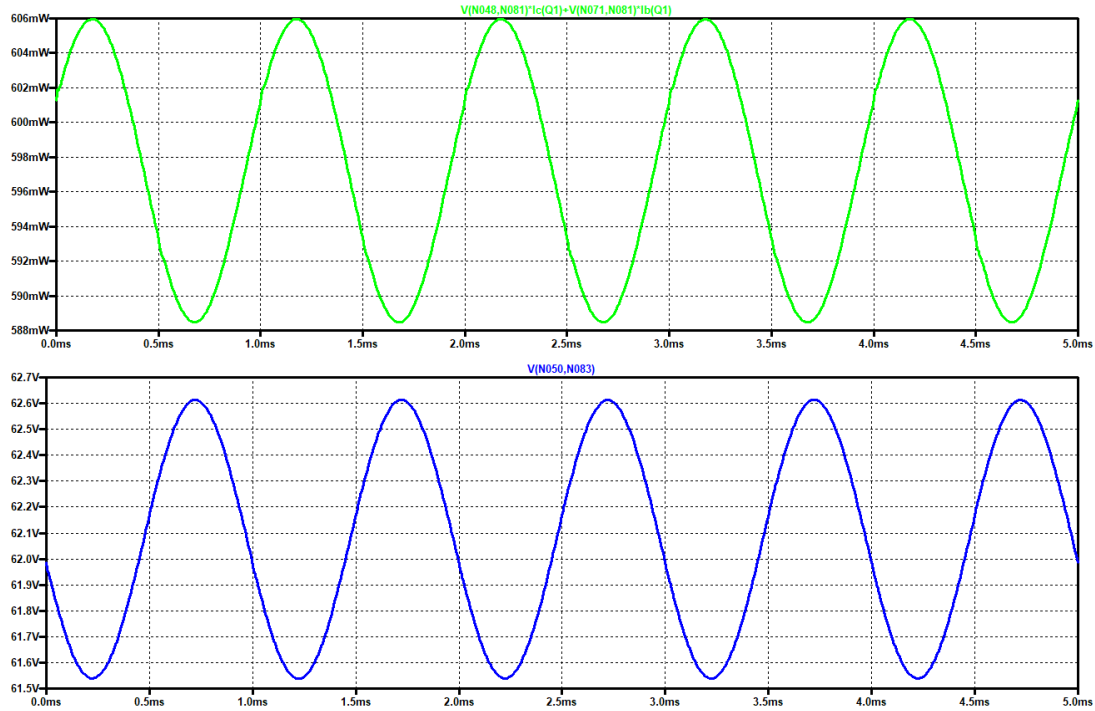


Figura 1: Potencia y tensión sobre un emisor común sin carga activa.

También se cuenta con que la potencia disipada por las resistencias de colector son cercanas al medio watt, por lo que las resistencias a utilizar son de medio watt.

Luego el último emisor común, el cual tiene la mayor ganancia de todos, es razonable esperar que disipe mas potencia y en efecto así es, por eso la necesidad de utilizar un transistor de mayor potencia para este además de que este manejara la máxima variación de tensión.

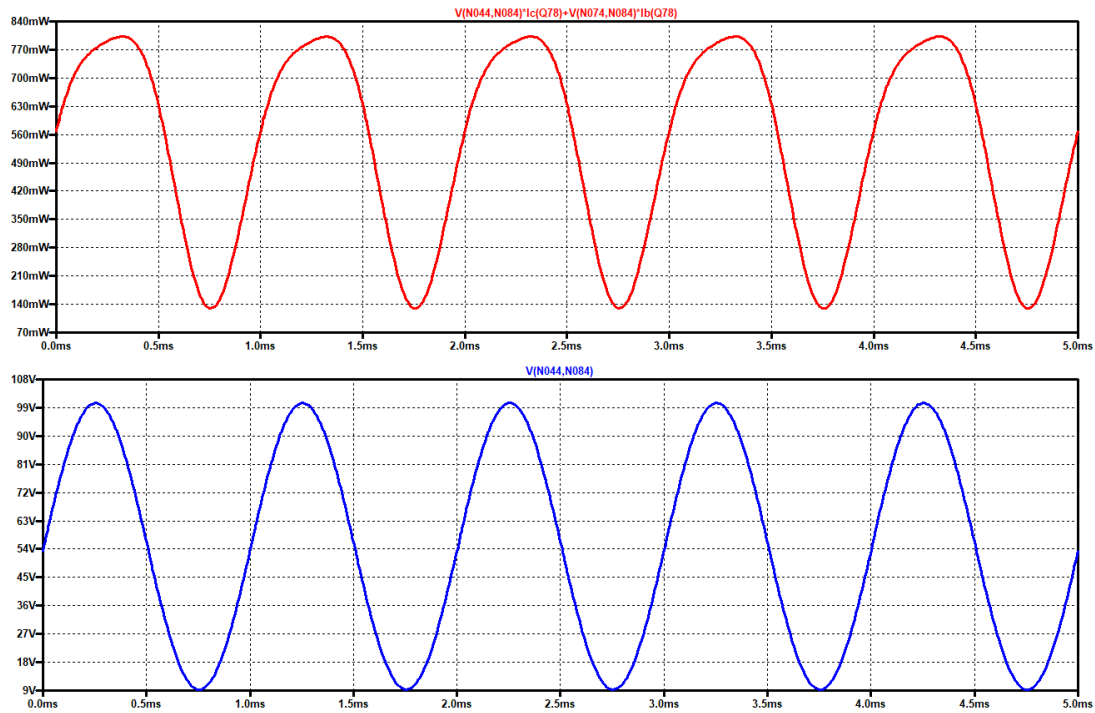


Figura 2: Potencia y tensión sobre un emisor común con carga activa.

En cuanto a la carga activa, dado que se encuentra en el colector del transistor va a sufrir también una gran variación de tensión por lo que se necesita un transistor que pueda manejar dicha tensión.

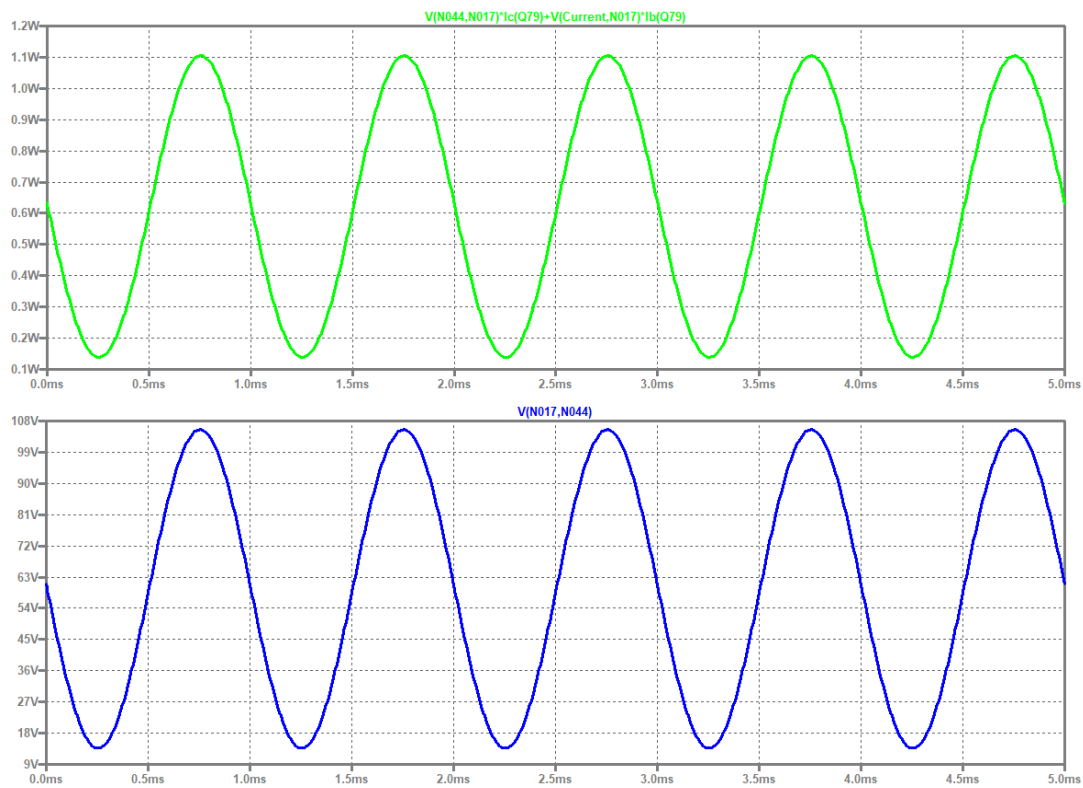


Figura 3: Potencia y tensión sobre la carga activa.

Continuando por la potencia y tensión correspondiente a la fuente de corriente de la etapa de salida.

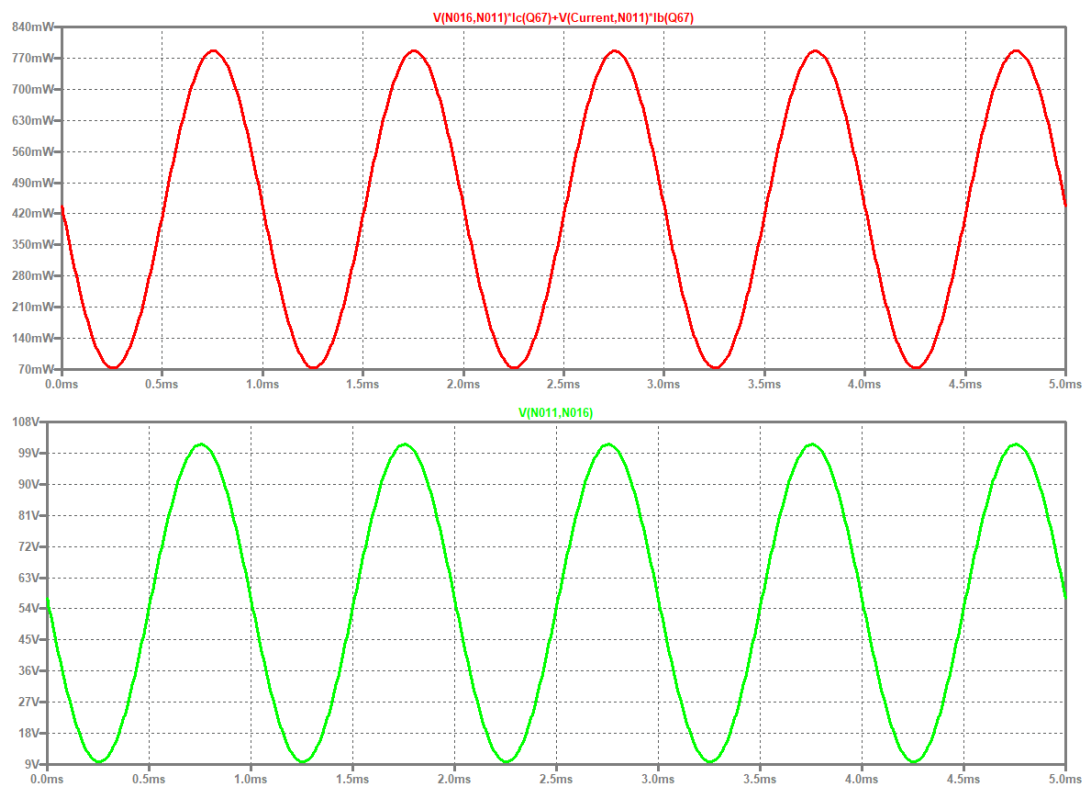


Figura 4: Potencia y tensión de la fuente de corriente de la salida.

Considerando la potencia de la etapa de salida consideraremos la potencia de las 3 fases, correspondiendo a la primera, la de menor potencia:

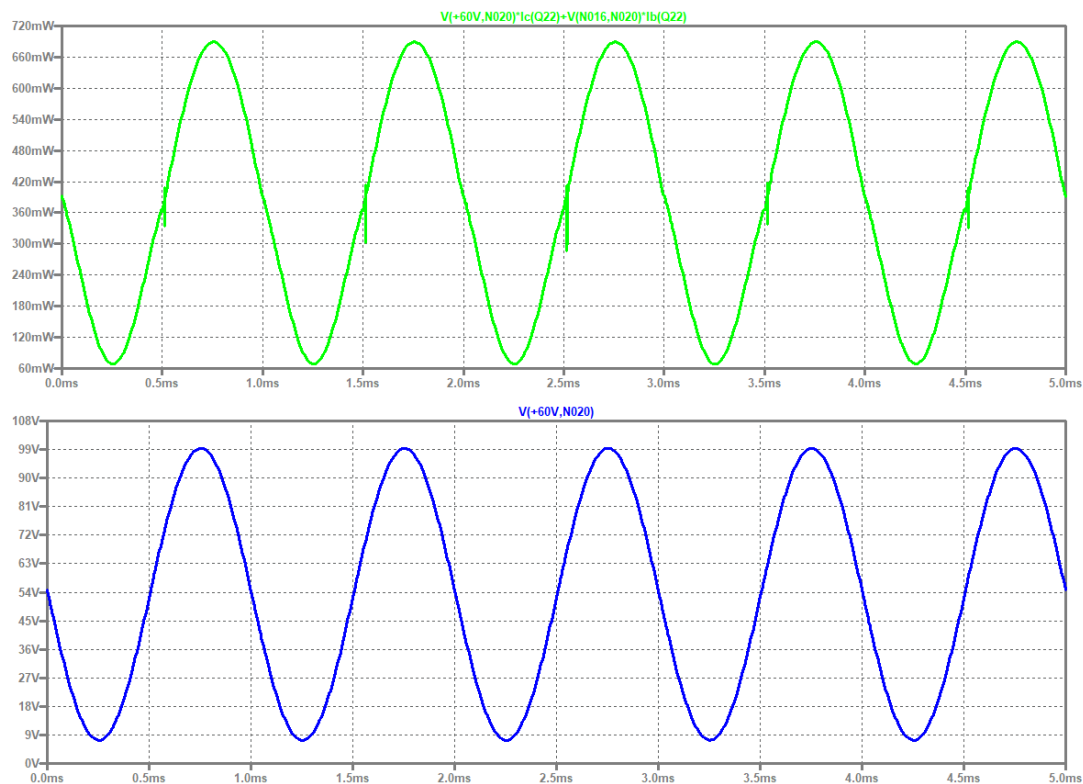


Figura 5: Potencia y tensión del primer transistor de salida.

Para el segundo, el cual corresponde a mediana potencia:

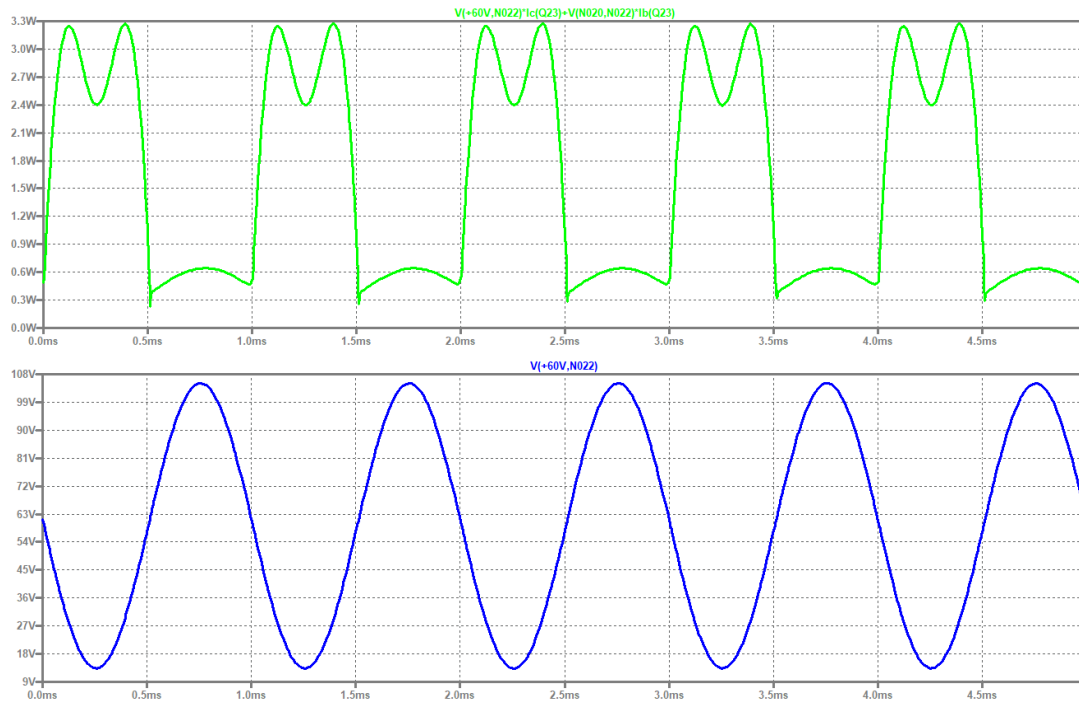


Figura 6: Potencia y tensión del segundo transistor de salida.

Finalmente para los últimos transistores, los cuales son los que trabajan con la mayor parte de la potencia de salida se obtuvo tanto la potencia como la tensión sobre ellos.

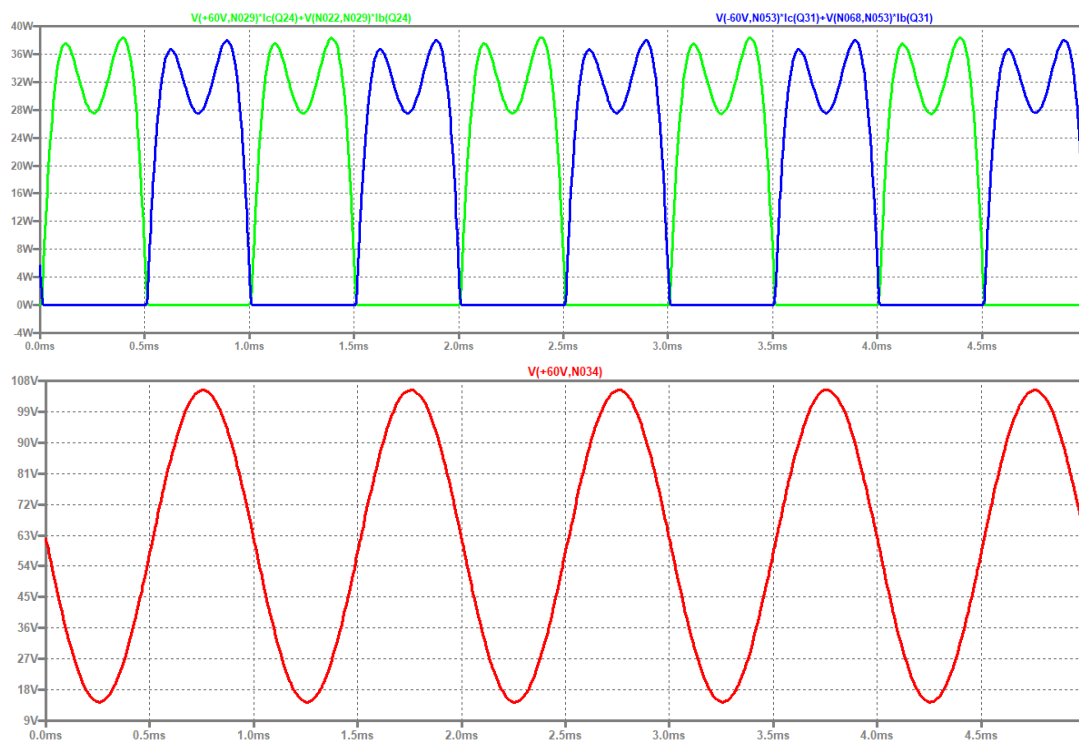


Figura 7: Potencia y tensión de los transistores de salida.

Adicional mente se puede observar que en el gráfico de potencias se dibujo también la potencia del transistor PNP de la rama inferior, para hacer evidente el nivel de simetría que se tiene. Finalmente mostraremos la simulación de potencia sobre la carga.

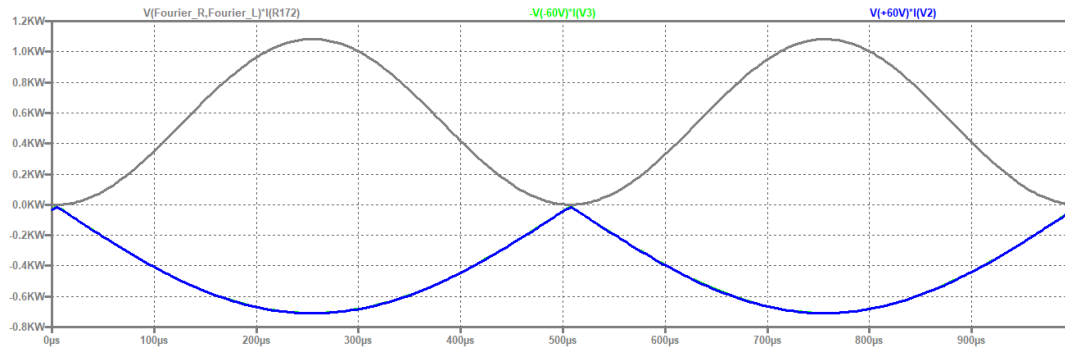


Figura 8: Potencia sobre la carga.

Aquí se pueden apreciar varias cosas, primeramente que con una tensión de entrada de  $0.5\hat{V}$  se obtiene la mayor potencia, la cual corresponde a  $\approx 1078W$ , también debe notarse que la potencia entregada por la fuente es  $\approx 0W$  cuando la potencia sobre la carga también lo es.

Luego se obtuvo la salida del circuito teniendo a la entrada una señal senoidal de frecuencia  $1KHz$  y de amplitud  $0.25\hat{V}$  y otra simulación con la misma entrada pero sumado también ruido blanco con distribución uniforme de amplitud  $25m\hat{V}$ .

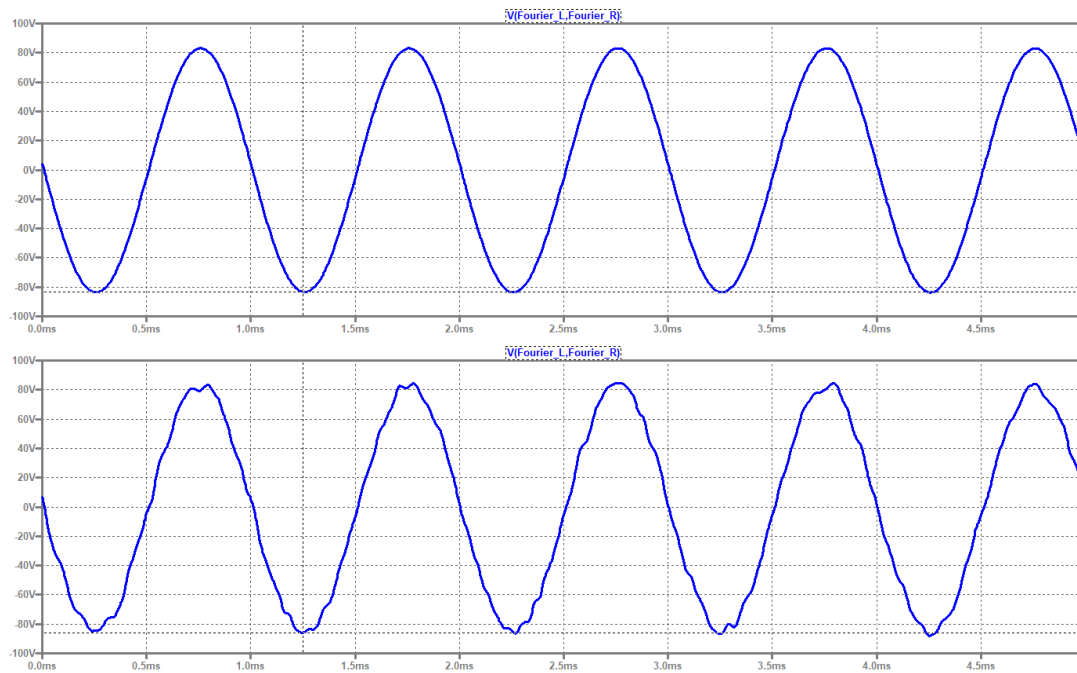


Figura 9: Tensión sobre la carga con y sin ruido.

Finalmente se obtuvo el Bode del sistema como se observa a continuación:

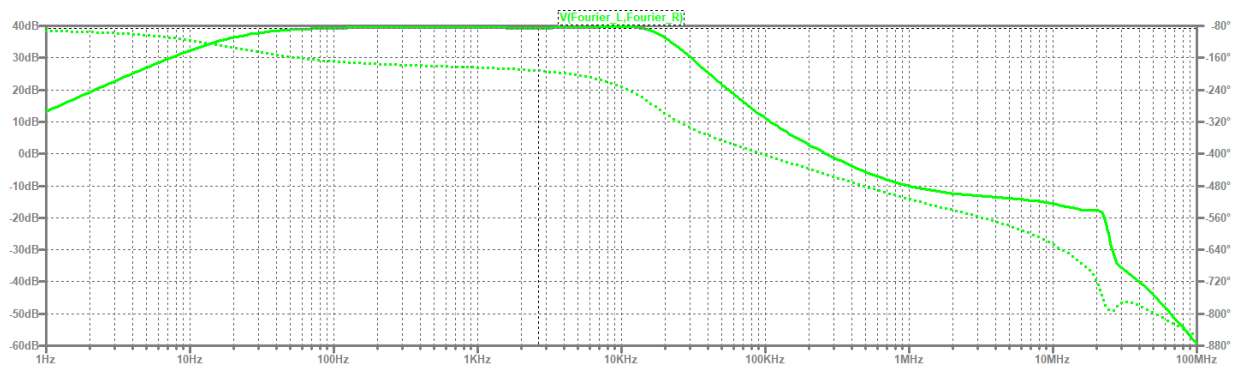


Figura 10: Bode del sistema.

Donde se puede apreciar una caída de 3dB respecto a la banda pasante tanto en 20Hz como en 20KHz