

Instituto Tecnológico de Buenos Aires

22.14 - ELECTRÓNICA IV

Trabajo práctico N°2

Grupo 1

MECHOULAM, Alan	58438
LAMBERTUCCI, Guido Enrique	58009
LONDERO BONAPARTE, Tomás Guillermo	58150

Profesores

AGUIRRE, Miguel Pablo
COSSUTTA, Pablo Martín
WEILL, María Alejandra
SALVATI, Matías Damián

Presentado: XX/06/21

Índice

1. Parte I	2
1.1. SG3525A	2
1.1.1. Debajo de la tensión de operación	2
1.1.2. Señal a la salida	2
1.1.3. Soft-Start	2
1.1.4. Shutdown	2
2. Parte II	2
2.1. Diseño del sistema	2
2.2. Simulaciones	3
2.3. Snubber	5

1. Parte I

1.1. SG3525A

1.1.1. Debajo de la tensión de operación

Este dispositivo cuenta con un pin de control llamado “Shutdown”. Este pin controla tanto el circuito de Soft-Start como las etapas de salida, proveyendo apagadas automáticas a través de pulsos de shutdown.

Al haber una tensión inferior al mínimo (8 V) en la entrada, este sistema de shutdown se activa, inhabilitando las salidas y los cambios en el capacitor de Soft-Start.

1.1.2. Señal a la salida

Para seleccionar la frecuencia de la señal a la salida del integrado, de deben conectar dos resistencias y un capacitor en los pines C_T y R_T . El criterio de selección viene dado por las siguientes limitaciones:

$$f_s = \frac{1}{C_T (0.7R_T + 3R_D)} \quad (1)$$

$$2.0 \text{ k}\Omega \leq R_T \leq 150 \text{ k}\Omega$$

$$0 \text{ }\Omega \leq R_D \leq 550 \text{ }\Omega$$

$$1 \text{ nf} \leq C_T \leq 200 \text{ nf}$$

Para conseguir una frecuencia de 100 kHz basta con tomar:

$$R_T = 10 \text{ k}\Omega$$

$$R_D = 0 \text{ }\Omega$$

$$C_T = 1.43 \text{ nf} \quad (2)$$

Para conseguir un Duty deseado, basta con colocar una tensión de referencia en el inversor (pin 1).

1.1.3. Soft-Start

El pin de Soft-Start cumple con la función de limitar el duty cycle al principio, hasta que el capacitor de SS esté cargado.

Cuando se está empleando una fuente realimentada, si al principio la salida de dicho circuito es nula, se busca que este no produzca un duty tal para llegue a la tensión deseada. De esta forma se evita que se sobredimensione y se pase del valor que se necesita, disminuyendo así las oscilaciones iniciales.

1.1.4. Shutdown

Es posible implementar un circuito limitador de corriente utilizando el pin de Shutdown con una resistencia de shunt y un BJT. Se sensa la corriente hasta que esta sea mayor a la deseada. Cuando esto se de, el BJT activa el pin apagando la salida del circuito.

2. Parte II

2.1. Diseño del sistema

Para el sistema que se busca desarrollar, se emplean los siguientes valores:

- $D = 0.3$
- $C_2 = C_4 = 1 \text{ }\mu\text{f}$
- $L_1 = 40 \text{ }\mu\text{H}$
- $N_1 = 3 \text{ }\mu\text{H}$
- $R_1 = R_3 = 6.75 \text{ }\Omega$
- $N_2 = N_3 = 1 \text{ }\mu\text{H}$
- $C_1 = C_3 = 47 \text{ }\mu\text{f}$

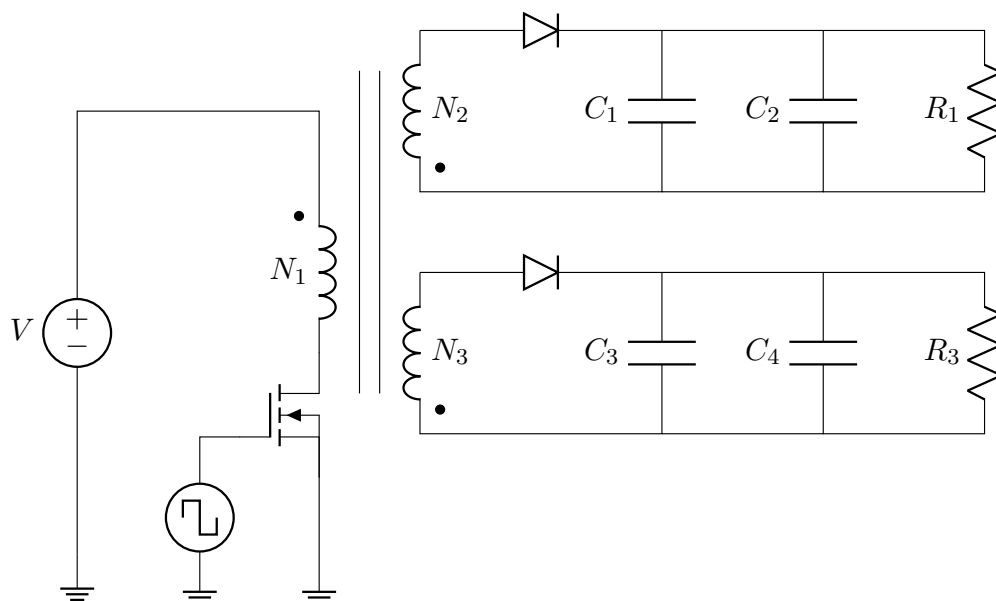


Figura 1: Circuito del snubber empleado.

2.2. Simulaciones

Se simuló el circuito a lazo abierto. De esta forma se obtuvieron las siguientes curvas.

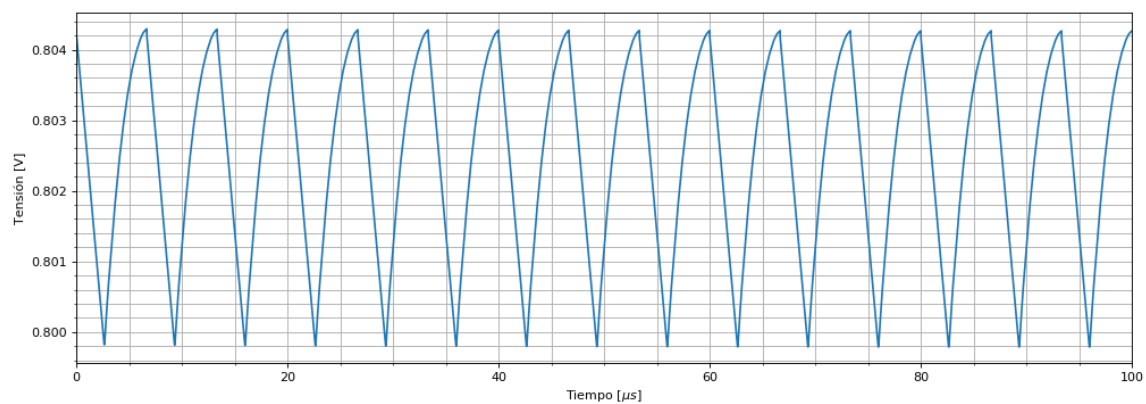


Figura 2: Tensión de salida.

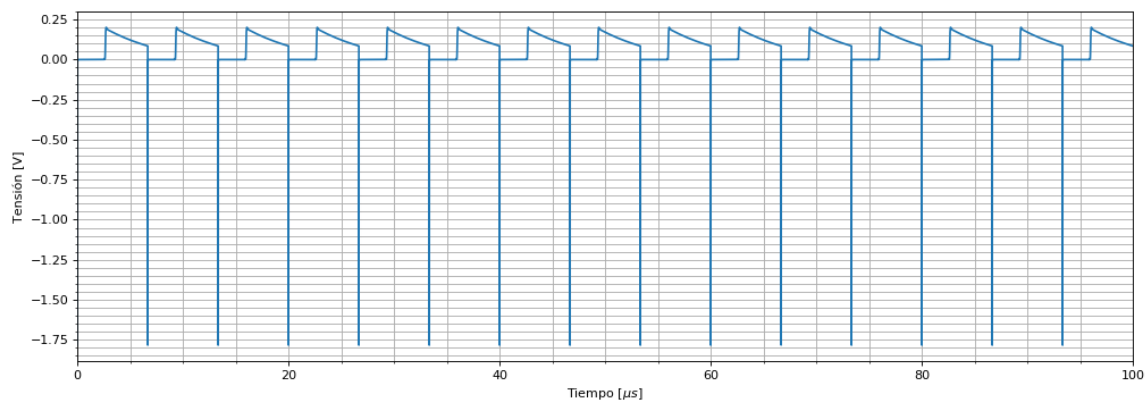


Figura 3: Corriente del diodo.

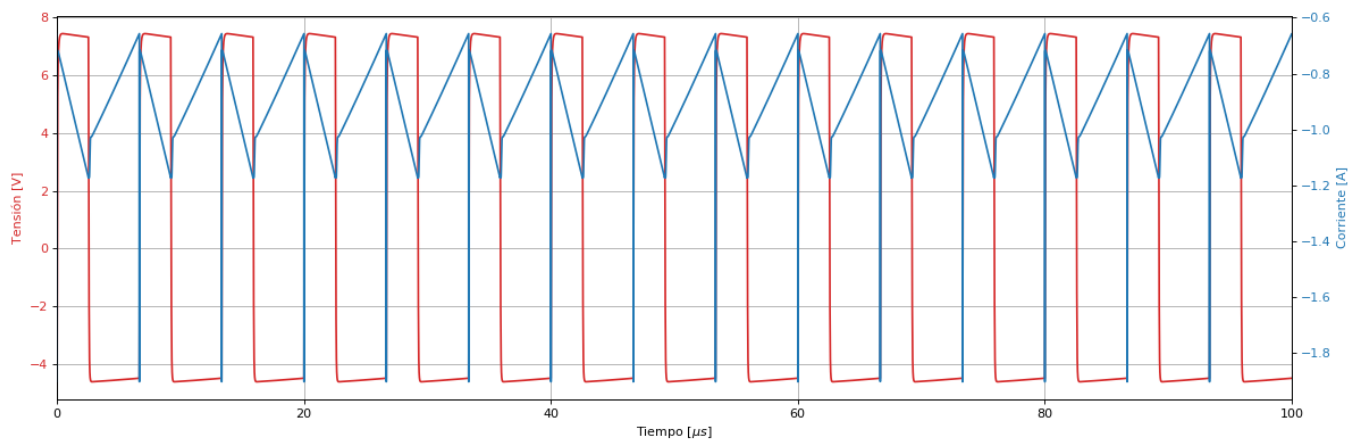


Figura 4: Tensión y corriente del primario.

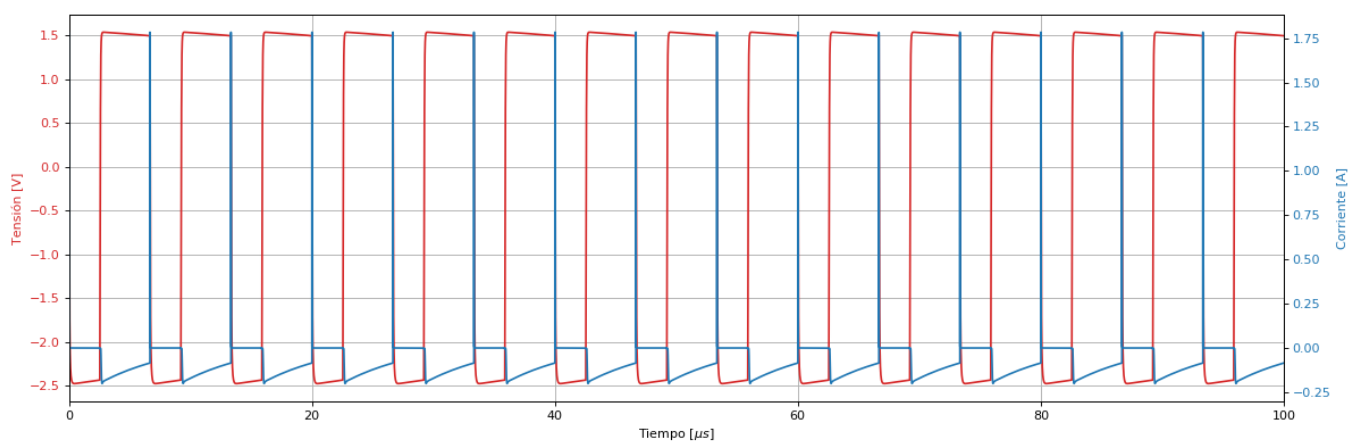


Figura 5: Tensión y corriente del secundario.

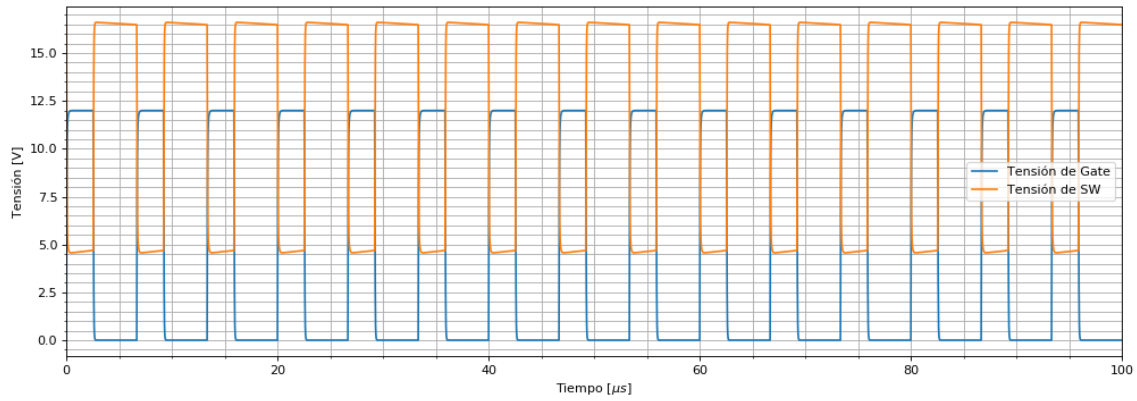


Figura 6: Tensión de Gate y del Switch.

2.3. Snubber

Para el circuito dado, se diseña un snubber empleando un diodo, una resistencia y un capacitor.

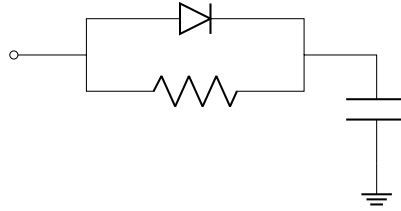


Figura 7: Circuito del snubber empleado.

Se calcula el valor máximo del capacitor, planteando que la energía de este debe ser mayor a la de la inductancia. De esta forma, se llega a la expresión:

$$C > L_d \left(\frac{I_{L1}}{V_C} \right)^2 = 1 \mu H \cdot \left(\frac{15 A}{100 V} \right)^2 = 22.5 nF \quad (3)$$

De esta forma, se selecciona $C = 10 nF$. Planteando que tres veces el tiempo característico del sistema RC debe ser menor al período de la fuente Flyback, se puede obtener una restricción similar para la resistencia. Operando, se llega a:

$$R < \left. \frac{DT_S}{3C} \right|_{C=10 nF} = \frac{0.5}{150 kHz} \cdot \frac{1}{3 \cdot 10 nF} = 111.11 \Omega \quad (4)$$

Finalmente se selecciona $R = 47 \Omega$.

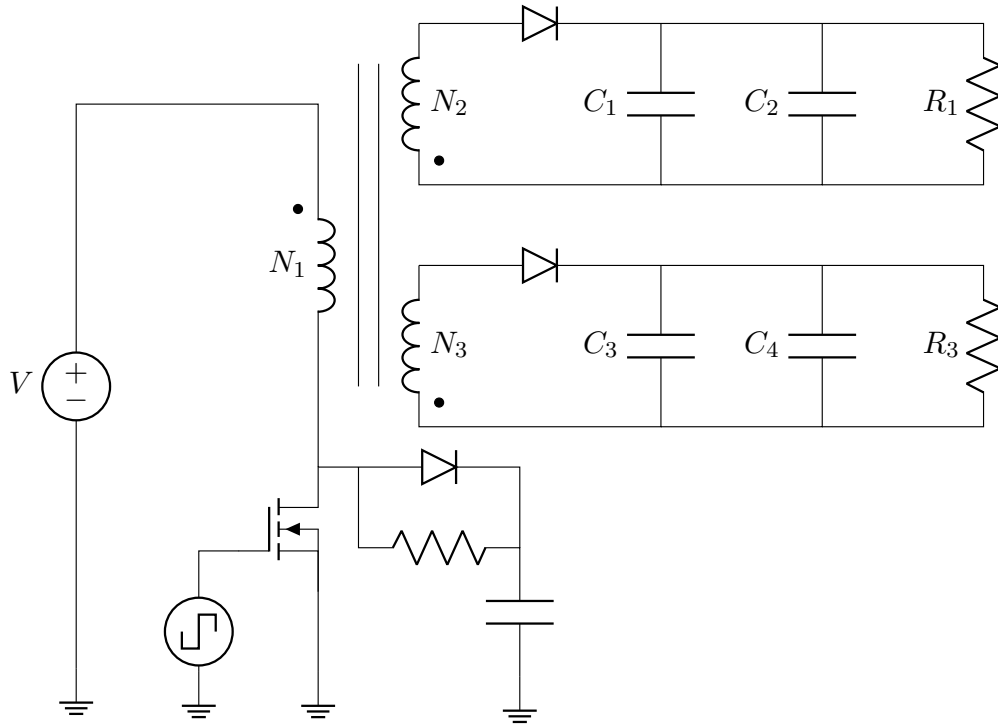


Figura 8: Circuito Flyback con snubber.

3. Parte III

3.1. Matrices de estado

Para obtener teóricamente la transferencia del circuito, se vale del método de variables de estado se llega a las siguientes matrices:

$$\mathbb{A} = \begin{pmatrix} -\frac{DR_1}{L_1} + \frac{(1-D)n^2R_CR}{(R-R_C)L_1} & \frac{(1-D)nR}{(R-R_C)L_1} \\ -\frac{(1-D)nR}{(R-R_C)C} & -\frac{D}{(R-R_C)C} - \frac{(1-D)}{(R-R_C)C} \end{pmatrix} \quad (5)$$

$$\mathbb{C} = \left(-\frac{(1-D)nRR_C}{R-R_C} \quad \frac{DR}{R+R_C} + \frac{(1-D)R}{R-R_C} \right) \quad (7)$$

$$\mathbb{B} = \begin{pmatrix} -\frac{D}{L_1} & 0 \\ 0 & 0 \end{pmatrix} \quad (6)$$

$$\mathbb{D} = \begin{pmatrix} 0 & 0 \end{pmatrix} \quad (8)$$

Se toman los valores seleccionados en la Sección (??). Además se consideran las resistencias tanto de N_1 y de los capacitores de salida (para las cuentas se consideran los dos capacitores en paralelo como uno solo con una única ESR) siendo estos $R_L = 0.001 \Omega$ y $R_C = 0.001 \Omega$ respectivamente. De esta forma se obtiene la transferencia del sistema:

$$G(s) = \mathbb{C} (s\mathbb{I} - \mathbb{A})^{-1} \mathbb{B} = \frac{-15.75s + 3.351 \cdot 10^8}{s^2 + 3002s + 2.346 \cdot 10^9} \quad (9)$$

3.2. Compensador

Se utiliza el siguiente circuito como compensador:

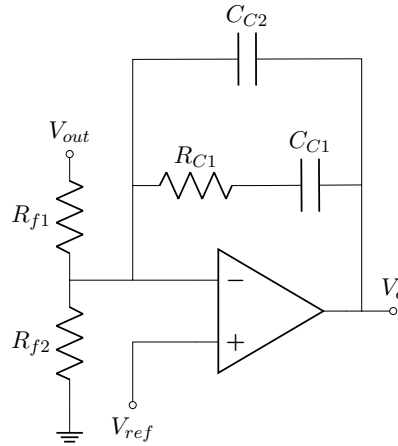


Figura 9: Circuito compensador del sistema.

La transferencia de este sistema es la siguiente:

$$H(s) = \frac{1}{R_{f1}C_{C2}} \cdot \frac{s + \frac{1}{R_{C1}C_{C1}}}{s \left(s + \frac{R_{C1} + R_{C2}}{R_{C1}C_{C1}C_{C2}} \right)} \quad (10)$$

Se emplean los siguientes valores:

- $R_{C1} = 10 \text{ k}\Omega$
- $C_{C2} = 1 \text{ }\mu\text{f}$
- $R_{f1} = R_{f2} = 1 \text{ k}\Omega$
- $N_2 = 1 \text{ }\mu\text{H}$
- $C_{C1} = 10 \text{ nf}$

Con esos valores, el compensador queda:

$$H(s) = \frac{0.0001s + 1}{1 \cdot 10^{-7}s^2 + 0.00101s} \quad (11)$$

Con el sistema realimentado, se grafican los diagramas de Bode y el plano Z del sistema.

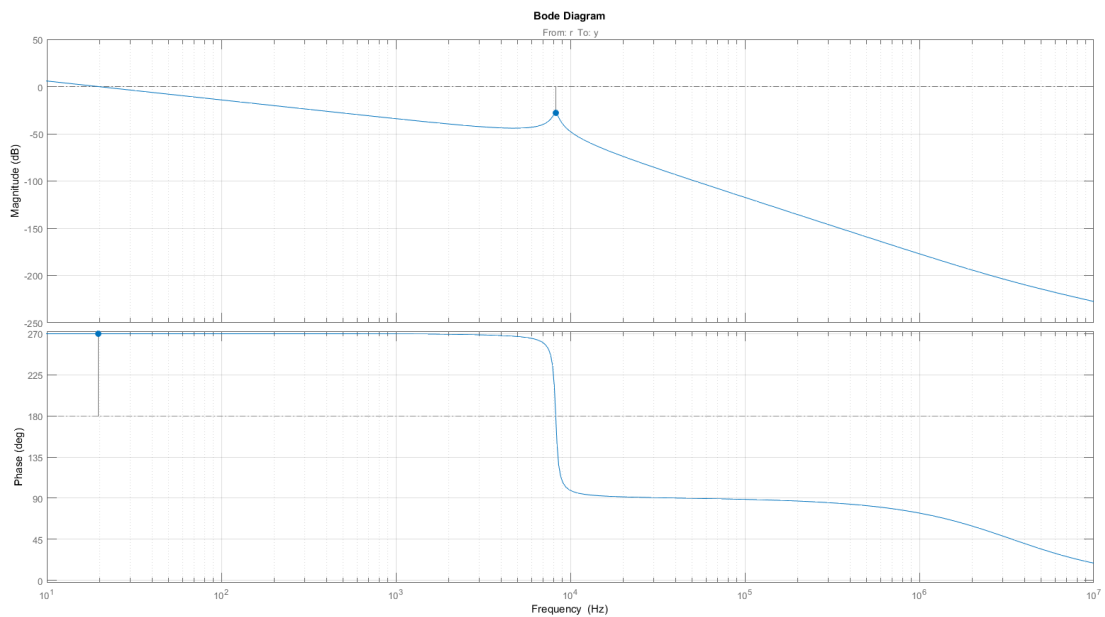


Figura 10: Diagrama de Bode.

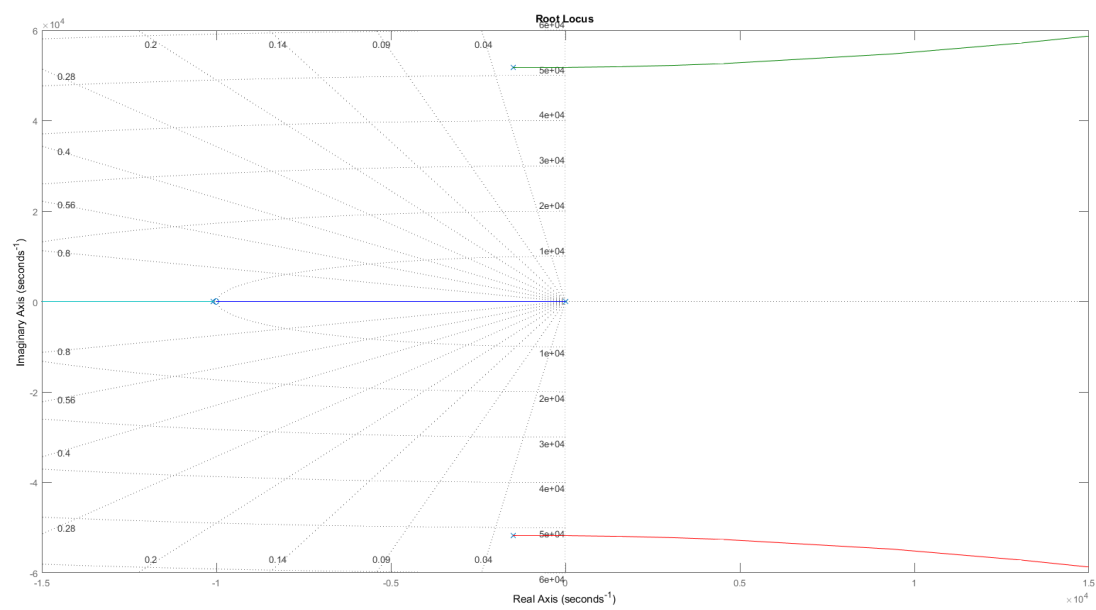


Figura 11: Plano Z, diagrama de polos y ceros.