

Para este ejercicio se implemento el decodificador de direcciones con un integrado 74LS138 y lógica combinacional. Valiendonos de que dado a que únicamente se utilizaran estos 4 periféricos es posible asignar cantidades de memoria por demás a los periféricos. quedando de la siguiente manera la tabla de direcciones.

Adress	Dispositivo	Binario Comienzo	Binario Fin
C000	ROM16K	1100000000000000	1111111111111111
A800	Entrada 8 Bits	1010100000000000	1011111111111111
A000	Salida 8 Bits	1010000000000000	1010011111111111
2000	RAM4K	0010000000000000	0010111111111111

Basta con conectar los siguientes bits con el decoder

$$a_{14} \Rightarrow C \quad (1)$$

$$a_{15} \Rightarrow B \quad (2)$$

$$a_{11} \Rightarrow A \quad (3)$$

así también conectar las salidas Y_0 Y_1 con una compuerta or, al igual que las Y_6 Y_7 con otra. quedando definidos los chip select de la siguiente manera.

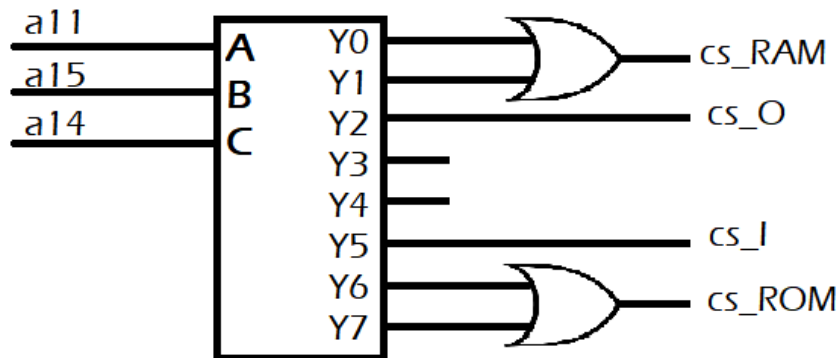


Figura 1: Diagrama en bloques