

ĐẠI HỌC QUỐC GIA THÀNH PHỐ HỒ CHÍ MINH

TRƯỜNG ĐẠI HỌC BÁCH KHOA

KHOA KHOA HỌC VÀ KỸ THUẬT MÁY TÍNH



BÁO CÁO BÀI TẬP CÁ NHÂN

(Môn: Kiến Trúc Máy Tính – CO2008)

GVHD: Nguyễn Xuân Minh

SV thực hiện: Nguyễn Duy Tùng

MSSV: 2115232

Đề bài: Đề 1

TP. HỒ CHÍ MINH – 12/2022

Đề 1:

Câu 2: Cho danh sách địa chỉ 32 - bit truy xuất theo **địa chỉ word** như sau:

5, 172, 43, 4, 253, 88, 173, 14, 183, 44, 186, 252

a) Nếu dùng bộ nhớ cache Direct-mapped có 16 block, mỗi block chứa **1 word**. Hãy xác định địa chỉ theo bit, từ đó suy ra các vùng tag, index lưu trữ vào cache. Cho biết trạng thái Hit/Miss của chuỗi truy xuất trên.

b) Làm lại câu a) với bộ nhớ cache Direct-mapped có 8 block, mỗi block chứa 2 word.

c) Hãy xác định tổng số bit bộ nhớ cần dùng để xây dựng bộ nhớ cache trong cả 2 trường hợp. Biết rằng 1 phần tử cache sẽ chứa 1 bit V, các bit tag và dữ liệu.

Nội dung báo cáo:

Ta có dãy địa chỉ Word: 5, 172, 43, 4, 253, 88, 173, 14, 183, 44, 186, 252

Suy ra địa chỉ theo Byte: 20, 688, 172, 16, 1012, 352, 692, 56, 732, 176, 744, 1008

Câu a)

- Vì bộ nhớ cache Direct-mapped có 16 blocks nên vùng **index chứa 4 bits** ($2^4 = 16$)
- Vì mỗi block chứa 1 word (4 bytes) nên vùng **offset chứa 2 bits** ($2^2 = 4$)
- Ta thấy được danh sách địa chỉ có 32 bits nên vùng **tag chứa $32 - 4 - 2 = 26$ bits**

Ta suy ra được các trạng thái như sau:

Decimal	Binary	Tag	Index	Offset	HIT/MISS
20	0000 0000 0000 0000 0000 0000 00 0101 00	0	5	0	MISS
688	0000 0000 0000 0000 0000 0010 10 1100 00	10	12	0	MISS
172	0000 0000 0000 0000 0000 0000 10 1011 00	2	11	0	MISS
16	0000 0000 0000 0000 0000 0000 00 0100 00	0	4	0	MISS
1012	0000 0000 0000 0000 0000 0011 11 1101 00	15	13	0	MISS
352	0000 0000 0000 0000 0000 0001 01 1000 00	5	8	0	MISS
692	0000 0000 0000 0000 0000 0010 10 1101 00	10	13	0	MISS
56	0000 0000 0000 0000 0000 0000 00 1110 00	0	14	0	MISS
732	0000 0000 0000 0000 0000 0010 11 0111 00	11	7	0	MISS
176	0000 0000 0000 0000 0000 0000 10 1100 00	2	12	0	MISS
744	0000 0000 0000 0000 0000 0010 11 1010 00	11	10	0	MISS
1008	0000 0000 0000 0000 0000 0011 11 1100 00	15	12	0	MISS

Câu b)

- Vì bộ nhớ cache Direct-mapped có 8 blocks nên vùng **index chứa 3 bits** ($2^3 = 8$)
- Vì mỗi block chứa 2 word (8 bytes) nên vùng **offset chứa 3 bits** ($2^3 = 8$)
- Ta thấy được danh sách địa chỉ có 32 bits nên vùng **tag chứa $32 - 3 - 3 = 26$ bits**

Ta suy ra được các trạng thái như sau:

Decimal	Binary	Tag	Index	Offset	HIT/MISS
20	0000 0000 0000 0000 0000 0000 00 010 100	0	2	4	MISS
688	0000 0000 0000 0000 0000 0010 10 110 000	10	6	0	MISS
172	0000 0000 0000 0000 0000 0000 10 101 100	2	5	4	MISS
16	0000 0000 0000 0000 0000 0000 00 010 000	0	2	0	HIT
1012	0000 0000 0000 0000 0000 0011 11 110 100	15	6	4	MISS
352	0000 0000 0000 0000 0000 0001 01 100 000	5	4	0	MISS
692	0000 0000 0000 0000 0000 0010 10 110 100	10	6	4	MISS
56	0000 0000 0000 0000 0000 0000 00 111 000	0	7	0	MISS
732	0000 0000 0000 0000 0000 0010 11 011 100	11	3	4	MISS
176	0000 0000 0000 0000 0000 0000 10 110 000	2	6	0	MISS
744	0000 0000 0000 0000 0000 0010 11 101 000	11	5	0	MISS
1008	0000 0000 0000 0000 0000 0011 11 110 000	15	6	0	MISS

Câu c)

❖ Bộ nhớ đệm đối với Câu a:

Số bit bộ nhớ của một phần tử trong cache gồm:

- 1 bit valid
- 1 block chứa 1 word (4 bytes) → Số bit cho data là $1*4*8$ bit
- 26 bit tag

Số bit bộ nhớ của một phần tử trong cache là: $1 + 1*4*8 + 26 = 59$ (bit)

Số bit bộ nhớ của cache với 16 blocks là: $59*16 = 944$ (bit)

❖ Bộ nhớ đệm đối với Câu b:

Số bit bộ nhớ của một phần tử trong cache gồm:

- 1 bit valid
- 1 block chứa 2 word (8 bytes) → Số bit cho data là $2*4*8$ bit
- 26 bit tag

Số bit bộ nhớ của một phần tử trong cache là: $1 + 2*4*8 + 26 = 91$ (bit)

Số bit bộ nhớ của cache với 8 blocks là: $91*8 = 728$ (bit)