

進捗報告資料

安達智哉

to-adachi@ist.osaka-u.ac.jp

2019年7月23日

1 MMEにおけるメモリ負荷の算出

OAのソースコードの調査結果と文献 [1] で示されている、RRC Connected Inactive 状態から Connected 状態へ遷移する際のシグナリング図(図1)を参考にすることにより、各状態にある UE が MME に与えるメモリ負荷を推定することができた。結果を表1に示す。

図1を見ると、RRC Connected Inactive 状態から Connected 状態へ遷移する際には UE-RAN 間のシグナリングが5回発生している一方、コアネットワーク側にはシグナリングは発生していないことがわかる。よって RRC Connected Inactive 状態と Connected 状態では MME の状態には変化がなく、メモリ負荷も同じであると言える。

表 1: MME が保持する情報

UE のステート	情報名	情報量 (bit)
Connected	ue_description_s	408
	ue_context_s	17470
Connected Inactive	ue_description_s	408
	ue_context_s	17470
Idle	ue_description_s	408

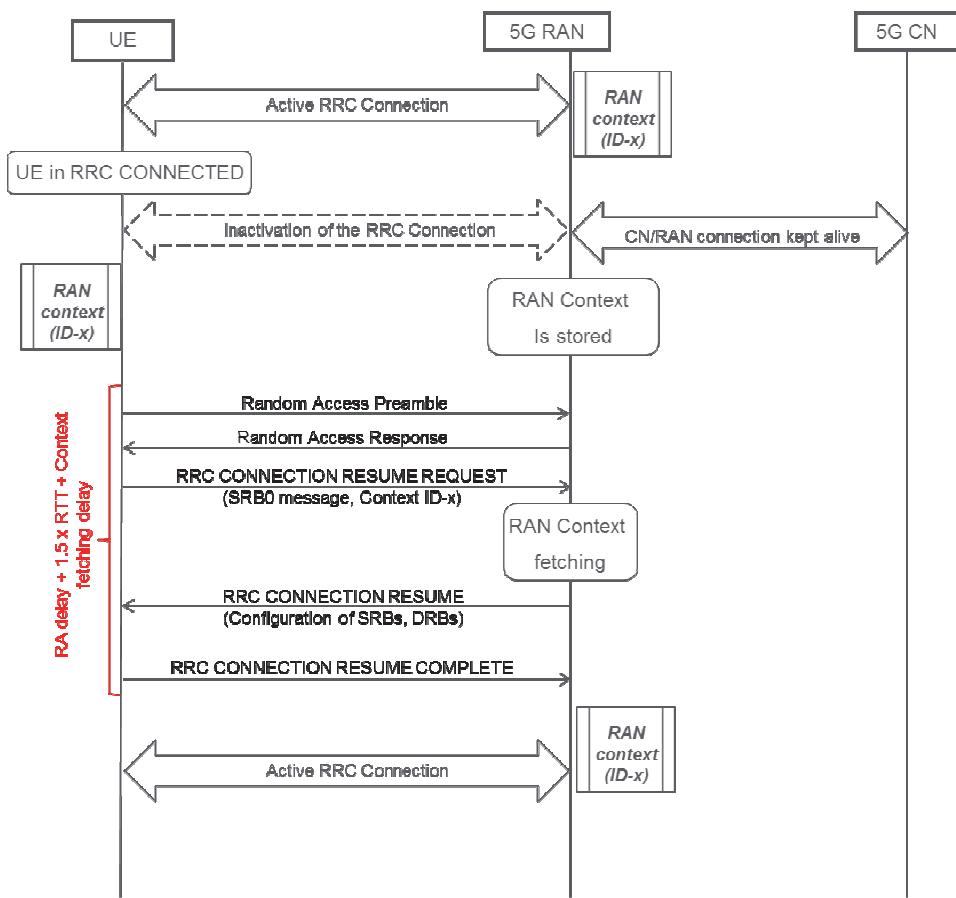


図 1: Signaling for the RRC CONNECTED INACTIVE to RRC CONNECTED transition for the novel state model

2 シグナリング数の調査

文献 [2] および [1] を調査することにより、状態遷移に伴うシグナリングの発生数が明らかになった。図 2 に示す状態遷移図と共に、状態遷移に伴って発生するシグナリングに関する情報を、表 2 に示す。

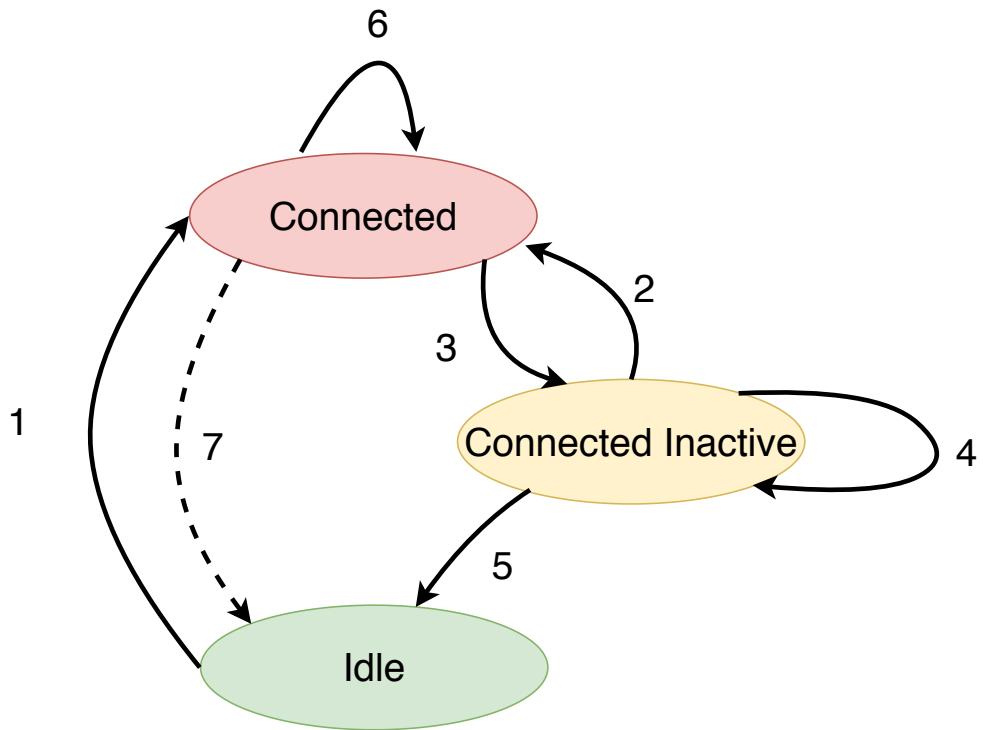


図 2: state transition

表 2: Signaling Load

遷移 ID	シグナリング処理数				遷移条件
	UE	RAN	MME	SGW	
1	9	12	5	2	Packets transmission
2	5	5	0	0	2 or more packets transmission
3	1	1	0	0	Connected timer expiration
4	4	4	0	0	One packet transmission
5	0	3	5	2	Connected Inactive timer expiration
6	0	0	0	0	Packets transmission
7	1	4	5	2	Connected timer expiration

3 MME の負荷の試算方法

MME の負荷に合わせて、UE の状態を制御することにより、どの程度メモリおよび CPU に与える負荷のバランスを変化させることができるかを試算する。UE の状態の制御は、UE が最後にデータを送信したあと、Idle 状態に遷移するまでの時間 (T^i) を設定することで実現する。例えば、CPU が過負荷である場合は、 T^i を長く設定することにより、どの程度メモリの負荷が増加し、CPU の負荷が低下するかを試算する。またその逆に、メモリが過負荷である場合は、 T^i を短く設定することにより、どの程度 CPU の負荷が増加し、メモリの負荷が低下するかを調べる。

3.1 CPU 負荷の算出

ネットワーク全体におけるシグナリングの発生レートを求める。 N_{UE} 台の UE がネットワークに存在すると仮定した時の UE の集合 \mathbf{U} を、 $\mathbf{U} = \{u_1, u_2, \dots, u_{N_{\text{UE}}}\}$ と定義する。ある UE u_h ($u_h \in \mathbf{U}$) が 1 秒あたりに発生させるシグナリングの数を s_h と定義する。Connected Inactive 状態では、小さいデータ量であれば、コントロールプレーンを使ってデータ送信を完了させることができ。この場合、Connected 状態への状態遷移は発生しない。状態遷移が発生しない送信が可能であるデータサイズの上限を α とした時、UE u_h がデータ送信を行う際に、そのデータサイズが α を超える割合を d_h とする。最後のデータ送信から Connected Inactive 状態へ遷移するまでの時間を T^{ci} 、最後のデータ送信から Idle 状態へ遷移するまでの時間を T^i 、 u_h の通信周期を T_h とする。また、状態遷移に伴うシグナリングの発生回数をそれぞれ表 3 のように定義すると、 s_h は以下の式 (1) で表せる。ここで留意すべきは、 T_h が T^{ci} 以下であるような UE は、一度 Connected 状態に遷移すると、常時 Connected 状態を維持し、状態遷移によるシグナリングが発生しないため、 s_h は 0 と定義したことである。また、私の研究では T^i を制御するのであるが、この値が T^{ci} 以下になるような設定はしないことを前提にしている。そのため以下の式でも $T^i \geq T^{\text{ci}}$ が常に成り立つものとしている。

表 3: state signaling

Source	Destination	The number of signaling occurrences
Connected	Connected	$n_{\text{MME}}^{\text{c} \rightarrow \text{c}}$
Connected Inactive	Connected Inactive	$n_{\text{MME}}^{\text{ci} \rightarrow \text{ci}}$
Connected	Connected Inactive	$n_{\text{MME}}^{\text{c} \rightarrow \text{ci}}$
Connected Inactive	Connected	$n_{\text{MME}}^{\text{ci} \rightarrow \text{c}}$
Connected Inactive	Idle	$n_{\text{MME}}^{\text{ci} \rightarrow \text{i}}$
Idle	Connected	$n_{\text{MME}}^{\text{i} \rightarrow \text{c}}$

$$s_h = \begin{cases} \frac{1}{T_h} \cdot n_{\text{MME}}^{\text{c} \rightarrow \text{c}} & \text{if } T_h \leq T^{\text{ci}} \\ \frac{1}{T_h} \cdot (n_{\text{MME}}^{\text{ci} \rightarrow \text{c}} + n_{\text{MME}}^{\text{c} \rightarrow \text{ci}}) \cdot d_h + \frac{1}{T_h} \cdot n_{\text{MME}}^{\text{ci} \rightarrow \text{ci}} \cdot (1 - d_h) & \text{if } T^{\text{ci}} < T_h \leq T^i \\ \frac{1}{T_h} \cdot (n_{\text{MME}}^{\text{i} \rightarrow \text{c}} + n_{\text{MME}}^{\text{c} \rightarrow \text{ci}} + n_{\text{MME}}^{\text{ci} \rightarrow \text{i}}) & \text{otherwise} \end{cases} \quad (1)$$

1 秒毎にネットワーク全体で発生するシグナリングの合計を S と定義する。 S は s_h を用いて以

以下の式 (2) で表せる。

$$S = \sum_{h=1}^{N_{\text{UE}}} s_h \quad (2)$$

この S より、CPU にかかる負荷を算出する。

3.2 メモリ負荷の算出

まず、UE u_h が Connected 状態である時間割合を p_h^c 、Connected Inactive 状態である時間割合を p_h^{ci} 、Idle 状態である時間割合を p_h^i と定義し、これらを求める。これらの値は、 T_h および T^i 、 T^{ci} を用いて以下の式 (3)、(4)、(5) で表せる。

$$p_h^c = \begin{cases} 1 & \text{if } T_h \leq T^{\text{ci}} \\ \frac{T^{\text{ci}}}{T_h} \cdot d_h + \frac{0}{T_h} \cdot (1 - d_h) & \text{if } T^{\text{ci}} < T_h \leq T^i \\ \frac{T^i}{T_h} & \text{otherwise} \end{cases} \quad (3)$$

$$p_h^{\text{ci}} = \begin{cases} 0 & \text{if } T_h \leq T^{\text{ci}} \\ \frac{T_h - T^{\text{ci}}}{T_h} \cdot d_h + \frac{T_h}{T_h} \cdot (1 - d_h) & \text{if } T^{\text{ci}} < T_h \leq T^i \\ \frac{T^i - T^{\text{ci}}}{T_h} & \text{otherwise} \end{cases} \quad (4)$$

$$p_h^i = \begin{cases} 0 & \text{if } T_h \leq T^{\text{ci}} \\ 0 & \text{if } T^{\text{ci}} < T_h \leq T^i \\ \frac{T_h - T^i}{T_h} & \text{otherwise} \end{cases} \quad (5)$$

また、各状態におけるメモリ負荷をそれぞれ表 4 のように定義すると、UE u_h が MME に与えるメモリ負荷の平均 b_h は以下の式 (6) で表せる。

表 4: 各状態における UE1 台当たりの MME のメモリ負荷

state	load of MME memory
Connected	m_{MME}^c
Connected Inactive	$m_{\text{MME}}^{\text{ci}}$
Idle	m_{MME}^i

$$b_h = m_{\text{MME}}^c \cdot p_h^c + m_{\text{MME}}^{\text{ci}} \cdot p_h^{\text{ci}} + m_{\text{MME}}^i \cdot p_h^i \quad (6)$$

MME に対してネットワーク全体で発生する平均的なメモリ負荷の合計を B と定義する。 B は b_h を用いて以下の式 (7) で表せる。

$$B = \sum_{h=1}^{N_{\text{UE}}} b_h \quad (7)$$

この B よりメモリ負荷を算出する。

4 MME が単位時間当たりに処理可能なシグナリングの最大数の推定

メモリ負荷に関しては MME に搭載されているメモリのサイズや一般的なサーバに搭載されているメモリサイズなどと比較することにより、どの程度までの負荷が許容されるのかを議論することは容易である。

一方、シグナリング負荷に関しては、シグナリング負荷と CPU 負荷との関係が自明でないため、負荷の許容範囲を明らかにすることは、一般的に容易ではない。そこで、今回は、上野さんの実験結果を参考にしつつ、どの程度までのシグナリング負荷が許容されるのかを推定した。

上野さんの論文 [3] に示されている結果を図 3 および図 4 に示す。図 3 では、128 台の UE が、特定の同期精度でアタッチ処理を開始した時に発生するレイテンシを示している。同期精度は T_{expect} というパラメータで表現されている。 $T_{expect} = t$ である時は、特定の時刻から t 秒の範囲内でランダムに全 UE がアタッチ処理を開始することを意味する。この図を見ると T_{expect} の値が 1.6 以下になると、急激にレイテンシが増加していることがわかる。

また、図 4 では、レイテンシの内訳を示している。これを見ると、 T_{expect} の値が 1.6 以下の時は、MME のレイテンシが大幅に増加していることがわかる。また、MME のレイテンシが全体のレイテンシに対して大部分を占めていることもわかる。

以上の理由から、 $T_{expect} 1.6$ 以下の時に、128 台の UE がアタッチ処理を開始した場合、MME の処理にかかる遅延が大幅に増加することが分かる。つまり、 $T_{expect} 1.6$ 以下の状況で、128 台の UE がアタッチ処理を開始した時に発生する負荷は、MME を過負荷状態にする。

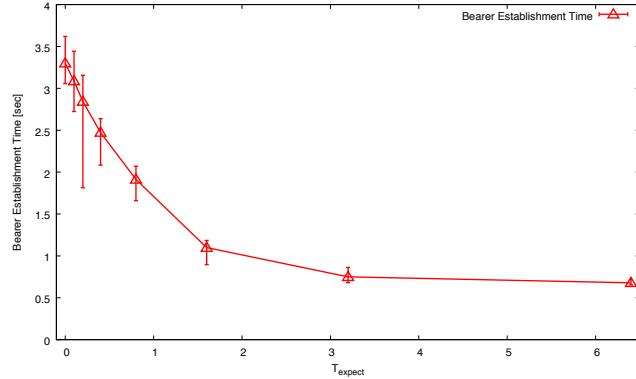


図 3: Relationship between T_{expect} and bearer establishment time

以上の調査から、毎秒約 80 台の UE がアタッチ処理を実行する際に発生するシグナリング負荷以下ならば、MME は処理可能であると言える。図 5 に示すように、MME は 1 つのアタッチ処理完了するために、15 回のシグナリング処理を行っている。このことから、毎秒約 1200 回のシグナリング負荷以下であれば、CPU は過負荷にならないと推定できる。

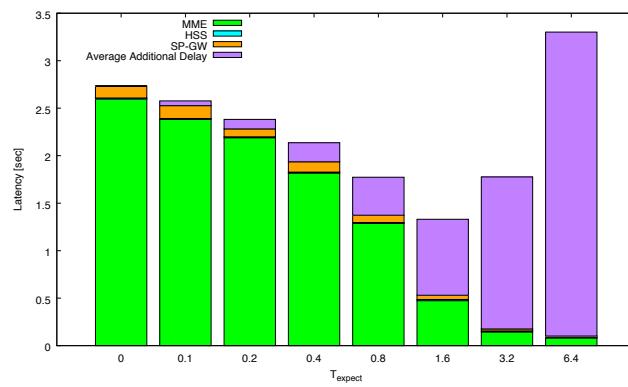


図 4: Relationship between T_{expect} and signaling processing time on each EPC node

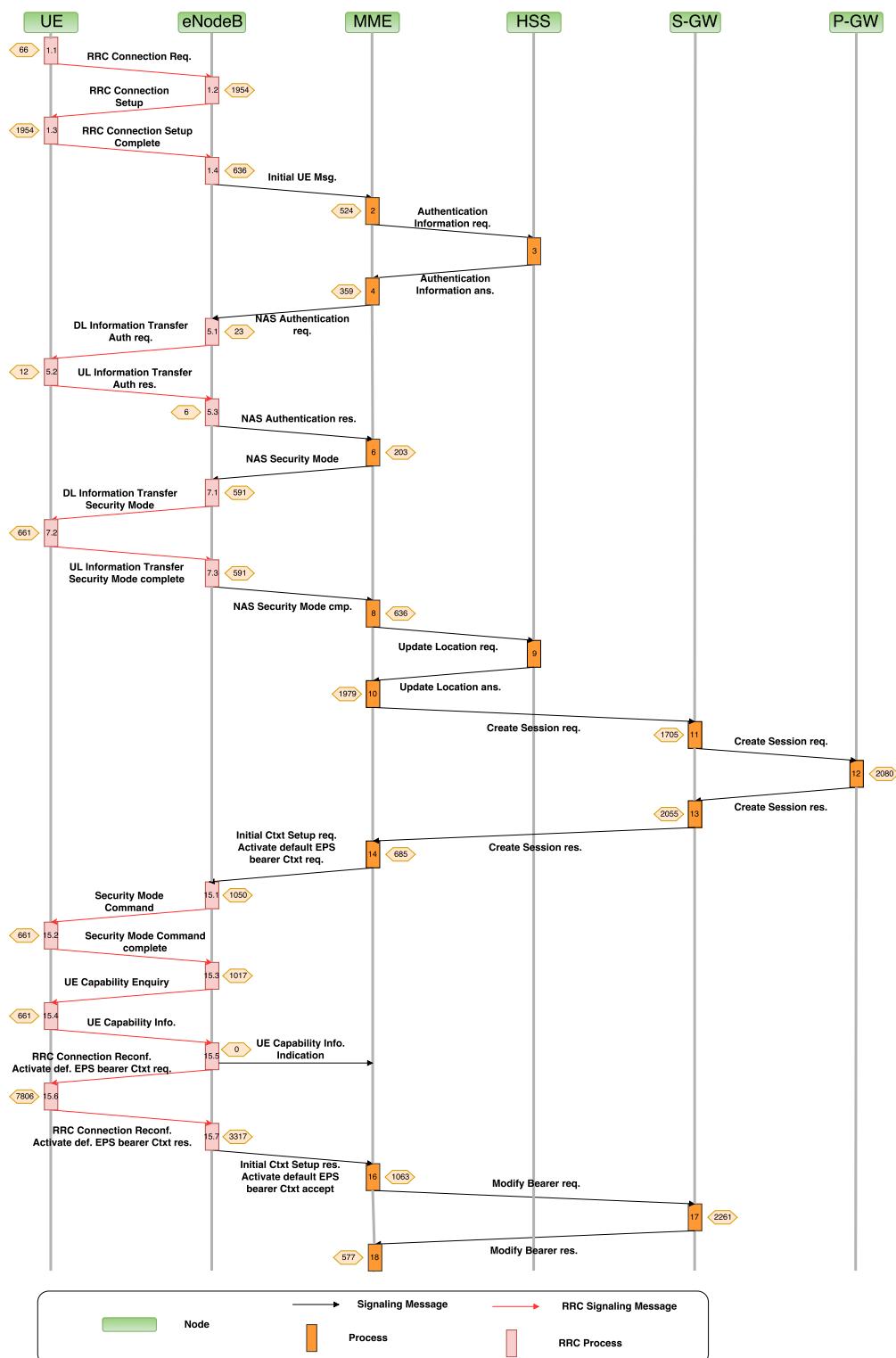


図 5: アタッチのシグナリングフロー

5 MME 負荷の試算

第3.2章で調査したメモリ負荷および、第2章で調査したシグナリング負荷を参考にし、第3章で述べた数式を用いることで、MMEに発生する負荷を概算することができる。具体的には、UEの通信周期に対して十分長い期間においてMMEに対して発生する平均的な負荷を求めることができる。また、以下の評価ではMMEを含めた全ネットワークノードのリソースおよびリンク帯域は十分大きいと仮定する。つまり、どのネットワーク要素もオーバーロード状態になることなく全てのUEを収容した時に、MMEにどれほどの負荷がかかるかを評価する。

5.1 UE の試算 1

以下のように条件やパラメータを仮定した。

- UEごとに通信周期は固定であり、途中で変化することはない。
- 最後の送信が終了したあと、Connected状態のUEがConnected Inactive状態へ遷移するまでの時間(T^{ci})は全UEで共通かつ不変の値として $T^{ci} = 10s$ とした。
- UEの送信するデータサイズは十分大きいものとする。つまり、データ送信を行うタイミングで必ずConnected状態に遷移するものとする($d_h = 1$)。
- UEの通信周期に対するUE台数の分布は以下の図6、図7、図8に示す、3つのデータセットを用意した。それぞれ、ネットワークに存在するUEの台数は17,400台、469,200台、474,600台である。また、通信周期に対してUEの台数は一様分布である。
- データ送信にかかる時間はUEの通信周期と比べて十分小さいものとし、送信が失敗することないと仮定する。

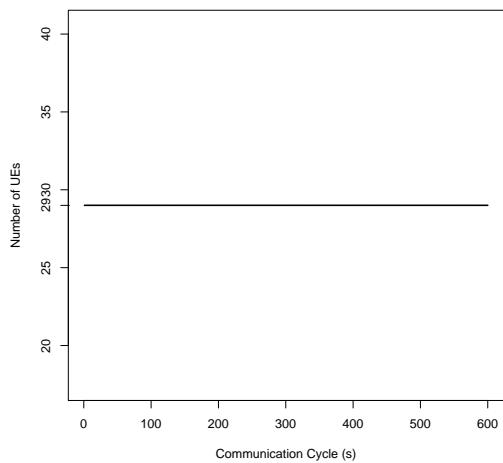


図 6: UE 台数と通信周期 (データセット 1)

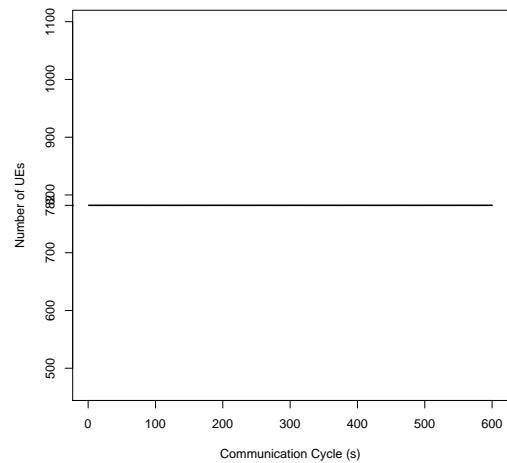


図 7: UE 台数と通信周期 (データセット 2)

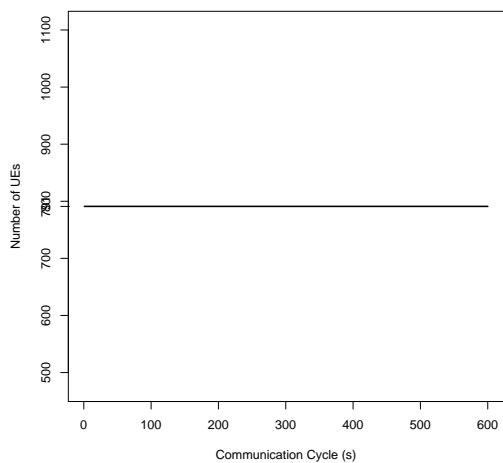


図 8: UE 台数と通信周期 (データセット 3)

MME のシグナリング負荷と MME のメモリ負荷の関係を示した図を図 9 に示す。データセット 1 は、 T^i を最小値 (10s) に設定したとしても、シグナリング発生数が MME が処理可能な限界値 (1200 回/s) を超えないような UE の一様分布のうち、最も UE 台数が多い分布である。データセット 2 は、 T^i を最大値 (600s) に設定したとしても、メモリ消費量が MME の限界値 (1GB) を超えないような UE の一様分布のうち、最も UE 台数が多い分布である。データセット 3 は、 T^i を適切に設定した時には、シグナリング発生数およびメモリ消費量が MME の限界値を超えないような UE の一様分布のうち、最も UE 台数が多い分布である。

これらの結果を見ると、今回の条件においては、メモリ負荷の限界値よりもシグナリング発生数の限界値の方が、制約として厳しいことが分かる。また、Idle Timer を適切に設定して、シグナリング負荷とメモリ負荷を相互にオフロードさせる効果はほとんどないと言える。実際、Idle Timer を最大に設定した場合 (データセット 2) と Idle Timer を適切に設定した場合 (データセット 3) では収容可能な UE 台数は 1.2%程度しか増加していない。Idle Timer に大きな値を設定し、シグナリング負荷をメモリ負荷にオフロードする時に、ネットワーク全体で収容できる UE の台数が向上することが分かる。

また、データセット 1、2、3 のグラフを比較することによって、UE の台数が変化した時のグラフの変化を見ることができる。まず、y 軸切片に着目する。y 軸切片は、Idle Timer を最大に設定してシグナリング負荷を全てメモリ負荷にオフロードした場合において、メモリに対して発生する負荷を示す値である。データセット 1、2、3 の y 軸切片の値はそれぞれ、37MB、1000MB、1011MB である。UE 台数がそれぞれ、17,400 台、469,200 台、474,600 台であったことを踏まえると、UE 台数と y 軸切片との間には比例の関係があることが分かる。つまり、UE の分布の傾向 (今回の場合、通信周期が 1s から 600s の範囲内で UE は一様分布しているという条件) が同じであるならば、Idle Timer を最大に設定してシグナリング負荷を全てメモリ負荷にオフロードした場合に発生するメモリ負荷は、ネットワークに存在する UE の台数に比例する。

同様に、x 軸切片付近 (※メモリ負荷は 0 にはならないため、厳密には x 軸切片ではない) に着目しつつ、データセット 1、2、3 のグラフを比較する。x 軸切片付近のシグナリング負荷は、Idle Timer を最小に設定してメモリ負荷を出来るだけシグナリング負荷にオフロードした場合に発生する、シグナリング負荷を示す値である。データセット 1、2、3 のこの値はそれぞれ、1,173.3/s、31,639.8/s、32,003.9/s である。UE 台数がそれぞれ、17,400 台、469,200 台、474,600 台であったことを踏まえると、UE 台数とこの値との間には比例の関係があることが分かる。つまり、UE の分布の傾向 (今回の場合、通信周期が 1s から 600s の範囲内で UE は一様分布しているという条件) が同じであるならば、Idle Timer を最小に設定してメモリ負荷を出来るだけシグナリング負荷にオフロードした時のシグナリング負荷は、ネットワークに存在する UE の台数に比例する。

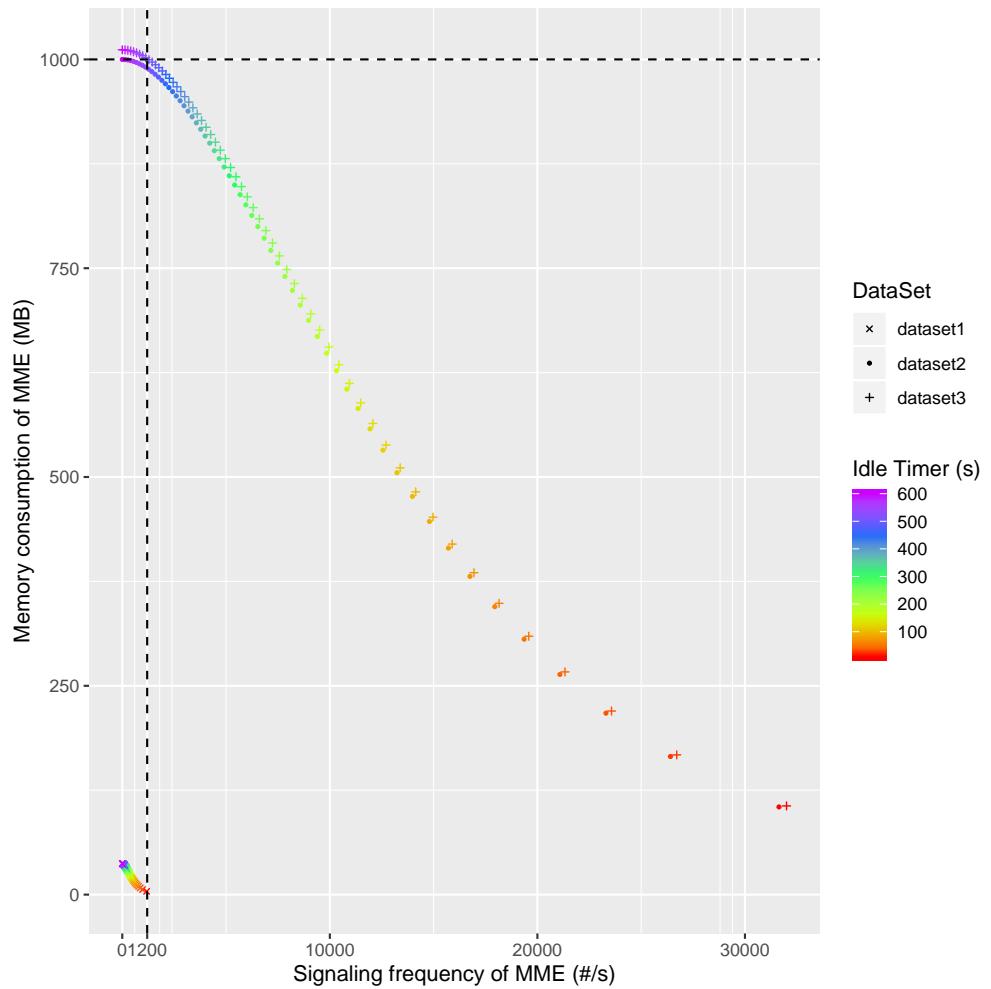


図 9: MME に対して発生する、1sあたりのシグナリング数に対する MME のメモリ負荷の全体像
(データセット 1,2,3)

5.2 UE の試算 2

以下のように条件やパラメータを仮定した。 $d_h = 0$ である点以外は、第 5.1 節の仮定と同じである。

- UE ごとに通信周期は固定であり、途中で変化することはない。
- 最後の送信が終了したあと、Connected 状態の UE が Connected Inactive 状態へ遷移するまでの時間 (T^{ci}) は全 UE で共通かつ不变の値として $T^{ci} = 10s$ とした。
- UE の送信するデータサイズは十分小さいものとする。つまり、Connected Inactive 状態で発生したデータ送信に関しては、Connected 状態への状態遷移を引き起こさないものとする ($d_h = 0$)。
- UE の通信周期に対する UE 台数の分布は図 6、図 7、図 8 に示す、3 つのデータセットを用意した。それぞれ、ネットワークに存在する UE の台数は 17,400 台、469,200 台、474,600 台である。また、通信周期に対して UE の台数は一様分布である。
- データ送信にかかる時間は UE の通信周期と比べて十分小さいものとし、送信が失敗することはないと仮定する。

この時の結果は、第 5.1 節に示した結果と全く同じである。なぜなら今回の試算では、 d_h の値が変化しても、メモリおよび CPU の負荷には全く影響が出ないためである。これは、今回の試算では UE の状態が Connected 状態および Connected Inactive 状態である時に MME のメモリに与える負荷は同じでありかつ、Connected 状態と Connected Inactive 状態を遷移する際に MME に発生するシグナリングの数は 0 であることから説明できる。

5.3 UE の試算 3

以下のように条件やパラメータを仮定した。

- UE ごとに通信周期は固定であり、途中で変化することはない。
- 最後の送信が終了したあと、Connected 状態の UE が Connected Inactive 状態へ遷移するまでの時間 (T^{ci}) は全 UE で共通かつ不变の値として $T^{ci} = 10s$ とした。
- UE の送信するデータサイズは十分大きいものとする。つまり、データ送信を行うタイミングで必ず Connected 状態に遷移するものとする ($d_h = 1$)。
- UE の通信周期に対する UE 台数の分布は以下の図 10、図 11、図 12 に示す、3 つのデータセットを用意した。それぞれ、ネットワークに存在する UE の台数は 108,000 台、468,000 台、660,000 台である。また、通信周期に対して UE の台数は一様分布である。
- データ送信にかかる時間は UE の通信周期と比べて十分小さいものとし、送信が失敗することはないと仮定する。

MME のシグナリング負荷と MME のメモリ負荷の関係を示した図を図 13 に示す。データセット 4 は、 T^i を最小値に設定した場合でも、シグナリング発生数が MME が処理可能な限界値 (1200 回/s) を超えないような UE 台数の分布である。データセット 5 は、 T^i を最大値に設定した場合で

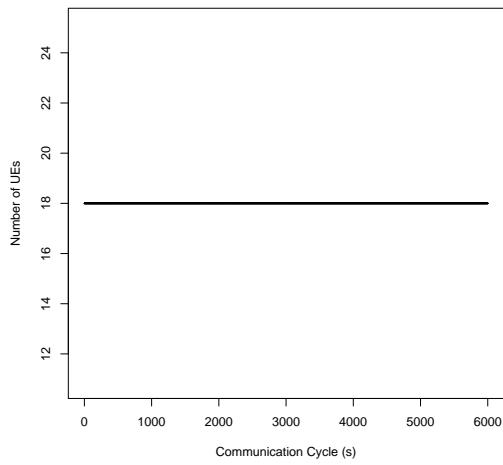


図 10: UE 台数と通信周期 (データセット 4)

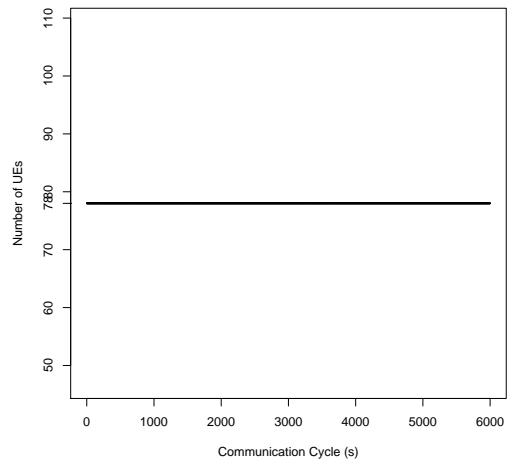


図 11: UE 台数と通信周期 (データセット 5)

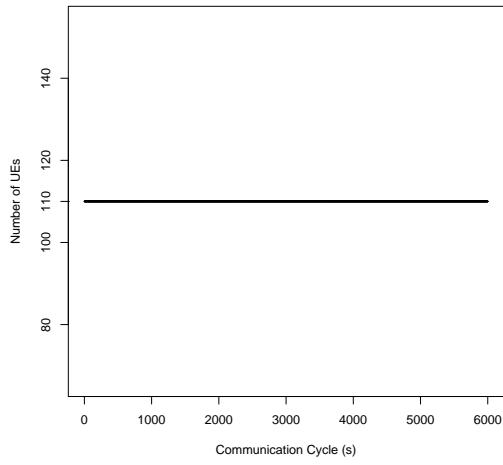


図 12: UE 台数と通信周期 (データセット 6)

も、メモリ消費量が MME の限界値 (1000MB) を超えないような UE 台数の分布である。データセット 6 は、 T^i を適切に設定した場合において、シグナリング発生数およびメモリ消費量が MME の限界値を超えないような UE 台数の分布である。

これらの結果を見ると、第 5.1 節で示した結果と比較して、メモリ負荷に対するシグナリング負荷の制約が相対的に緩くなっている。これは、通信周期が長い UE の方が、単位時間あたりに発生するシグナリングが少ないという性質が関係している。本節の評価では、第 5.1 節と比較して通信周期の長い UE が相対的に多く、通信周期の短い UE が相対的に少ないデータセットを用意したため、ネットワーク全体で見た時のシグナリング負荷が小さくなっている。そのため、Idle Timer を変化させシグナリング負荷とメモリ負荷を相互にオフロードすることにより収容可能な UE 台数を向上させる効果が、第 5.1 節で示した結果と比較して大きい。実際、Idle Timer を最小に設定した場合 (データセット 4) と Idle Timer を最大に設定した場合 (データセット 5) と比較して、収容可能な UE 台数はそれぞれ 611%、141% に向かっている。また、第 5.1 節で述べた結果と同様に、x 軸方向、y 軸方向共に、UE の台数と比例の関係があり、グラフの形状は相似である。

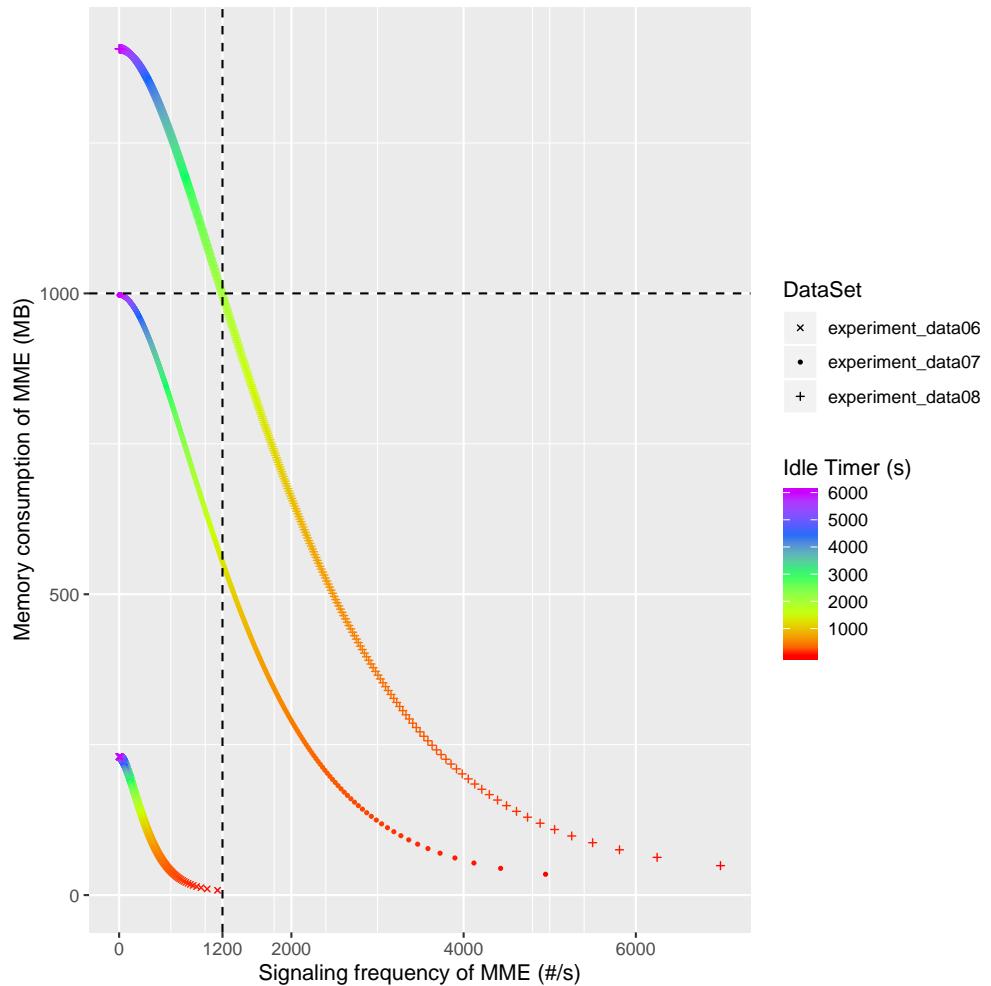


図 13: MME に対して発生する、1s あたりのシグナリング数に対する MME のメモリ負荷の全体像 (データセット 4,5,6)

5.4 UE の試算 4

3GPP の仕様書 [4] を参考にし、以下のように条件やパラメータを仮定した。

- UE ごとに通信周期は固定であり、途中で変化することはない。
- 最後の送信が終了したあと、Connected 状態の UE が Connected Inactive 状態へ遷移するまでの時間 (T^{ci}) は全 UE で共通かつ不変の値として $T^{ci} = 10s$ とした。
- UE の送信するデータサイズは十分大きいものとする。つまり、データ送信を行うタイミングで必ず Connected 状態に遷移するものとする ($d_h = 1$)。
- UE の通信周期に対する UE 台数の分布を以下の図 14、図 15、図 16 に示す。ネットワークに存在する UE の台数はそれぞれ、925,700、469,200、1,178,100 台である。
- データ送信にかかる時間は UE の通信周期と比べて十分小さいものとし、送信が失敗することないと仮定する。

結果を図 17 に示す。データセット 10 は、 T^i を最小値に設定した場合でも、シグナリング発生数が MME が処理可能な限界値 (1200 回/s) を超えないような UE 台数の分布である。データセット 11 は、 T^i を最大値に設定した場合でも、メモリ消費量が MME の限界値 (1000MB) を超えないような UE 台数の分布である。データセット 12 は、 T^i を適切に設定した場合において、シグナリング発生数およびメモリ消費量が MME の限界値を超えないような UE 台数の分布である。この結果より、Idle Timer を適切に設定した場合は、Idle Timer を最小に設定した場合と最大に設定した場合それぞれと比較して、収容可能な UE 台数が 127% および 251% に増加したことが分かる。

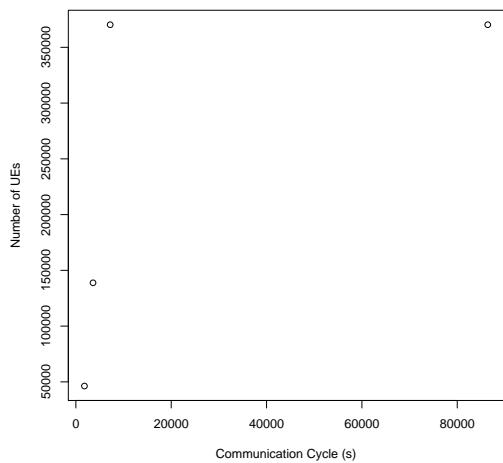


図 14: UE 台数と通信周期 (データセット 10)

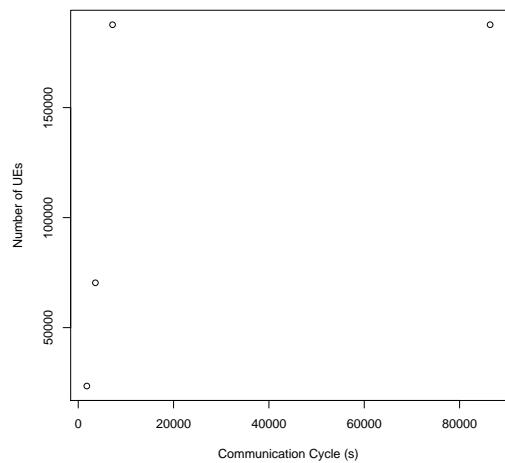


図 15: UE 台数と通信周期 (データセット 11)

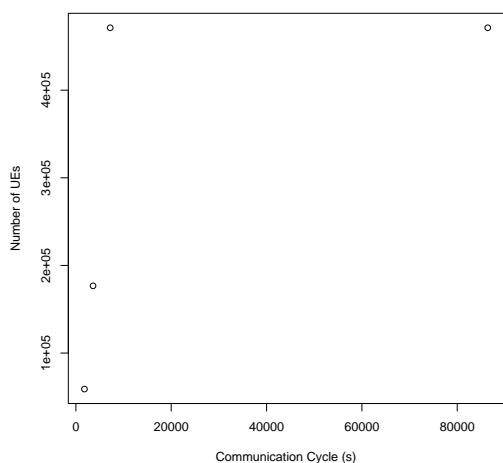


図 16: UE 台数と通信周期 (データセット 12)

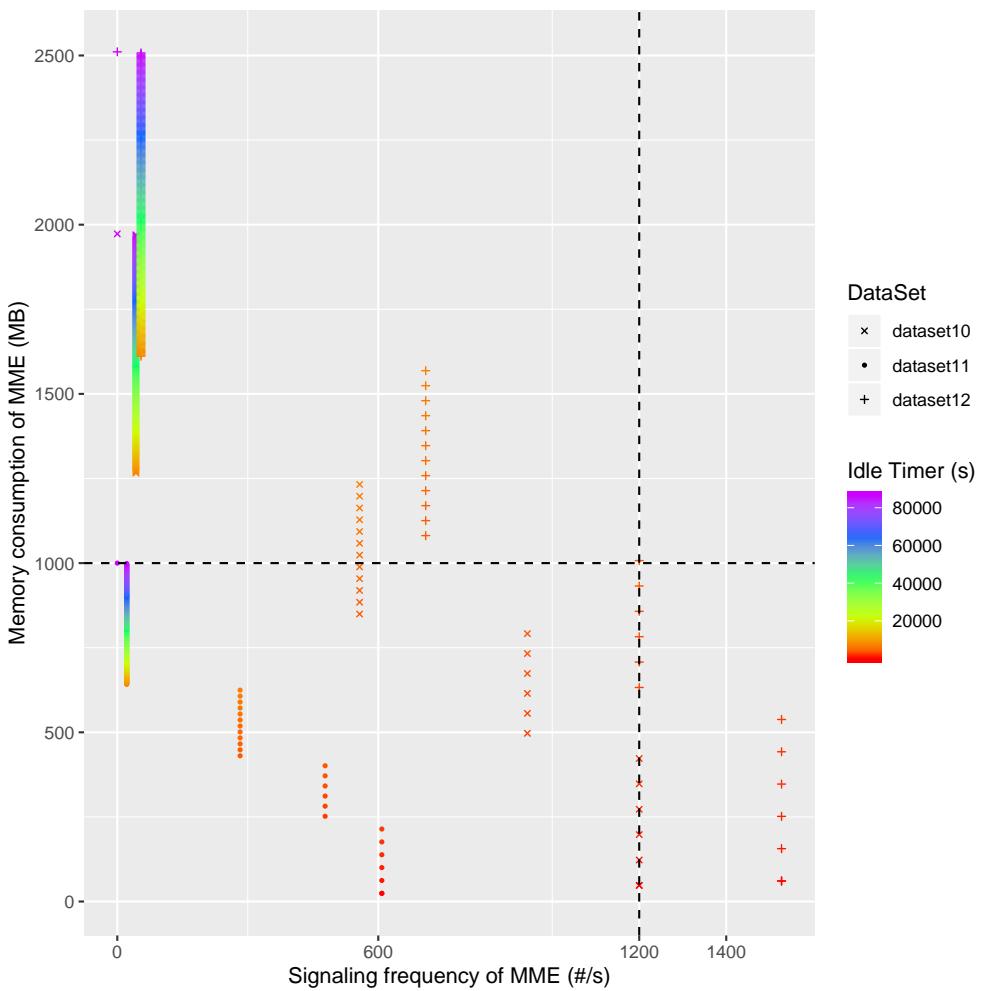


図 17: MME に対して発生する、1sあたりのシグナリング数に対する MME のメモリ負荷 (データセット 10,11,12)

5.5 定式化

以下の条件の時、UE を収容可能かを式で判定できる。

- UE ごとに通信周期は固定であり、途中で変化することはない。また、各 UE の通信周期が明らかになっている。
- データ送信にかかる時間は UE の通信周期と比べて十分小さいものとし、送信が失敗することはないと仮定する。
- UE の総数は有限かつ一定である。

Idle Timer(T^i) をある値 $\alpha (\alpha \geq T^{ci})$ に設定した時のシグナリング負荷は、式 (1) および (2) の T^i に α を代入することによって求められる以下の式 (8)、(9) より得られる。式 (1) および (2) の T^i に α を代入した時に導出される S を $S(\alpha)$ と定義する。

$$S(\alpha) = \sum_{h=1}^{N_{UE}} s_h(\alpha) \quad (8)$$

$$s_h(\alpha) = \begin{cases} \frac{1}{T_h} \cdot n_{MME}^{c \rightarrow c} & \text{if } T_h \leq T^{ci} \\ \frac{1}{T_h} \cdot (n_{MME}^{ci \rightarrow c} + n_{MME}^{c \rightarrow ci}) \cdot d_h + \frac{1}{T_h} \cdot n_{MME}^{ci \rightarrow ci} \cdot (1 - d_h) & \text{if } T^{ci} < T_h \leq \alpha \\ \frac{1}{T_h} \cdot (n_{MME}^{i \rightarrow c} + n_{MME}^{c \rightarrow ci} + n_{MME}^{ci \rightarrow i}) & \text{otherwise} \end{cases} \quad (9)$$

次に、Idle Timer(T^i) をある値 $\alpha (\alpha \geq T^{ci})$ に設定した時のメモリ負荷は式 (3)、(4)、(5)、(6) および (7) の T^i に α を代入することによって求められる以下の式 (10)、(11)、(12)、(13) および (14) より得られる。これらの式の T^i に α を代入した時に導出される B を $B(\alpha)$ と定義する。

$$B(\alpha) = \sum_{h=1}^{N_{UE}} b_h(\alpha) \quad (10)$$

$$b_h(\alpha) = m_{MME}^c \cdot p_h^c(\alpha) + m_{MME}^{ci} \cdot p_h^{ci}(\alpha) + m_{MME}^i \cdot p_h^i(\alpha) \quad (11)$$

$$p_h^c(\alpha) = \begin{cases} 1 & \text{if } T_h \leq T^{ci} \\ \frac{T^{ci}}{T_h} \cdot d_h + \frac{0}{T_h} \cdot (1 - d_h) & \text{if } T^{ci} < T_h \leq \alpha \\ \frac{T^{ci}}{T_h} & \text{otherwise} \end{cases} \quad (12)$$

$$p_h^{ci}(\alpha) = \begin{cases} 0 & \text{if } T_h \leq T^{ci} \\ \frac{T_h - T^{ci}}{T_h} \cdot d_h + \frac{T_h}{T_h} \cdot (1 - d_h) & \text{if } T^{ci} < T_h \leq \alpha \\ \frac{\alpha - T^{ci}}{T_h} & \text{otherwise} \end{cases} \quad (13)$$

$$p_h^i(\alpha) = \begin{cases} 0 & \text{if } T_h \leq T^{ci} \\ 0 & \text{if } T^{ci} < T_h \leq \alpha \\ \frac{T_h - \alpha}{T_h} & \text{otherwise} \end{cases} \quad (14)$$

MME が許容できるメモリ負荷およびシグナリング負荷の最大値をそれぞれ S^{\max} 、 B^{\max} とする。この時、以下の条件 (15) に示した 2 つの条件を同時に満たすような α の値が存在するならば、Idle Timer を α に設定することによって、与えられた UE は全て収容可能であると言える。

$$\begin{aligned} S(\alpha) &\leq S^{\max} \\ B(\alpha) &\leq B^{\max} \end{aligned} \tag{15}$$

6 今後の予定

- ベイズ最適化の考え方を用いた Idle Timer の制御方式を考える。
- UE の通信周期の分布やデータサイズなど、様々なパラメータを変化させた場合の試算を行う。
- IdleTimer の設定方法を決める良いアルゴリズムがないか調査する。
- Connected Inactive 状態において “状態遷移を伴わないデータ送信” が可能なデータ量を調査する。

参考文献

- [1] I. L. Da Silva, G. Mildh, M. Säily, and S. Hailu, “A Novel State Model for 5G Radio Access Networks,” in *Proceedings of 2016 IEEE International Conference on Communications Workshops (ICC)*, May 2016, pp. 632–637.
- [2] 3GPP, “Study on architecture enhancements for Cellular Internet of Things (CIoT),” 3rd Generation Partnership Project (3GPP), Technical Report (TR) 23.720, Mar. 2016, version 13.0.0. [Online]. Available: <https://portal.3gpp.org/desktopmodules/Specifications/SpecificationDetails.aspx?specificationId=2894>
- [3] 上野真生, 長谷川剛, 村田正幸, “多数の M2M/IoT 端末からの集中アクセスを考慮したモバイルコアネットワークの実験評価,” in *Proceedings of 電子情報通信学会技術研究報告 (NS2018-226)*, Mar. 2019.
- [4] 3GPP, “Cellular System Support for Ultra-low Complexity and Low Throughput Internet of Things (CIoT),” 3rd Generation Partnership Project (3GPP), Technical Report (TR) 45.820, Dec. 2015, version 13.1.0. [Online]. Available: <https://portal.3gpp.org/desktopmodules/Specifications/SpecificationDetails.aspx?specificationId=2719>