

# Microcontroladores

Semestre: 2021-1

Profesor: Kalun José Lau Gan

Semana 5: Interrupciones

1

## ¿Preguntas previas?

- El display de counter/timer del Proteus no muestra el valor de la frecuencia
  - Entra a las propiedades de dicho componente y cambia a medidor de frecuencia

2

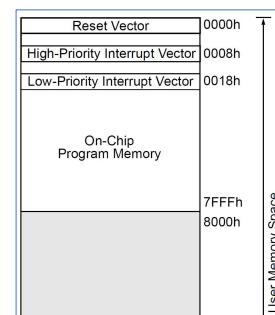
## Agenda:

- Ref Capítulo 9 del datasheet del PIC18F4550 (pag 99)
- Las interrupciones en el PIC18F4550
- Interrupción por desborde del Timer 0
- Interrupciones externas INT0, INT1 e INT2
- Prioridades en las interrupciones

3

## Interrupciones:

- Las interrupciones son eventualidades que detienen el flujo normal de operación del microcontrolador.
- En el PIC18F4550 tenemos dos vectores de interrupción:
  - Alta Prioridad (0x0008)
  - Baja Prioridad (0x0018)
- Las prioridades están desactivadas por defecto, si están desactivadas, todas van al 0x0008)
- La interrupción externa INT0 solo es alta prioridad
- Todos los periféricos internos del microcontrolador (Timers, INTs externas, CCP, EUSART, A/D, comparadores analógicos, etc) pueden emitir interrupciones al CPU.
- Son 10 registros de configuración en el sistema de interrupciones
- Las banderas que indican la fuente de interrupción deberán de bajarse una vez activados.



```

org 0x0000
goto init_conf

org 0x0008
goto INT_ISRH

org 0x0018
goto INT_ISRL

org 0x0020
init_conf:   -----
-----
```

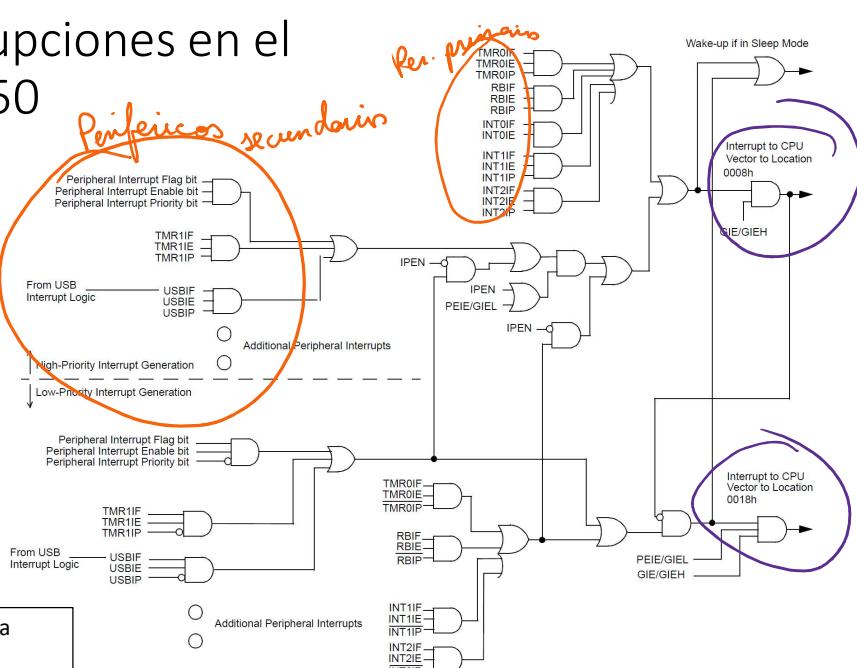
4

Los diez registros para configurar las interrupciones:

- **INTCON** (están las interrupciones primarias (TMR0, INT0, RB) incluyendo los habilitadores globales)
  - **INTCON2** (configuración de flancos de las ints. exts., prioridad en TMR0 y RB)
  - **INTCON3** (prioridades, habilitadores y banderas de INT1 e INT2)
  - **PIE1** (habilitadores de interrupciones de periféricos parte 1)
  - **PIE2** (habilitadores de interrupciones de periféricos parte 2)
  - **PIR1** (banderas de interrupciones de periféricos parte 1)
  - **PIR2** (banderas de interrupciones de periféricos parte 2)
  - **IPR1** (configuración de prioridades de interrupciones de periféricos parte 1)
  - **IPR2** (configuración de prioridades de interrupciones de periféricos parte 2)
  - **RCON** (registro de control de reset del CPU, incluye el IPEN - habilitador de prioridades)

5

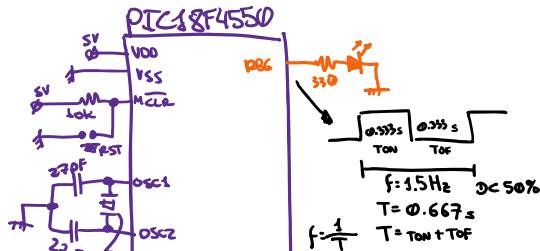
# Las interrupciones en el PIC18F4550



Ref. Página 99 de la hoja  
técnica del PIC18F4550

6

## Ejemplo: Empleando el TMR0 con interrupciones desarrollar un titilador de LED conectado en RB6 con frecuencia 1.5Hz.



REGISTER 11-1: TOCON: TIMER0 CONTROL REGISTER							
R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
TMR0L	0000	0000	0000	0000	0000	0000	0000
bit 7	0	0	0	0	0	0	0
bit 6	0	0	0	0	0	0	0
bit 5	0	0	0	0	0	0	0
bit 4	0	0	0	0	0	0	0
bit 3	0	0	0	0	0	0	0
bit 2:0	000	000	000	000	000	000	000
<b>Legend:</b>							
R = Readable bit	W = Writeable bit	U = Unimplemented bit, read as '0'	0 = Bit is cleared	x = Bit is unknown			
n = Value at POR		T = Bit is set					

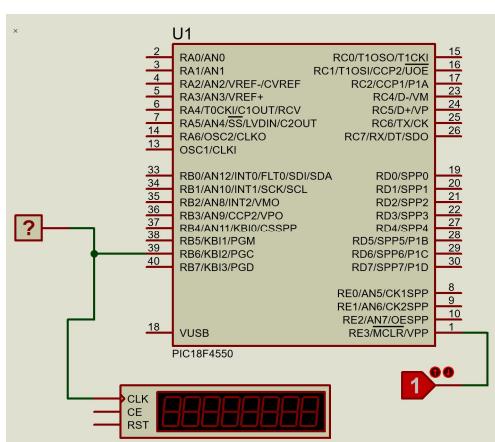
REGISTER 9-1: INTCON: INTERRUPT CONTROL REGISTER							
C	0	R	0	R	0	R	0
GIE	0	INT0	0	INT1	0	INT2	0
bit 7	0	0	0	0	0	0	0
bit 6	0	0	0	0	0	0	0
bit 5	0	0	0	0	0	0	0
bit 4	0	0	0	0	0	0	0
bit 3	0	0	0	0	0	0	0
bit 2	0	0	0	0	0	0	0
bit 1	0	0	0	0	0	0	0
bit 0	0	0	0	0	0	0	0

Diagrama de flujo:



7

(cont...)

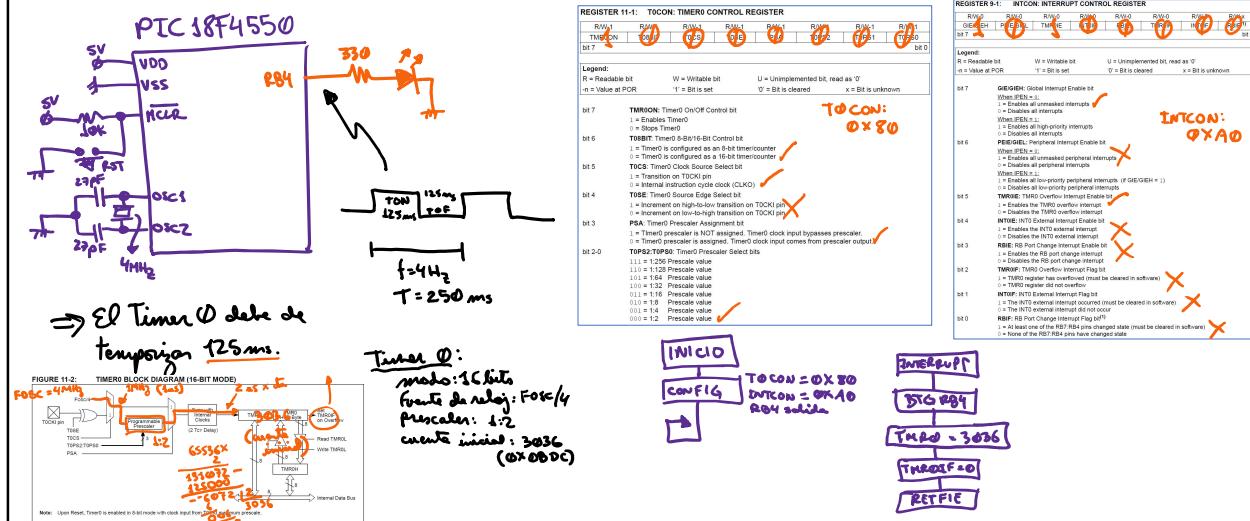


```

17   org 0x0000
18   goto init_conf
19
20   org 0x0008
21   goto Tmr0_ISR
22
23   init_conf: bcf TRISB, 6 ;RB6 como salida
24   movwf TMRCON ;Timer0 modo 16bit, PSC 1:8, fosc/4
25   movwf INTCON ;GIE=1, TMROIE=1
26
27   loop: nop
28   goto loop
29
30   Tmr0_ISR: btg LATB, 6
31   movwf TMRH ;Carga de cuenta inicial a TMR0: 0x5D3D (23869)
32   movwf TMR0L ;Carga de cuenta inicial a TMR0: 0x5D3D (23869)
33   bcf INTCON, TMROIF ;Bajamos bandera de TMR0
34   retfie
35
36   end
    
```

8

Ejemplo: Desarrollar un parpadeador de LED a frecuencia 4Hz y conectado a RB4 empleando interrupciones y el Timer0



9

(cont...)

```

1 ;Este es un comentario, se le antecede un punto y coma
2 list p=18f4550 ;Modelo del microcontrolador
3 #include <p18f4550.inc> ;Llamada a la librería
4
5 ;Directivas de preprocesador o bits de configuración
6 CONFIG PLLDIV = 1 ; PLL Prescaler Selection
7 CONFIG CPUDIV = OSC1_PLL2 ; System Clock Postscaler
8 CONFIG FOSC = XT_XT ; Oscillator Selection
9 CONFIG PWRT = ON ; Power-up Timer Enable
10 CONFIG BOR = OFF ; Brown-out Reset
11 CONFIG WDT = OFF ; Watchdog Timer Enable
12 CONFIG CCP2MX = ON ; CCP2 MUX bit (CCP2MX)
13 CONFIG PBADEN = OFF ; PORTB A/D Enable
14 CONFIG MCLRE = ON ; MCLR Pin Enable
15 CONFIG LVP = OFF ; Single-Supply ICSP
16
17 org 0x0000 ;Vector de reset
18 goto init_conf
19
20 org 0x0008 ;Vector de interrupción
21 goto Tmr0_ISR

```

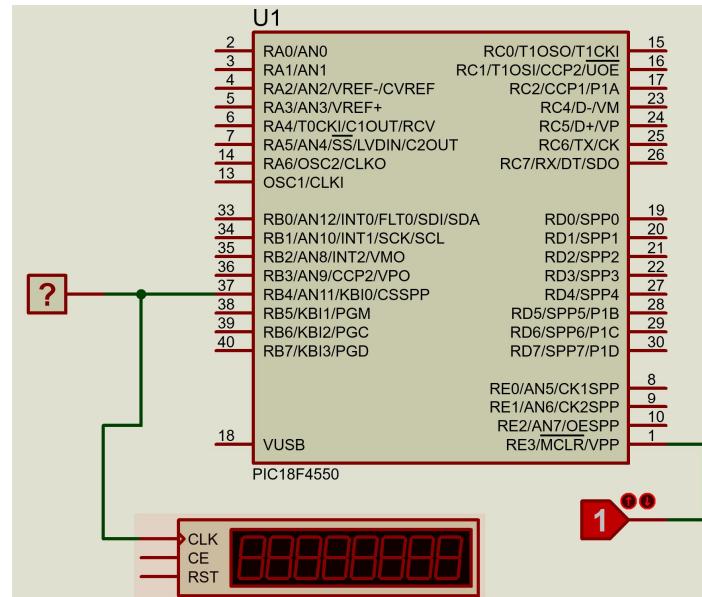
```

23 org 0x0020 ;Zona de programa de usuario
24 init_conf: bcf TRISB, 4 ;RB4 como salida
25         movlw 0x80
26         movwf TOCON ;Timer0 modo 16bit, fosc/4, psc 1:2
27         movlw 0x0B
28         movwf TMROH
29         movlw 0xDC
30         movwf TMROL ;Carga de cuenta inicial en TMRO
31         movlw 0xA0
32         movwf INTCON ;Interrupts on en Tmr0
33
34 loop:    nop
35         goto loop
36
37 Tmr0_ISR: btg LATB, 4 ;Basculo RB4
38         movlw 0x0B
39         movwf TMROH
40         movlw 0xDC
41         movwf TMROL ;Carga de cuenta inicial en TMRO
42         bcf INTCON, TMROIF
43         retfie
44         end

```

10

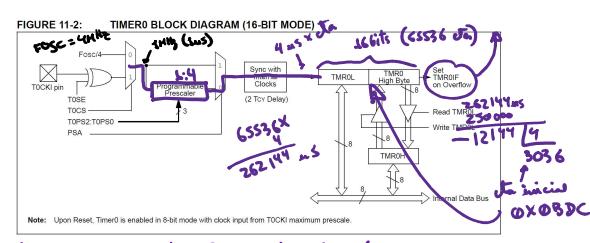
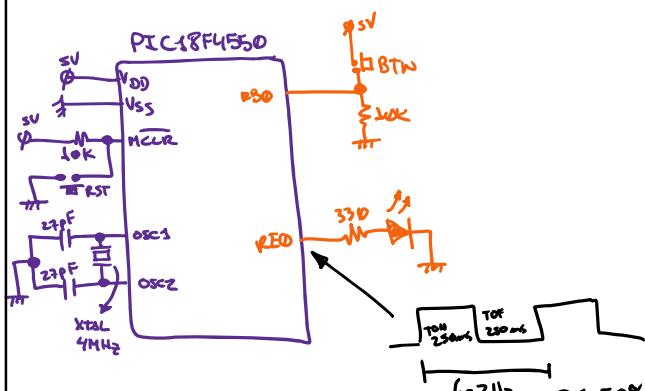
(cont...)



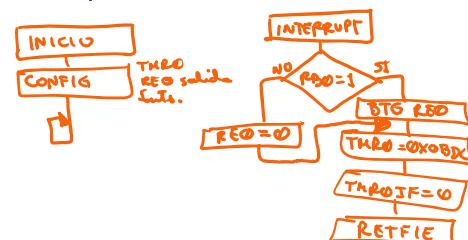
11

## Uso de la interrupción de desborde de Timer0

- Desarrollar un titilador de LED con periodo de alrededor de medio segundo con entrada de habilitación: Obtención de los valores de TOCON e INTCON



Timer0 : 16 bit , PSC 1:4 , Fosc/4 , el resultado es 0x0BDC  
interrupt activated



12

(cont.)

- Configuración del Timer0

REGISTER 11-1: T0CON: TIMER0 CONTROL REGISTER							
R/W-1	R/W-1	R/W-1	R/W-1	R/W-1	R/W-1	R/W-1	R/W-1
TMR0ON	TO16BIT	TAC5	TOSE	PSA	TOFS2	TOPS1	TOPS0
bit 7	bit 6	bit 5	bit 4	bit 3	bit 2-0		bit 0
<b>Legend:</b>							
R = Readable bit	W = Writable bit	U = Unimplemented bit, read as '0'					
-n = Value at POR	'1' = Bit is set	'0' = Bit is cleared	x = Bit is unknown				
bit 7: <b>TMROON:</b> Timer0 On/Off Control bit 1 = Enables Timer0 0 = Stops Timer0							
bit 6: <b>TO16BIT:</b> Timer0 8-Bit/16-Bit Control bit 1 = Timer0 is configured as an 8-bit timer/counter 0 = Timer0 is configured as a 16-bit timer/counter							
bit 5: <b>TAC5:</b> Timer0 Clock Source Select bit 1 = Transition on TOCKI pin 0 = Internal instruction cycle clock (CLKO)							
bit 4: <b>TOSE:</b> Timer0 Source Edge Select bit 1 = Increment on high-to-low transition on TOCKI pin 0 = Increment on low-to-high transition on TOCKI pin							
bit 3: <b>PSA:</b> Timer0 Prescaler Assignment bit 1 = Timer0 prescaler is NOT assigned. Timer0 clock input bypasses prescaler. 0 = Timer0 prescaler is assigned. Timer0 clock input comes from prescaler output.							
bit 2-0: <b>TOPS2:TOPS0:</b> Timer0 Prescaler Select bits 111 = 1:256 Prescale value 110 = 1:128 Prescale value 101 = 1:64 Prescale value 100 = 1:32 Prescale value 011 = 1:16 Prescale value 010 = 1:8 Prescale value 001 = 1:4 Prescale value 000 = 1:2 Prescale value							

$$\boxed{T0CON = \textcircled{0} \times 81}$$

1:4

13

(cont.)

- Configuración de las interrupciones

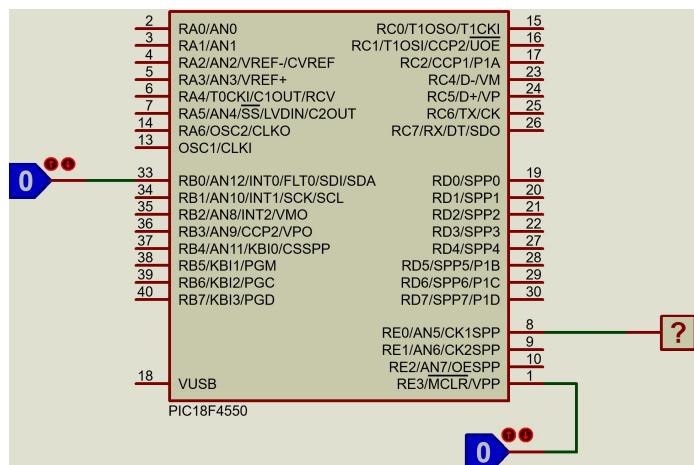
REGISTER 9-1: INTCON: INTERRUPT CONTROL REGISTER							
R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0
GIE/GIEH	PEIE/PEIEH	TMRIE	INTOF	TMROF	INTOFH	TMROFH	bit 0
bit 7	bit 6	bit 5	bit 4	bit 3	bit 2	bit 1	bit 0
<b>Legend:</b>							
R = Readable bit	W = Writable bit	U = Unimplemented bit, read as '0'					
-n = Value at POR	'1' = Bit is set	'0' = Bit is cleared	x = Bit is unknown				
bit 7: <b>GIE/GIEH:</b> Global Interrupt Enable bit When IPEN = 0: 1 = Enables all unmasked interrupts 0 = Disables all interrupts When IPEN = 1: 1 = Enables all high-priority interrupts 0 = Disables all interrupts							
bit 6: <b>PEIE/PEIEH:</b> Peripheral Interrupt Enable bit When IPEN = 0: 1 = Enables all unmasked peripheral interrupts 0 = Disables all peripheral interrupts When IPEN = 1: 1 = Enables all low-priority peripheral interrupts (If GIE/GIEH = 1) 0 = Disables all low-priority peripheral interrupts							
bit 5: <b>TMRIE:</b> Timer0 Overflow interrupt Enable bit 1 = Enables the TMRO overflow interrupt 0 = Disables the TMRO overflow interrupt							
bit 4: <b>INTOE:</b> INT0 External Interrupt Enable bit 1 = Enables the INT0 external interrupt 0 = Disables the INT0 external interrupt							
bit 3: <b>RBIE:</b> RB Port Change Interrupt Enable bit 1 = Enables the RB port change interrupt 0 = Disables the RB port change interrupt							
bit 2: <b>TMROF:</b> TMRO Overflow Interrupt Flag bit 1 = TMRO register has overflowed (must be cleared in software) 0 = TMRO register did not overflow							
bit 1: <b>INTOF:</b> INT0 External Interrupt Flag bit 1 = The INT0 external interrupt occurred (must be cleared in software) 0 = The INT0 external interrupt did not occur							
bit 0: <b>RBIF:</b> RB Port Change Interrupt Flag bit 1 = At least one of the RB7/RB4 pins changed state (must be cleared in software) 0 = None of the RB7/RB4 pins have changed state							

$$\boxed{\text{INTCON} = \textcircled{0} \times A0}$$

14

(cont...)

- Circuito en Proteus



15

(cont...)

- Código en MPASM

```

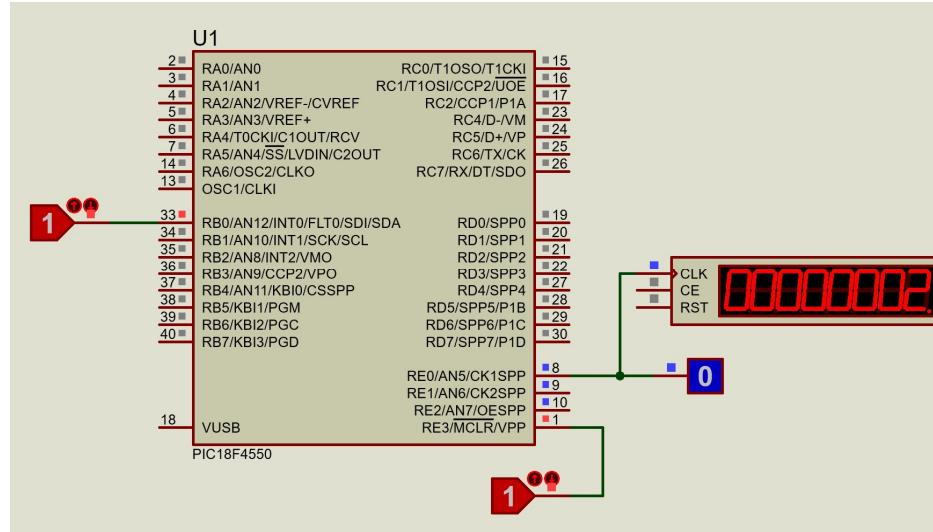
17      org 0x0000
18      goto init_conf
19
20      org 0x0008
21      goto TMR0_ISR
22
23      init_conf:    movlw 0xF
24          movwf ADCON1           ;Desactivando todos las I/O analógicas
25          clrf TRISE, 0         ;RE0 como salida
26          movlw 0x81
27          movwf TCON            ;Tmr0: FOSC/4, PSC 1:4, 16bit mode
28          movlw 0x0B
29          movwf TMR0H
30          movlw 0xDC
31          movwf TMR0L           ;Cuenta inicial de Timer0
32          movlw 0xA0
33          movwf INTCON           ;Interrupciones habilitadas para Timer0 (GIE=1, TMR0IE=1)
34
35      loop:        nop
36          goto loop
37
38      TMR0_ISR:    btfss PORTE, 0 ;Pregunto por RB0
39          goto falso
40          btg LATE, 0           ;Basculo RE0
41          goto otro
42      falso:       bcf LATE, 0           ;RE0=0
43          movlw 0x0B
44          movwf TMR0H
45          movlw 0xDC
46          movwf TMR0L           ;Carga de cuenta inicial 3036 a TMR0
47          bcf INTCON, TMR0IF   ;Bajo la bandera de desborde del TMR0
48          retfie
49      end

```

16

(cont...)

- Simulación



17

## Las interrupciones externas INT0, INT1, INT2

- Interrumpen al CPU del microcontrolador, estas acciones provienen de pines externos (INT0, INT1 e INT2).
- Pueden ser activos en alto (flanco ascendente) o activos en bajo (flanco descendente). Revisar registro INTCON2
- Los bits de habilitación de las interrupciones externas son INT0IE (reg INTCON), INT1E e INT2IE (reg INTCON3)
- Por defecto las tres interrupciones saltan al vector de alta prioridad (0x0008) al ser activadas. Si se requieren pasar a baja prioridad alguno de ellos (a excepción de INT0). Deberán activar la prioridad de las interrupciones (reg. RCON bit IPEN) y revisar el registro INTCON3.
- Las banderas INT0IF, INT1IF e INT2IF deberán de bajarse (acción manual) cuando se activen.

33	RB0/AN12/INT0/FLT0/SDI/SDA
34	RB1/AN10/INT1/SCK/SCL
35	RB2/AN8/INT2/VMO
36	

18

## Las interrupciones externas INT0, INT1, INT2

- Configuración del tipo de flanco en las interrupciones externas:

REGISTER 9-2: INTCON2: INTERRUPT CONTROL REGISTER 2

R/W-1	R/W-1	R/W-1	R/W-1	U-0	R/W-1	U-0	R/W-1
RBPU	INTEDG0	INTEDG1	INTEDG2	—	TMR0IP	—	RBIP

bit 7

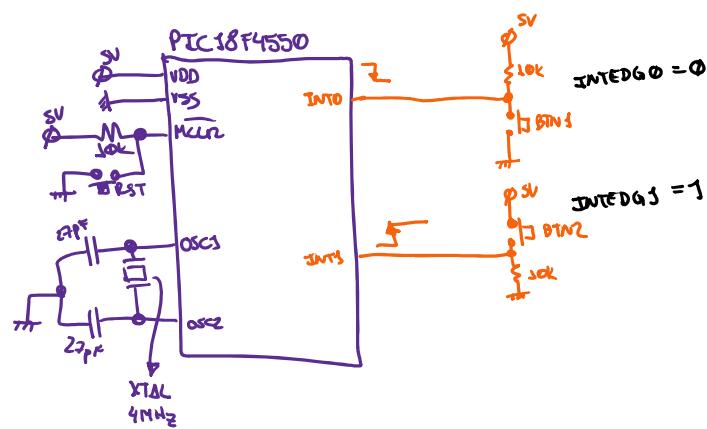
**Legend:**

R = Readable bit	W = Writable bit	U = Unimplemented bit, read as '0'
-n = Value at POR	'1' = Bit is set	'0' = Bit is cleared
		x = Bit is unknown

bit 7	RBPU: PORTB Pull-up Enable bit 1 = All PORTB pull-ups are disabled 0 = PORTB pull-ups are enabled by individual port latch values
bit 6	INTEDG0: External Interrupt 0 Edge Select bit 1 = Interrupt on rising edge 0 = Interrupt on falling edge
bit 5	INTEDG1: External Interrupt 1 Edge Select bit 1 = Interrupt on rising edge 0 = Interrupt on falling edge
bit 4	INTEDG2: External Interrupt 2 Edge Select bit 1 = Interrupt on rising edge 0 = Interrupt on falling edge

19

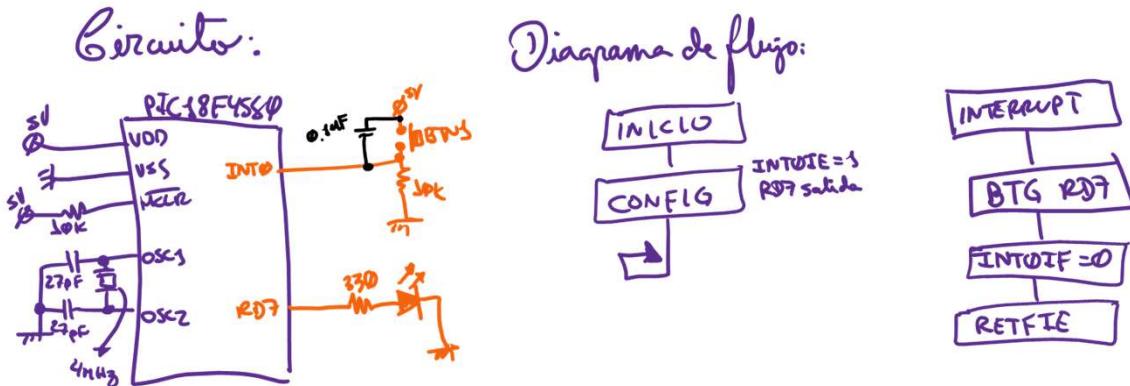
Caso:



20

## Ejemplo: Interrupción externa INT0

- Cada vez que se pulse un botón activo en alto por INT0 debe de alternar de valor lógico la salida RD7.



21

## Ejemplo: Interrupción externa INT0

- Cada vez que se pulse un botón activo en alto por INT0 debe de alternar de valor lógico la salida RD7: Configuración de INTCON

REGISTER 9-1: INTCON: INTERRUPT CONTROL REGISTER							
R	W	R	W	R	W	R	W
bit 7							
<b>GIE/GIEH: Global Interrupt Enable bit</b>							
When IPEN = 0:							
• Enables all unmasked interrupts							
When IPEN = 1:							
• Disables all interrupts							
bit 6							
<b>PEIE/GIEL: Peripheral Interrupt Enable bit</b>							
When IPEN = 0:							
• Enables all unmasked peripheral interrupts							
When IPEN = 1:							
• Disables all peripheral interrupts							
bit 5							
<b>TMR0IE: TMR0 Overflow Interrupt Enable bit</b>							
• Enables the TMR0 overflow interrupt							
• Disables the TMR0 overflow interrupt							
bit 4							
<b>INT0IE: INT0 External Interrupt Enable bit</b>							
• Enables the INT0 external interrupt							
• Disables the INT0 external interrupt							
bit 3							
<b>RBIE: RB Port Change Interrupt Enable bit</b>							
• Enables the RB port change interrupt							
• Disables the RB port change interrupt							
bit 2							
<b>TMR0IF: TMR0 Overflow Interrupt Flag bit</b>							
• TMR0 register has overflowed (must be cleared in software)							
• TMR0 register did not overflow							
bit 1							
<b>INT0IF: INT0 External Interrupt Flag bit</b>							
• The INT0 external interrupt occurred (must be cleared in software)							
• The INT0 external interrupt did not occur							
bit 0							
<b>RBIF: RB Port Change Interrupt Flag bit<sup>(1)</sup></b>							
• At least one of the RB7/RB4 pins changed state (must be cleared in software)							
• None of the RB7/RB4 pins have changed state							

22

## Ejemplo: Interrupción externa INT0

- Cada vez que se pulse un botón activo en alto por INT0 debe de alternar de valor lógico la salida RD7: Código en MPASM

```

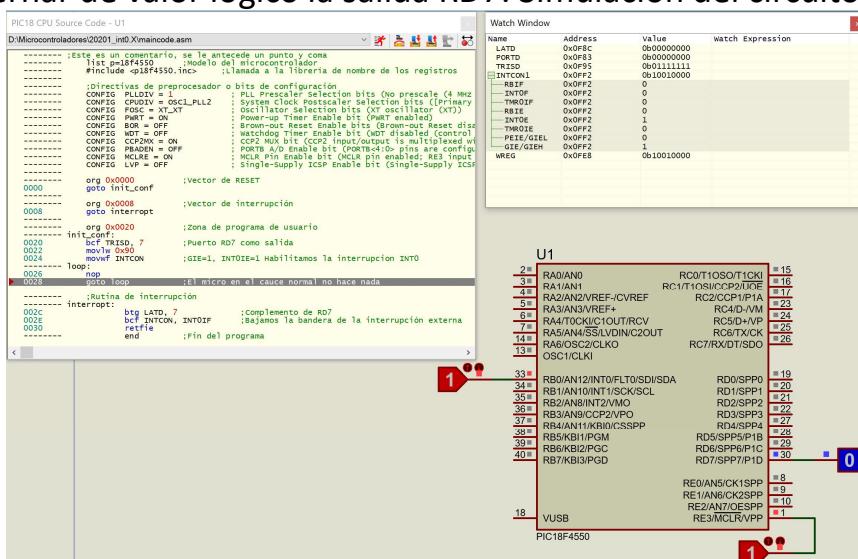
17      org 0x0000          ;Vector de RESET
18      goto init_conf
19
20      org 0x0008          ;Vector de interrupción
21      goto interrupt
22
23      org 0x0020          ;Zona de programa de usuario
24      init_conf:
25          bcf TRISD, 7    ;Puerto RD7 como salida
26          movlw 0x90
27          movwf INTCON     ;GIE=1, INT0IE=1 Habilitamos la interrupcion INT0
28      loop:
29          nop
30          goto loop        ;El micro en el cauce normal no hace nada
31
32      ;Rutina de interrupción
33      interrupt:
34          btg LATD, 7        ;Complemento de RD7
35          bcf INTCON, INT0IF   ;Bajamos la bandera de la interrupción externa
36          retfie
37          end                ;Fin del programa

```

23

## Ejemplo: Interrupción externa INT0

- Cada vez que se pulse un botón activo en alto por INT0 debe de alternar de valor lógico la salida RD7: Simulación del circuito



24

## Interrupciones con prioridades en el PIC18F4550

- Se tienen dos vectores de interrupción:
  - Alta prioridad (0x0008)
  - Baja prioridad (0x0018)
- Las fuentes de interrupción provenientes de los periféricos se pueden colocar en bajo o en alta siendo este último por defecto.

25

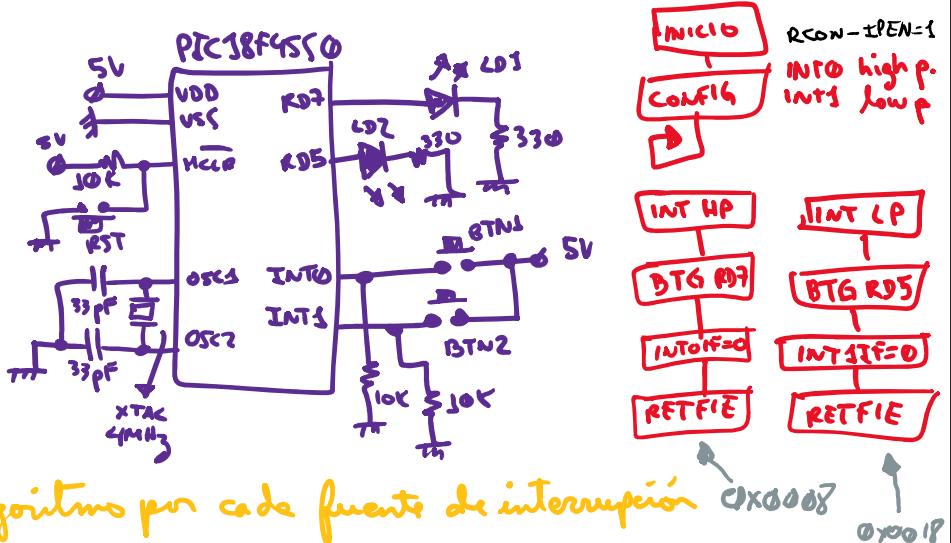
## Prioridades de las interrupciones en el PIC18F4550, escenarios:

- Si se disparan ambas prioridades al mismo tiempo, la rutina de alta prioridad se ejecutará primero y luego la rutina de baja prioridad.
- Si se encuentra ejecutando la rutina de alta prioridad y ocurre una interrupción de baja prioridad, terminará primero la rutina de alta prioridad antes de ejecutar la rutina de baja prioridad.
- Si se encuentra ejecutando la rutina de baja prioridad y ocurre una interrupción de alta prioridad, se pausará la rutina de baja prioridad en curso y se pasará inmediatamente a ejecutar la rutina de alta prioridad, luego de terminada dicha rutina se retomará la de baja prioridad.

26

## Ejemplo: INT0 e INT1 con prioridades

- Agregar al ejemplo anterior la INT1 configurada en baja prioridad para hacer otra basculación y ésta vez en el RD5



27

## Procedimiento de configuración de las prioridades en las interrupciones

1. Habilitar las prioridades de las interrupciones: (bit IPEN, reg RCON)
  2. Establecer quienes son baja prioridad, en nuestro ejemplo el INT1 será baja prioridad: (reg INTCON3 bit INT1IP)
  3. Habilitar INT0 con el INT0IE (reg INTCON) y habilitar INT1 con el INT1IE (reg INTCON3)
  4. Cuando se habilita IPEN, el bit 7 del registro INTCON se llamará ahora GIEH (habilitador global de interrupciones de alta prioridad) y el bit 6 del mismo registro se llamará ahora GIEL (habilitador global de interrupciones de baja prioridad), ambos deberán habilitarse.
  5. Detallar lo que se va a hacer en cada evento de interrupción, la alta prioridad estará en 0x0008 y la baja prioridad en la 0x0018

# Las interrupciones externas INT0, INT1, INT2

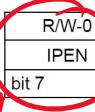
- Configuración de las prioridades en las interrupciones externas

REGISTER 9-10: RCON: RESET CONTROL REGISTER								REGISTER 9-3: INTCON3: INTERRUPT CONTROL REGISTER 3							
R/W-0	R/W-1 <sup>(1)</sup>	U-0	R/W-1	R-1	R-1	R/W-0 <sup>(2)</sup>	R/W-0	R/W-1	R/W-1	U-0	R/W-0	R/W-0	U-0	R/W-0	R/W-0
IPEN	SBOREN	—	RI	TO	PD	POR	BOR	INT2IP	INT1IP	—	INT2IE	INT1IE	—	INT2IF	INT1IF
bit 7							bit 0	bit 7						bit 0	
<b>Legend:</b> R = Readable bit      W = Writable bit      U = Unimplemented bit, read as '0' -n = Value at POR      '1' = Bit is set      '0' = Bit is cleared      x = Bit is unknown															
bit 7	<b>IPEN:</b> Interrupt Priority Enable bit 1 = Enable priority levels on interrupts 0 = Disable priority levels on interrupts (PIC16CXXX Compatibility mode)							bit 7	<b>INT2IP:</b> INT2 External Interrupt Priority bit 1 = High priority 0 = Low priority						
bit 6	<b>SBOREN:</b> BOR Software Enable bit <sup>(1)</sup> For details of bit operation, see Register 4-1.							bit 6	<b>INT1IP:</b> INT1 External Interrupt Priority bit 1 = High priority 0 = Low priority						
bit 5	<b>Unimplemented:</b> Read as '0'							bit 5	<b>Unimplemented:</b> Read as '0'						
bit 4	<b>RI:</b> RESET Instruction Flag bit For details of bit operation, see Register 4-1.							bit 4	<b>INT2IE:</b> INT2 External Interrupt Enable bit 1 = Enables the INT2 external interrupt 0 = Disables the INT2 external interrupt						
bit 3	<b>TO:</b> Watchdog Time-out Flag bit For details of bit operation, see Register 4-1.							bit 3	<b>INT1IE:</b> INT1 External Interrupt Enable bit 1 = Enables the INT1 external interrupt 0 = Disables the INT1 external interrupt						
bit 2	<b>PD:</b> Power-Down Detection Flag bit For details of bit operation, see Register 4-1.							bit 2	<b>Unimplemented:</b> Read as '0'						
bit 1	<b>POR:</b> Power-on Reset Status bit <sup>(2)</sup> For details of bit operation, see Register 4-1.							bit 1	<b>INT2IF:</b> INT2 External Interrupt Flag bit 1 = The INT2 external interrupt occurred (must be cleared in software) 0 = The INT2 external interrupt did not occur						
bit 0	<b>BOR:</b> Brown-out Reset Status bit For details of bit operation, see Register 4-1.							bit 0	<b>INT1IF:</b> INT1 External Interrupt Flag bit 1 = The INT1 external interrupt occurred (must be cleared in software) 0 = The INT1 external interrupt did not occur						

29

REGISTER 9-10: RCON: RESET CONTROL REGISTER							
R/W-0	R/W-1 <sup>(1)</sup>	U-0	R/W-1	R-1	R-1	R/W-0 <sup>(2)</sup>	R/W-0
IPEN	SBOREN	—	RI	TO	PD	POR	BOR
bit 7							bit 0
<b>Legend:</b> R = Readable bit      W = Writable bit      U = Unimplemented bit, read as '0' -n = Value at POR      '1' = Bit is set      '0' = Bit is cleared      x = Bit is unknown							
bit 7	<b>IPEN:</b> Interrupt Priority Enable bit 1 = Enable priority levels on interrupts 0 = Disable priority levels on interrupts (PIC16CXXX Compatibility mode)						
bit 6	<b>SBOREN:</b> BOR Software Enable bit <sup>(1)</sup> For details of bit operation, see Register 4-1.						
bit 5	<b>Unimplemented:</b> Read as '0'						
bit 4	<b>RI:</b> RESET Instruction Flag bit For details of bit operation, see Register 4-1.						
bit 3	<b>TO:</b> Watchdog Time-out Flag bit For details of bit operation, see Register 4-1.						
bit 2	<b>PD:</b> Power-Down Detection Flag bit For details of bit operation, see Register 4-1.						
bit 1	<b>POR:</b> Power-on Reset Status bit <sup>(2)</sup> For details of bit operation, see Register 4-1.						
bit 0	<b>BOR:</b> Brown-out Reset Status bit For details of bit operation, see Register 4-1.						

(cont...)

  
*bsf RCON, IPEN*

*bsf RCON, 7*

30

(cont...)

REGISTER 9-3: INTCON3: INTERRUPT CONTROL REGISTER 3

R/W-1	R/W-1	U-0	R/W-0	R/W-0	U-0	R/W-0	R/W-0
INT2IP	INT1IP	—	INT2IE	INT1IE	—	INT2IF	INT1IF
bit 7					<th></th> <th>bit 0</th>		bit 0

<b>Legend:</b>	<b>W = Writable bit</b>	<b>U = Unimplemented bit, read as '0'</b>
-n = Value at POR	'1' = Bit is set	'0' = Bit is cleared

bandera  
de INT1

bit 7	INT2IP: INT2 External Interrupt Priority bit 1 = High priority 0 = Low priority
bit 6	INT1IP: INT1 External Interrupt Priority bit 1 = High priority 0 = Low priority
bit 5	Unimplemented: Read as '0'
bit 4	INT2IE: INT2 External Interrupt Enable bit 1 = Enables the INT2 external interrupt 0 = Disables the INT2 external interrupt
bit 3	INT1IE: INT1 External Interrupt Enable bit 1 = Enables the INT1 external interrupt 0 = Disables the INT1 external interrupt
bit 2	Unimplemented: Read as '0'
bit 1	INT2IF: INT2 External Interrupt Flag bit 1 = The INT2 external interrupt occurred (must be cleared in software) 0 = The INT2 external interrupt did not occur
bit 0	INT1IF: INT1 External Interrupt Flag bit 1 = The INT1 external interrupt occurred (must be cleared in software) 0 = The INT1 external interrupt did not occur

bcl INTCON3, INT1IP

bcl INTCON3, 6

31

(cont...)

REGISTER 9-1: INTCON: INTERRUPT CONTROL REGISTER

R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-x
GIE/GIEH	PEIE/GIEL	TMR0IE	INT0IE	RBIE	TMR0IF	INT0IF	RBIF <sup>(1)</sup>
bit 7	1	0	1	0			bit 0

<b>Legend:</b>	<b>W = Writable bit</b>	<b>U = Unimplemented bit, read as '0'</b>
-n = Value at POR	'1' = Bit is set	'0' = Bit is cleared

bit 7	GIE/GIEH: Global Interrupt Enable bit When IPEN = 0: 1 = Enables all unmasked interrupts 0 = Disables all interrupts When IPEN = 1: 1 = Enables all high-priority interrupts 0 = Disables all interrupts
bit 6	PEIE/GIEL: Peripheral Interrupt Enable bit When IPEN = 0: 1 = Enables all unmasked peripheral interrupts 0 = Disables all peripheral interrupts When IPEN = 1: 1 = Enables all low-priority peripheral interrupts (if GIE/GIEH = 1) 0 = Disables all low-priority peripheral interrupts
bit 5	TMR0IE: TMR0 Overflow Interrupt Enable bit 1 = Enables the TMR0 overflow interrupt 0 = Disables the TMR0 overflow interrupt
bit 4	INT0IE: INT0 External Interrupt Enable bit 1 = Enables the INT0 external interrupt 0 = Disables the INT0 external interrupt
bit 3	RBIE: RB Port Change Interrupt Enable bit 1 = Enables the RB port change interrupt 0 = Disables the RB port change interrupt
bit 2	TMR0IF: TMR0 Overflow Interrupt Flag bit 1 = TMR0 register has overflowed (must be cleared in software) 0 = TMR0 register did not overflow
bit 1	INT0IF: INT0 External Interrupt Flag bit 1 = The INT0 external interrupt occurred (must be cleared in software) 0 = The INT0 external interrupt did not occur
bit 0	RBIF: RB Port Change Interrupt Flag bit <sup>(1)</sup> 1 = At least one of the RB7:RB4 pins changed state (must be cleared in software) 0 = None of the RB7:RB4 pins have changed state

movlw 0x00  
movwf INTCON

bsf INTCON, GIEH  
bsf INTCON, GIEL  
bsf INTCON, INT0IE

1  
1 } RCON.IPEN=1

32

(cont...)

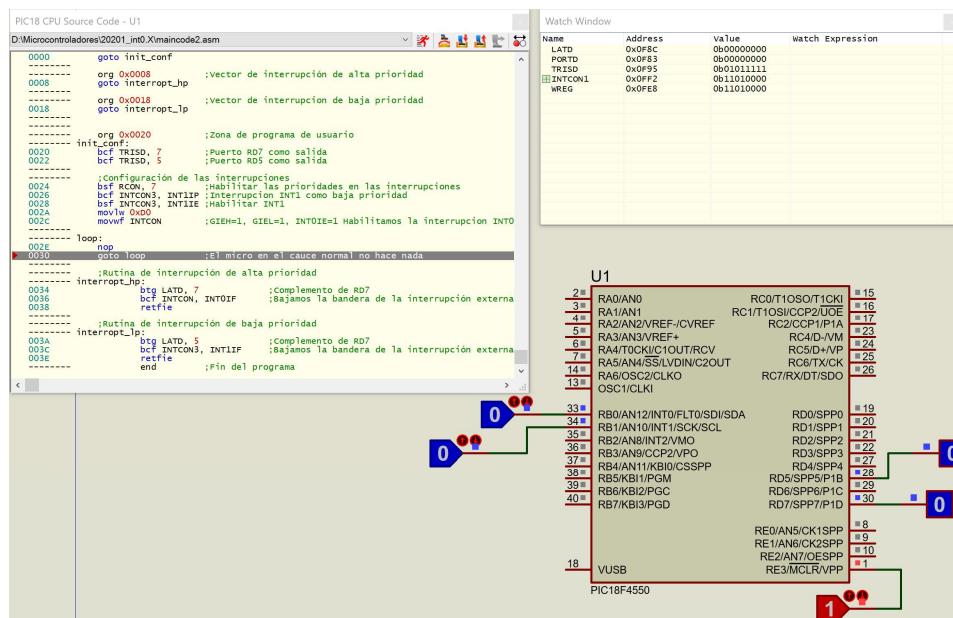
```

17      org 0x0000      ;Vector de RESET
18      goto init_conf
19
20      org 0x0008      ;Vector de interrupcion de alta prioridad
21      goto interrupt_hp
22
23      org 0x0018      ;Vector de interrupcion de baja prioridad
24      goto interrupt_lp
25
26
27      org 0x0020      ;Zona de programa de usuario
28      init_conf:
29          bcf TRISD, 7      ;Puerto RD7 como salida
30          bcf TRISD, 5      ;Puerto RDS como salida
31
32          ;Configuración de las interrupciones
33          bsf RC0N, 7      ;Habilitar las prioridades en las interrupciones
34          bcf INTCON3, INTIIP ;Interrupcion INT1 como baja prioridad
35          bsf INTCON3, INTIIE ;Habilitar INT1
36          movlw 0xD0
37          movwf INTCON      ;GIEH=1, GIEL=1, INTOIE=1 Habilitamos la interrupcion INT0
38
39      loop:
40          nop
41          goto loop        ;El micro en el cauce normal no hace nada
42
43          ;Rutina de interrupcion de alta prioridad
44      interrupt_hp:
45          btg LATD, 7      ;Complemento de RD7
46          bcf INTCON, INTOIF ;Bajamos la bandera de la interrupcion externa
47          retfie
48
49          ;Rutina de interrupcion de baja prioridad
50      interrupt_lp:
51          btg LATD, 5      ;Complemento de RD7
52          bcf INTCON3, INTIIF ;Bajamos la bandera de la interrupcion externa
53          retfie
54          end      ;Fin del programa

```

33

(cont...)



34

Fin de la sesión