### Университет ИТМО Факультет программной инженерии и компьютерной техники

# Функциональная схемотехника

Лабораторная работа №1

Вариант №1

Выполнили: Анищенко А.А.

Федоров С.Д.

Группа Р33113

Преподаватель: Тищук Б.Ю.

## Цели работы

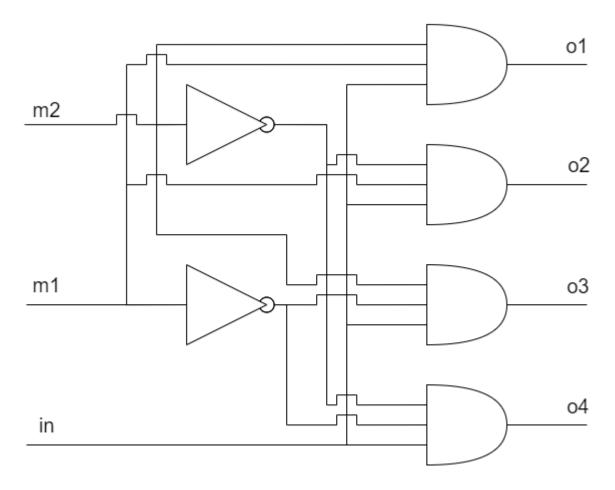
Получить навыки описания схем базовых операционных элементов (БОЭ) комбинационного типа на вентильном уровне с использованием языка описания аппаратуры Verilog HDL.

### Выполнение

#### Таблица истинности

m1	m2	in	o1	o2	o3	o4
0	0	0	0	0	0	0
0	0	1	0	0	0	1
0	1	0	0	0	0	0
0	1	1	0	0	1	0
1	0	0	0	0	0	0
1	0	1	0	1	0	0
1	1	0	0	0	0	0
1	1	1	1	0	0	0

#### Схема демультиплексора



#### Временная диаграмма

										90.000 n
Name	Value	0 ns	10 ns	20 ns	30 ns	40 ns	50 ns	60 ns	70 ns	80 ns
¼ ml_in	1									
₩ m2_in	1									
¼ in_in	1									
ol_out	1									
1⊌ o2_out	0									
16 o3_out	0									
16 o4_out	0					12				
> 🕨 i[31:0]	8000000	00000000	00000001	00000002	00000003	00000004	00000005	00000006	00000007	00000008
> W test2:0]	7	0	1	2	3	4	5	6	k	7

## Вывод

В результате выполнения данной лабораторной работы нами был реализован демультиплексор "1 в 4" с использованием языка описания аппаратуры Verilog HDL.