



Trabalho Prático 4

Circuitos Sequenciais

Objetivos

- Circuitos sequenciais elementares
- Registos e memórias
- Máquinas de estado síncronas

Introdução

Os circuitos lógicos sequenciais operam numa forma diferente dos circuitos combinatórios uma vez que o valor das saídas depende não só do estado atual das entradas mas também do estado passado. Isto é, estes circuitos possuem *memória*. O circuito mais elementar que implementa a função de *memória* é o *latch* SR. Este circuito possui realimentação (*feedback*) positiva o que lhe permite *memorizar* o estado anterior mesmo após a entrada que forçou a mudança de estado ter sido desativada.

Os circuitos sequenciais podem ainda ser divididos em síncronos e assíncronos. Nos síncronos, as alterações de estado são efetuadas em sincronismo com um flanco-de-transição ativo numa entrada especial de *relógio*. Nos assíncronos, o estado em que se encontram pode ser alterado em função das entradas e do estado anterior, não dependendo dum *relógio* para sincronizar as mudanças de estado. Em geral, os circuitos assíncronos são mais difíceis de projetar e de analisar e, por essa razão, não serão abordados no âmbito deste trabalho.

Começamos por estudar o comportamento numa máquina síncrona elementar, com base num único *elemento de estado* (flip-flop), apresentando conceitos fundamentais associados às máquinas sequenciais, como sejam o diagrama de estados e a evolução temporal das entradas e saídas do respetivo circuito. Seguidamente, exemplificamos a utilização de *flip-flops* na implementação de registos-de-deslocamento (*shift registers*) e de memórias. A última parte é dedicada à implementação de máquinas síncronas simples do tipo *Moore*.

Guião

1. Máquina de estados elementar

Considere o circuito sequencial da Figura 1.

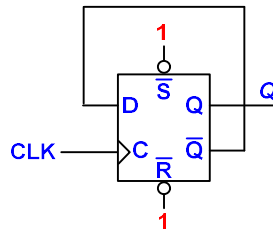


Figura 1 - Máquina de estados elementar

- Desenhe o diagrama de estados.
- Esboce o diagrama temporal da evolução da saída Q , para cinco ciclos de relógio.

2. Registo de deslocamento (*shift register*)

Considere o circuito sequencial da Figura 2.

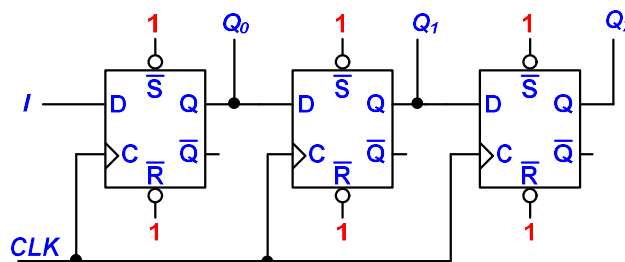


Figura 2 - Registo de deslocamento

- Qual a relação entre os valores das saídas Q_0 , Q_1 e Q_2 ?
- Apresente uma sequência de valores de I e CLK que coloque os sinais Q_2 , Q_1 e Q_0 com os valores **101**.
- Explique porque é designado este circuito de *shift register*.

3. Flip-flop, registo e memória

- Usando flip-flops do tipo D, projete um registo de 2 bits. Este registo deve ter como entradas o CLK , os 2 bits de entrada (a armazenar) e um sinal *WriteEnable* e como saída os 2 bits registados.
- Usando os registos de 2 bits da alínea anterior e lógica adicional, projete uma memória de 4x2bits.

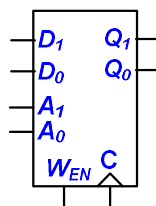


Figura 3 - Memória 4x2 bits

4. Máquinas de estado síncronas

4.1 Contador com sequência não-binária

Projete um circuito sequencial cujas saídas sigam a seguinte sequência: **000**→**001**→**010**→**100**→**000**.

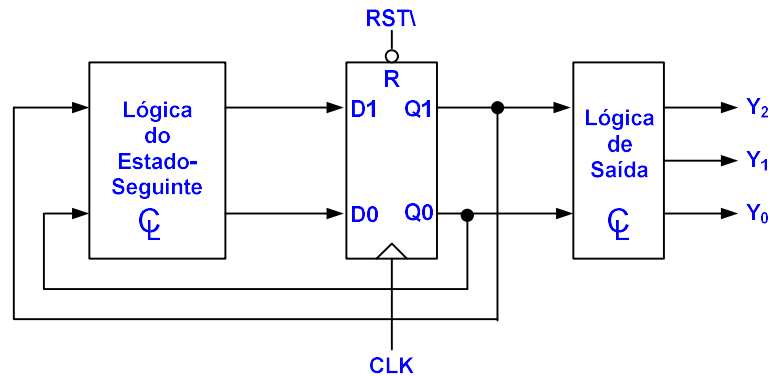


Figura 4 - Contador com descodificação de saída

Use o diagrama de blocos proposto na Figura 4 e siga a seguinte metodologia:

P1. Crie um **Diagrama de estados** para a sequência de contagem. Qual o número mínimo de bits necessário para representar todos os estados?

P2. Crie a **Tabela do Estado-Seguinte** relacionando o estado-seguinte com o estado-atual.

| Estado-Atual | | Estado-Seguinte | |
|--------------|----|-----------------|-----|
| Q1 | Q0 | Q1+ | Q0+ |
| | | | |
| | | | |
| | | | |
| | | | |

Figura 5 - Tabela do Estado-Seguinte

P3. Crie a **Tabela de Transição** dos FFs e deduza as equações das entradas dos Flip-Flops (tipo D) com vista à obtenção do estado-seguinte.

| Estado Atual | | Entradas D | |
|--------------|----|------------|----|
| Q1 | Q0 | D1 | D0 |
| | | | |
| | | | |
| | | | |
| | | | |

Figura 6 - Tabela de Transição dos Flip-Flops

P4. Simplifique as expressões de D1 e D0, e.g., usando mapas de Karnaugh, e proponha uma implementação com *gates* para a **Lógica do Estado-Seguinte**.

P5. Lógica de Saída: Derive as equações de saída em função do Estado-Atual.

P6. Implementação e Teste: Implemente e simule o circuito do contador. Verifique os resultados.

4.2 Contador de Gray¹ de 3-bits

Usando uma metodologia semelhante à apresentada no exercício anterior, implemente um contador de código de Gray de 3-bits, cujo diagrama de estados é o da Figura 7.

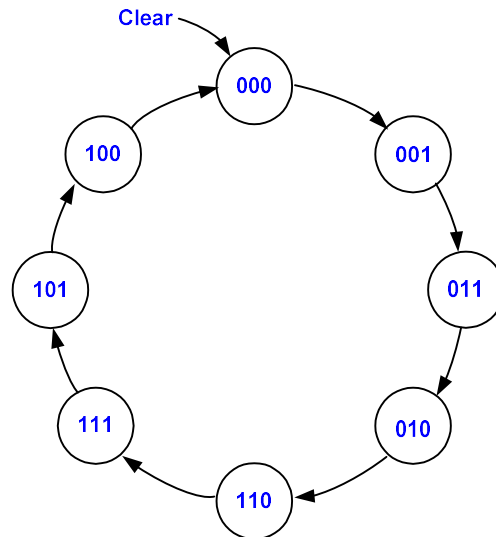


Figura 7 - Diagrama de estados do contador de Gray

- Crie a Tabela do Estado-Seguinte
- Crie a Tabela de Transição dos Flip-flops tipo D. Obtenha as equações dos FFs e simplifique-as.
- Simule o circuito no *DesignWorks*.

5. Exercícios Adicionais

Simule o circuito sequencial da Figura 8 e obtenha o respetivo diagrama de estados.

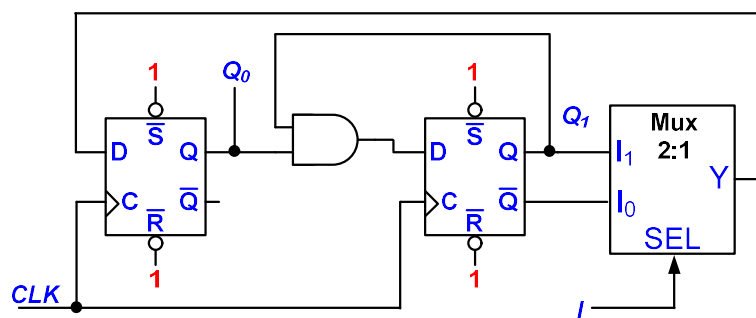


Figura 8 - Circuito sequencial a analisar

¹ Frank Gray (1887 - 1969) - Investigador dos Bell Labs que criou o código de Gray.